

Treball de Fi de Grau

Grau en Enginyeria en Tecnologies Industrials

Diseño de un lazo de seguimiento de fase (PLL) usando aproximaciones del retardo fraccionario

MEMÒRIA

Autor: Ariel Medero Borrell
Director: Robert Griñó Cubero
Convocatòria: Febrer 2017



Escola Tècnica Superior
d'Enginyeria Industrial de Barcelona



RESUMEN

En este proyecto se explicará el proceso de diseño de un lazo de seguimiento de fase (PLL). Se comenzará explicando las operaciones básicas de una PLL así como los fundamentos matemáticos para describir su funcionamiento. A partir de estos fundamentos se describe el proceso para realizar el modelo lineal de las PLL, lo que permite utilizar la teoría clásica de control para diseñar un controlador que permita al sistema cumplir con los objetivos dinámicos marcados.

Una vez explicado el diseño del controlador se da paso al diseño de un filtro tipo peine. Se explican los conceptos de dicho filtro y las diferentes posibles implementaciones en forma de diagrama de bloque. Se demostrará la manera de utilizar la PLL para realizar una estimación de la frecuencia de la señal de referencia y como utilizar esta información para mejorar el comportamiento del propio filtro.

También para mejorar el comportamiento del filtro se evalúan diferentes métodos para realizar aproximaciones del diseño fraccionario. Se explican los fundamentos de estos métodos y por último se comparan entre sí para determinar cual ofrece mejores resultados.

Por último se realizan diferentes pruebas al lazo de seguimiento de fase final para comprobar su eficiencia ante señales con fuertes distorsiones.

SUMARIO

Resumen	1
Sumario	2
1. Introducción	4
1.1 Objetivos del proyecto.....	4
1.2 Alcance del proyecto.....	4
2. Lazos de seguimiento de fase (PLL)	6
2.1 PLL básico.....	6
2.1.1 Esquema.....	6
2.1.2 Modelo lineal.....	7
2.2 Mejoras al modelo básico.....	8
2.2.1 Controlador.....	8
2.2.2 Filtro.....	9
3. Controlador del sistema	10
3.1 Calculo del controlador.....	10
3.1.1 Especificaciones requeridas.....	10
3.1.2 Parámetros del controlador.....	12
3.1.3 Validación del controlador.....	14
3.2 Ajustes del controlador.....	15
3.2.1 Proceso de ajuste.....	15
3.2.2 Validación del nuevo controlador.....	17
3.2.3 Rectificación de amplitud.....	18
4. Filtro del lazo	19
4.1 Filtro FIR.....	19
4.1.1 Conceptos e implementación.....	19
4.2.2 Validación del filtro FIR.....	21
4.2 Detección de frecuencia.....	24
4.2.1 Actualización del coeficiente N.....	24
4.2.2 Validación del retardo variable.....	25
4.3 Aproximaciones del retardo fraccionario.....	27
4.3.1 Introducción al problema del retardo fraccionario.....	27
4.3.2 Método de interpolación de Lagrange.....	28

4.3.3	Aproximación de Thiran.....	29
4.3.4	Comparación de las aproximaciones del retardo fraccionario.....	30
4.3.5	Validación del retardo fraccionario.....	32
5.	Pruebas de validación a la PLL final.....	33
5.1	Distorsiones en tensión.....	33
5.1.1	Sobretensión.....	33
5.1.2	SAG (Hueco).....	34
5.1.3	Harmónicos.....	34
5.2	Distorsiones en frecuencia.....	35
5.2.1	Cambios en forma de rampa.....	35
5.2.2	Cambios en escalón.....	36
5.3	Distorsiones en forma de ruido.....	37
5.4	Distorsiones en fase.....	38
5.5	Señal altamente distorsionada.....	39
6.	Conclusiones.....	41
	Agradecimientos.....	42
	Bibliografía.....	43
	Referencias bibliográficas.....	43
	Bibliografía complementaria.....	43
	Anexos.....	44

1. INTRODUCCIÓN

1.1 OBJETIVOS DEL PROYECTO

En este proyecto se describe el proceso de diseño de un lazo de seguimiento de fase, conocido comúnmente como PLL según sus siglas en inglés (*Phase-Locking Loop*). El objetivo de la PLL diseñada es que sea capaz de seguir una señal sinusoidal de referencia y se consiga el enganche con esta en un tiempo de entre 3 a 4 ciclos. Lo que significa, para una señal de referencia a 50 Hz, entre 60 y 80 milisegundos. En este contexto se conoce como enganche de fase cuando la diferencia de fases entre la referencia y la señal generada es nula. Otro de los requisitos a cumplir por la PLL propuesta es que el enganche ocurra y sea capaz de mantenerse incluso durante situaciones adversas en las que la señal de referencia presente grandes distorsiones.

El diseño de la PLL se realizará en el dominio del tiempo discreto usando la transformada z . Por lo que para lograr una buena estimación de la frecuencia en tiempo real será necesario hacer uso de aproximaciones para implementar el retardo fraccionario. Como segundo objetivo, el proyecto busca evaluar las diferentes soluciones a este problema y elegir una aproximación que sea sencilla de implementar pero sin sacrificar los resultados.

1.2 ALCANCE DEL PROYECTO

Para comprobar el diseño de la PLL propuesta se realizarán simulaciones del sistema por ordenador usando el programa *MATLAB/Simulink*. Como señal de referencia se usará el estándar europeo de tensión. Es decir una señal con 230 V de tensión eficaz y frecuencia de 50 Hz. Aunque en la fase de diseño se usará una señal de amplitud unitaria para facilitar los cálculos. Las simulaciones se realizarán implementando la PLL usando sistemas en tiempo discreto, con una frecuencia de muestreo de 15000 Hz, lo que permite tener hasta 300 muestras de cada ciclo para una señal sinusoidal a 50 Hz.

Para solventar algunos de los problemas que se han presentado existen una gran variedad de propuestas sofisticadas en la industria, sin embargo en este proyecto se han considerado aquellas que ofrezcan los resultados deseados y que tengan una sencilla implementación. Esto se debe a diferentes motivos. Por un lado se busca facilitar una posible futura implementación de la PLL diseñada en un procesador real. Por otro lado, las PLL's son generalmente una parte de un sistema más complejo, por

lo que es importante que el tiempo de cálculo en el procesador sea reducido en lo que se refiere al procesamiento de la PLL.

2. LAZOS DE SEGUIMIENTO DE FASE (PLL)

2.1 PLL BÁSICO

2.1.1 ESQUEMA

Un lazo de seguimiento de fase es un sistema de control en lazo cerrado. El esquema funcional de una PLL se puede ver en la figura 2.1 y la evolución de la señal a lo largo del sistema en la figura 2.2 en el caso de una PLL de configuración básica.

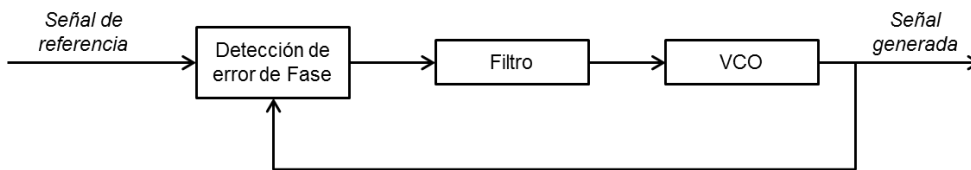


Fig. 2.1 Esquema funcional del lazo de seguimiento de fase.

Las PLL's están compuestas por tres elementos operacionales. En primer lugar se compara la diferencia de fases entre la referencia y la señal generada. Este proceso provoca distorsiones de alta frecuencia en la señal de error, por lo que es necesario un filtro para eliminarlas. Seguido se genera una señal a la misma frecuencia que la señal de referencia en el VCO, *Voltage-Controlled Oscillator*, que alcanzado el estado estacionario del sistema estarán enganchadas en fase. Se llega al estado estacionario, y por tanto al enganche de fase, cuando la señal de error se hace cero.

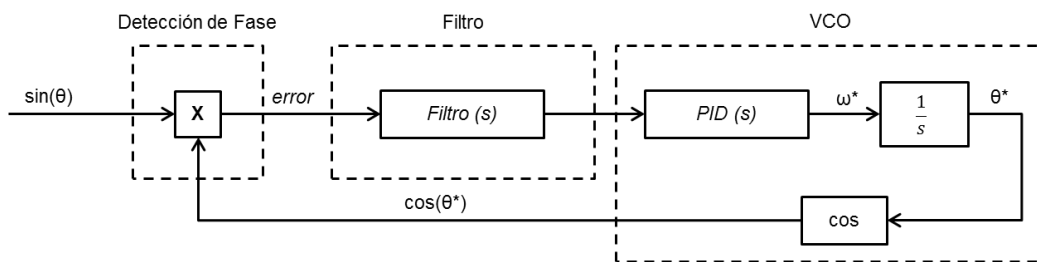


Fig. 2.2 Diagrama de bloques de una PLL en tiempo continuo.

La señal de referencia se puede representar como una sinusoidal, como es el caso para la tensión alterna. Gracias a esto, el detector de fase se puede modelar como una multiplicación, aprovechándose las propiedades trigonométricas de la multiplicación de senos y cosenos. Con esto la señal de error es la siguiente:

$$error = \sin(\theta) \cdot \cos(\theta^*) = \frac{1}{2} \cdot [\sin(\theta - \theta^*) + \sin(\theta + \theta^*)] \quad \text{Eq. 2.1}$$

Como se observa de la Eq. 2.1 la señal de error se compone de dos elementos diferentes. Un elemento seno que tiende a cero cuando las fases de la referencia y la

generada (θ^*) son iguales, y un segundo elemento que generara distorsiones en forma de oscilaciones de alta frecuencia, concretamente a $2 \cdot \omega$, siendo ω la frecuencia de la señal de referencia. Para eliminar estas oscilaciones indeseadas en el sistema es necesario el uso de un filtro.

Por último, el VCO es el elemento donde se genera la señal deseada con desfase nulo, garantizado por el detector de error de fase. El VCO se puede modelar como se muestra en la figura 2.2. Se compone de un controlador, siendo el más habitual en la literatura uno tipo PID, que genera la frecuencia de la señal generada y es capaz de adaptarla según el valor de la señal de error. Seguido se integra la frecuencia para obtener la fase, en radianes, y se le aplica el coseno para obtener la señal en forma trigonométrica. Nótese que esta señal estará desfasada a 90° respecto a la referencia. Para obtener una señal idéntica a la referencia se le ha de aplicar un seno a la fase obtenida, pero no interviene en el funcionamiento del lazo.

2.1.2 MODELO LINEAL

El hecho que la señal de error se obtiene después de una multiplicación así como que el lazo de control incluye un coseno son indicaciones que el sistema no es lineal. Esto conlleva que las técnicas tradicionales de control no son aplicables a las PLL's. Al menos no de forma directa. Sin embargo, a partir de la Eq. 2.1 se puede llegar a la linealización del detector de fase.

Una de las propiedades del seno indica que para valores próximos a cero el seno de un ángulo es igual al valor de dicho ángulo, $\sin(\Phi) \approx \Phi$ para $\Phi \approx 0$. Propiedad que se cumplirá cuando el valor de fase de la señal generada tienda a ser el mismo que la referencia. Aplicando esta propiedad en la Eq. 2.1 y también omitiendo el componente de alta frecuencia, eliminado por el filtro, se llega a la ecuación 2.2.

$$error = \frac{1}{2} \cdot [\sin(\theta - \theta^*) + \sin(\theta + \theta^*)]$$

$$error = \frac{1}{2} \cdot \sin(\theta - \theta^*)$$

$$error = \frac{1}{2} \cdot (\theta - \theta^*); \quad \theta \approx \theta^* \quad \text{Eq. 2.2}$$

Implementando el detector de fase como en la Eq. 2.2 se puede realizar un modelo lineal de la PLL. El sistema resultante se puede ver en la figura 2.3.

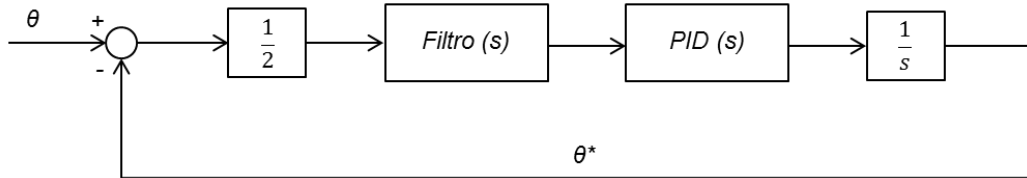


Fig. 2.3 Modelo lineal del lazo de seguimiento de fase.

En el modelo lineal se prescinde del coseno presente en el lazo. La multiplicación de la señal de referencia y la señal generada es substituida por la diferencia entre sus fases, de acuerdo a la Eq. 2.2. Por el mismo motivo se incluye el término $\frac{1}{2}$ en el lazo. Este es el valor para señales sinusoidales de amplitud unitaria, como se ha supuesto en la Eq. 2.1 y en la Eq. 2.2. De forma genérica este elemento es $\frac{A}{2}$, siendo A la amplitud de la señal de referencia.

Otro aspecto a destacar del modelo lineal es la entrada del sistema. En el modelo regular de la PLL la entrada era una señal sinusoidal mientras que en el modelo lineal es la fase de la señal de referencia. En el punto 2.1.1 se comentó como la fase se puede obtener integrando la frecuencia de la señal, que será un número constante, 50 Hz por ejemplo. De la integral de un número constante se obtiene una recta que tiene como pendiente dicho número. Este tipo señales se conoce en la teoría de control como una señal en rampa.

2.2 MEJORAS AL MODELO BÁSICO

2.2.1 CONTROLADOR

Como se ha visto es en el controlador donde se estima la frecuencia de la señal y también donde se adapta esta, según el valor de la señal de error, mientras no exista enganche de fases. Por lo que es un elemento con un rol clave en la velocidad y eficacia del sistema.

En la literatura sobre lazos de seguimientos de fases generalmente se emplean controladores tipo PID, controlador estándar en los sistemas de control en tiempo continuo. Sin embargo, la implementación de la PLL propuesta en este proyecto se realizará en tiempo discreto usando la transformada z. Esto implica que se puede contar con una mayor flexibilidad a la hora de diseñar el controlador del sistema. Haciendo uso del modelo lineal demostrado en este capítulo se puede diseñar un controlador no estándar que permita obtener las especificaciones exactas deseadas para la PLL.

2.2.2 FILTRO

En el proceso de detección de fase se generan oscilaciones de alta frecuencia, a $2 \cdot \omega$. Para una señal de referencia a 50 Hz estas oscilaciones tendrán una frecuencia de 100 Hz. Para el correcto funcionamiento del sistema es necesario eliminar estas oscilaciones de forma eficaz.

Existen muchos filtros simples de primer y segundo orden que permiten obtener resultados aceptables. Pero el hecho de conocer de manera exacta la frecuencia a la que se suceden las oscilaciones sugiere el uso de filtros tipo peine, conocidos como FIR. Estos filtros presentan valles en su curva de ganancias del diagrama de Bode a determinadas frecuencias, con el efecto de eliminar cualquier oscilación con dicha frecuencia presente en la señal. Lo que permite que este tipo de filtros en las PLL's obtengan una señal filtrada perfecta sin ninguna oscilación. Gracias a lo que se obtiene el mejor rendimiento posible del sistema.

3. CONTROLADOR DEL SISTEMA

3.1 CALCULO DEL CONTROLADOR

3.1.1 ESPECIFICACIONES REQUERIDAS

Para realizar el diseño del controlador se usara el modelo lineal de los lazos de seguimientos de fase discutido en el capítulo 2.1.2. Sin embargo hay que remarcar que el modelo lineal es acertado cuando las fases de referencia y de la señal generada son similares entre ellas. Por lo que mientras no haya enganche o la diferencia de fases sea significativa este modelo no será del todo correcto. A pesar de ello, el modelo lineal tiene la ventaja que permite hacer uso de las teorías clásicas de control automático para encontrar un primer factible.

El método elegido para realizar el diseño es la asignación de polos (también llamado diseño algebraico) [1, cap. 12]. En este apartado se desarrollaran las especificaciones para obtener los polos deseados del sistema que logran obtener la respuesta temporal deseada. Como se ha comentado el modelo lineal no siempre será acertado, para intentar corregirlo las especificaciones impuestas en este apartado son más ambiciosas que las realmente demandadas a la PLL final.

Para obtener los polos que permitan obtener la respuesta temporal deseada primero es necesario calcularlos en tiempo continuo y luego aplicar la transformada z. Una pareja de polos de un sistema de segundo orden subamortiguado en tiempo continuo se puede expresar de la forma:

$$s_{1,2} = -\xi\omega_n \pm j \cdot \omega_n \cdot \sqrt{1 - \xi^2}$$

Con un *tiempo de establecimiento al 2%* de 40 milisegundos, momento en que la respuesta llegará al estado estacionario, y un *tiempo de pico* de 15 milisegundos, momento en el que la respuesta comenzará a oscilar, se pueden definir los componentes de esta pareja de polos [1, cap. 5].

$$ts = \frac{4}{\xi\omega_n}; \text{ con un } \textit{tiempo de establecimiento} \text{ de 40 milisegundos:}$$

$$0,04 = \frac{4}{\xi\omega_n}; \xi\omega_n = \frac{4}{0,04} = 100$$

$$tp = \frac{\pi}{\omega_n \cdot \sqrt{1 - \xi^2}}; \text{ con } \textit{tiempo de pico} \text{ de 15 milisegundos:}$$

$$0,015 = \frac{\pi}{\omega_n \cdot \sqrt{1 - \xi^2}}; \omega_n \cdot \sqrt{1 - \xi^2} = \frac{\pi}{0,015} = 209,44$$

Y por lo tanto la pareja de polos queda definida:

$$s_{1,2} = -100 \pm j \cdot 209,44$$

Por último aplicando la transformada z [1, cap. 4] con una frecuencia de muestreo de 15000 Hz:

$$z_{1,2} = e^{T \cdot s}$$

$$z_{1,2} = e^{\frac{1}{15000}(-100 \pm j \cdot 209,44)}$$

$$z_{1,2} = 0,9932586779 \pm j \cdot 0,01386940872$$

Estos polos marcaran el comportamiento dinámico deseado del sistema, por lo que se ha de garantizar que sea la pareja de polos dominantes. Para que esto suceda el resto de polos han de cumplir con lo siguiente:

$$\frac{\log|\text{dominado}|}{\log|\text{dominante}|} > 10$$

Teniendo en cuenta el valor de $z_{1,2}$, el modulo del resto de polos (polos dominados) en el sistema deber ser como máximo:

$$\log|\text{dominado}| = 10 \cdot \log|0,9932586779 + j \cdot 0,01386940872|$$

$$|\text{dominado}| \leq 0,935506984627281$$

Por simplificación el resto de polos se colocaran en $z = 0,9$. Aunque aún falta por conocer el número concreto de polos que tendrá el sistema. Para minimizar el número de polos y agilizar el proceso de cálculo del controlador se propone usar el siguiente filtro pasa bajos de primer orden, cuyo comportamiento frecuencial se observa en la figura 3.1.

$$F(z) = \frac{1-a}{2} \cdot \frac{z+1}{z-a} = 0,001 \cdot \frac{z+1}{z-0,998}; \text{ con } a = 0,998 \quad \text{Eq. 3.1}$$

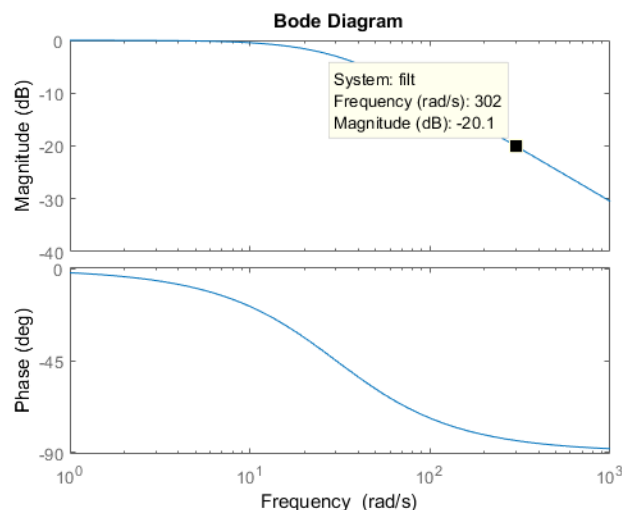


Fig. 3.1 Diagrama de Bode del filtro de primer orden propuesto.

El filtro propuesto presenta una ganancia a 50 Hz, $2 \cdot \pi \cdot 50 = 314$ rad/s, menor a los -20 dB. Lo que significa que atenúa considerablemente los componentes de alta frecuencia presentes en la señal. Nótese que a baja frecuencia la ganancia que presenta el filtro es unitaria, $0 \text{ dB} = 20 \cdot \log|1|$. Esta es una propiedad que han de cumplir todos los filtros pasa bajos. Han de atenuar las componentes de alta frecuencia pero no han de modificar el componente estático de la señal (las bajas frecuencias).

Con el filtro y el integrador presente en el VCO el sistema presenta un mínimo de dos polos. El resto vendrán dados por el controlador. En el apartado 2.1.2 se demostró que la entrada al lazo en el modelo lineal será una señal tipo rampa. Para obtener un error nulo en fase, que es el objetivo, es necesario que el lazo sea de tipo 2 como mínimo. Esto quiere decir que el sistema ha de tener al menos 2 integradores puros, como el sistema ya presenta uno el controlador ha de aportar el otro. Con esto el sistema tendría 3 polos y el controlador un máximo de 2 parámetros independientes. Para poder diseñar controladores por el método de asignación de polos es necesario que la cantidad de polos y el número de parámetros del controlador coincidan. Esto es posible de conseguir añadiendo un segundo polo al controlador, el sistema tendría 4 polos y el controlador 4 parámetros. La función de transferencia del controlador sería la siguiente.

$$C(z) = \frac{c_1 \cdot z^2 + c_2 \cdot z + c_3}{(z - 1) \cdot (z - p_4)} \quad \text{Eq. 4.2}$$

Conociendo el número de polos totales ya se pueden establecer los polos que se forzarán al sistema.

$$D^*(z) = (z - 0,993 \dots + j \cdot 0,0138 \dots) \cdot (z - 0,993 \dots - j \cdot 0,0138 \dots) \cdot (z - 0,9)^2 \quad \text{Eq. 4.3}$$

3.1.2 PARÁMETROS DEL CONTROLADOR

Una vez encontrado los polos deseados (Eq. 3.3) es necesario ajustar los parámetros del controlador para conseguir forzar los polos del sistema. Las operaciones algebraicas así como los valores numéricos se han calculado con el soporte del programa *Maple*, el proceso para reproducir el resultado se explicará a continuación.

Para que los polos del sistema sean los mismos que los deseados en la Eq. 3.2 es necesario igualarla al denominador de la función de transferencia en lazo cerrado.

$$G(z) = \frac{L(z)}{1 + L(z)}$$

$$D(z) = 1 + L(z) \quad \text{Eq. 3.4}$$

Como se ve de la Eq. 3.4 para encontrar $D(z)$ primero es necesario determinar $L(z)$, la función de transferencia en lazo abierto del sistema. Los elementos que conforman $L(z)$ se han comentado con anterioridad y están recogidos en la figura 2.3. Nótese que los elementos de la figura 2.3 están representados en tiempo continuo, usando la transformada s , mientras que las funciones en este apartado son de tiempo discreto.

El controlador que se usará es el visto en la Eq. 3.2, sin embargo no se implementará como una función de transferencia única, para mejorar la calidad de la simulación por ordenador. El modo en que se implementará se puede ver en la figura 3.2. Para llegar a esta forma se realiza la descomposición en fracciones simples de la Eq. 3.2. Por lo tanto el controlador se expresará de la siguiente forma:

$$C(z) = Kp + \frac{Ki \cdot T}{z - 1} + \frac{Kd}{z + p_4} \quad \text{Eq. 3.5}$$

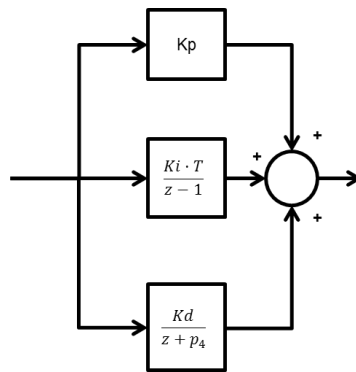


Fig 3.2 Implementación del controlador presentado en la Eq. 3.2.

El resto de elementos en el lazo son el filtro, que ya se ha comentado en la Eq. 3.1 y el integrador puro, expresado en transformada z , que necesita el VCO. También se ha añadido un elemento de retardo para simular retrasos en la ejecución del código. Con esto la función de transferencia en lazo abierto, y por lo tanto el denominador $D(z)$ de la función de lazo cerrado, queda definida como:

$$L(z) = \frac{1}{2} \cdot 0,001 \cdot \frac{z + 1}{z - 0,998} \cdot \left(Kp + \frac{Ki \cdot T}{z - 1} + \frac{Kd}{z + p_4} \right) \cdot \frac{T \cdot z}{z - 1} \cdot \frac{1}{z}$$

$$D(z) = 1 + \frac{1}{2} \cdot 0,001 \cdot \frac{z + 1}{z - 0,998} \cdot \left(Kp + \frac{Ki \cdot T}{z - 1} + \frac{Kd}{z + p_4} \right) \cdot \frac{T \cdot z}{z - 1} \cdot \frac{1}{z} \quad \text{Eq. 3.6}$$

Una vez establecido $D(z)$ el siguiente paso es expandir la ecuación hasta que quede en forma polinomial de z y realizar el mismo proceso en $D^*(z)$ (Eq. 3.3). Una vez en forma polinomial se igualan $D(z)$ y $D^*(z)$ por coeficientes, resultando en un sistema de 4 ecuaciones y 4 incógnitas. De esta forma se consigue situar los polos de la PLL y obtener el comportamiento dinámico deseado con precisión, terminando así el proceso de asignación de polos. Los parámetros del controlador son:

$$Kp = 12,43 \quad Ki = 0,01159 \quad Kd = 2,38 \quad p_4 = -0,795$$

3.1.3 VALIDACIÓN DEL CONTROLADOR

Una prueba del funcionamiento de la PLL con el controlador calculado se puede ver en la figura 3.3.

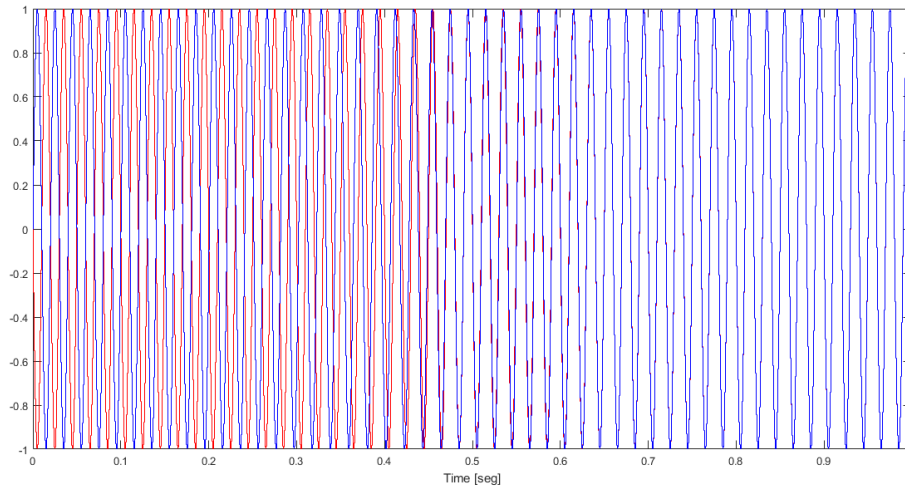


Fig 3.3 Comportamiento de la PLL.

En la figura 3.3 la señal roja es la señal de referencia y la azul es la señal generada por la PLL. Se observa el correcto funcionamiento del lazo al verificar que se produce el enganche, después de 0,2 segundos las señales están perfectamente igualadas en fase. Sin embargo el comportamiento dinámico no es el deseado, aun empeora como se puede ver en las figuras 3.4 y 3.5 cuando se producen cambios de frecuencia en la señal de referencia.

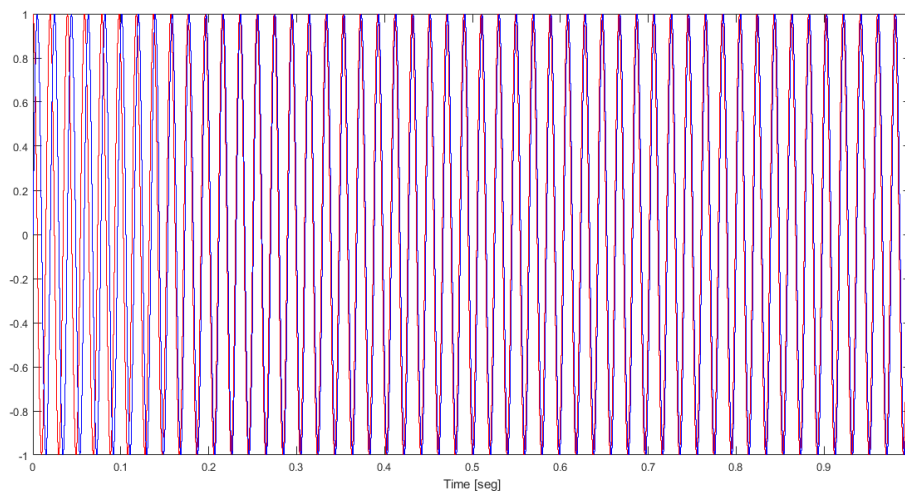


Fig 3.4 Comportamiento de la PLL ante cambios de frecuencia.

Como se puede ver en la figura 3.4 las dos señales no coinciden completamente como sucede en la figura 3.3. Esto es porque en el sistema de la figura 3.4 la referencia presenta una frecuencia mayor (51Hz) que a la que ha sido inicializada la PLL (50 Hz)

y el proceso de adaptación a la nueva frecuencia se produce de forma lenta. En la figura 3.5 se muestra como la señal de error no converge a cero, parece converger a un valor de 0,2. Sin embargo para una simulación más larga se observa la convergencia y la llegada del sistema al estado estacionario, enganche de fases. Esto es una evidencia que el integrador del controlador es demasiado lento. La solución para corregir este problema es aumentar el valor de la constante K_i que multiplica la parte integradora de $C(z)$.

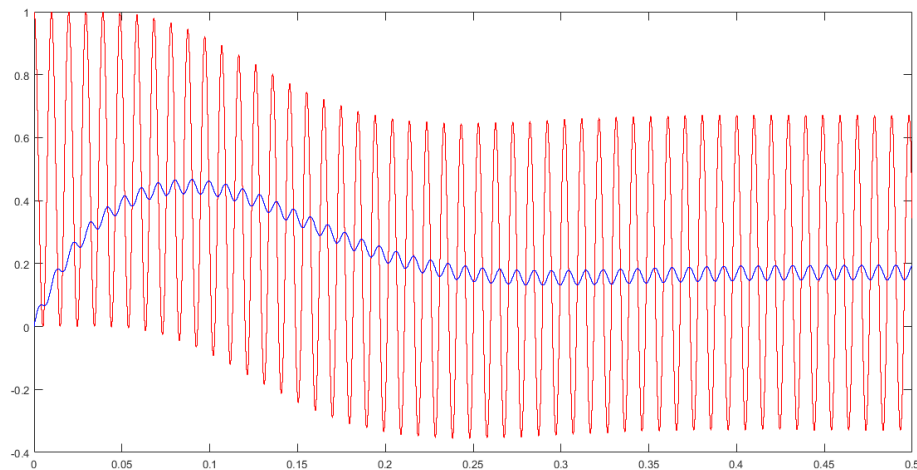


Fig. 3.5 Señal error filtrada.

3.2 AJUSTES DEL CONTROLADOR

3.2.1 PROCESO DE AJUSTE

Como se ha visto en el apartado 3.1.2 con los parámetros del controlador calculados anteriormente el lazo de seguimiento de fase es funcional. Sin embargo no cumple con los objetivos propuestos por este proyecto. El sistema no es lo suficientemente rápido y en especial no es robusto ante distorsiones en la señal de referencia, como se ha visto ante cambios en la frecuencia.

Es de esperar que con los parámetros calculados analíticamente no se obtengan los resultados deseados, ya que se basa en el modelo lineal, que como se ha visto es correcto solo cuando el sistema ya está en enganche de fase. A pesar de ello, a partir del controlador se puede llegar a encontrar una solución acertada cambiando los parámetros en un proceso de prueba y error. Este proceso se ha usado en varios trabajos sobre PLL's [2] [3], en los que se usa una simplificación para obtener un valor inicial e iterar a partir de este punto. Durante el proceso solo se iteró en los valores de K_i y K_d .

Al final de las iteraciones los parámetros que ofrecen el mejor resultado son:

$$K_p = 12,43 \quad K_i = 1500 \quad K_d = 20 \quad p_4 = -0,795$$

Con el objetivo de poder cuantificar el proceso de prueba y error se enfocó como un DOE (*Design Of Experiments*) factorial a dos niveles y tres factores, siendo la respuesta a evaluar el *Tiempo de establecimiento (Settling Time)*, tiempo en el que el sistema llega al enganche de fases. Los 3 factores son K_i , K_d y F, siendo F la frecuencia de la señal de referencia. La frecuencia se incluyó en el estudio para simular el efecto de las distorsiones en la PLL, aunque en la práctica no sea un valor que se pueda modificar a voluntad. Los resultados entre los valores finales encontrados y los iniciales calculados se muestran a continuación.

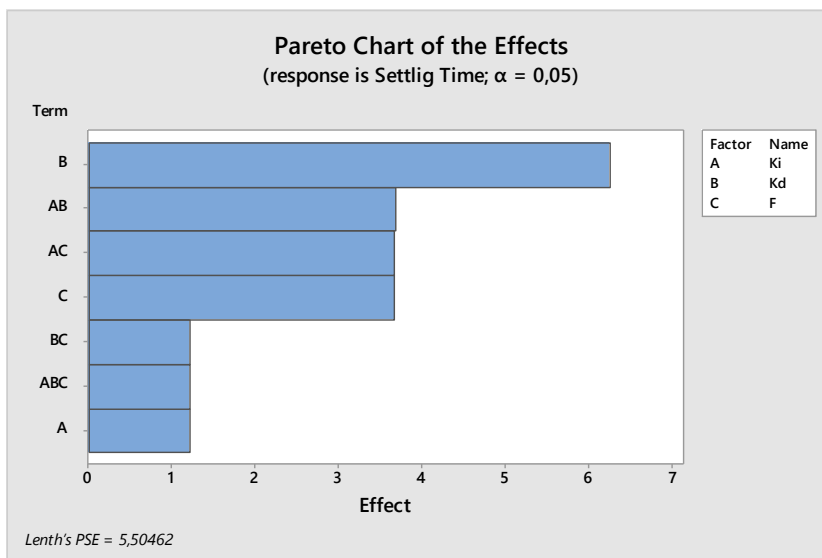


Fig 3.6 Pareto de factores más influyentes.

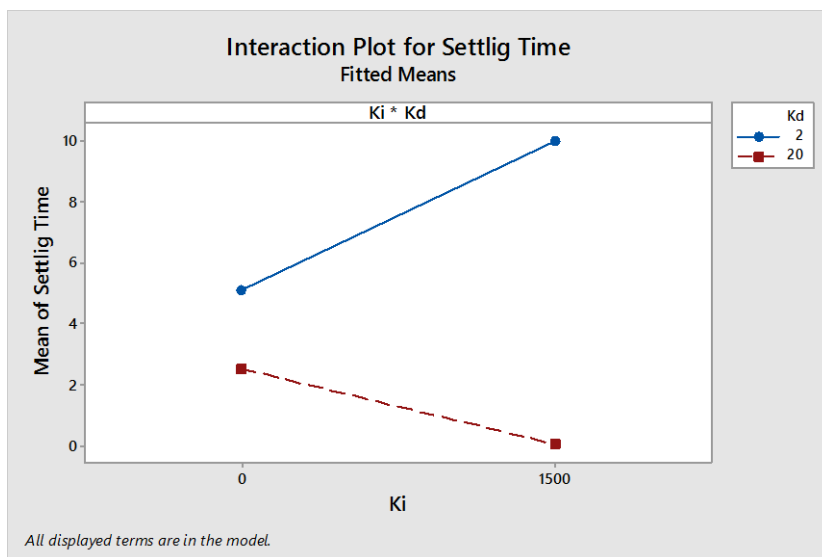


Fig 3.7 Gráfica de interacción de los efectos de K_i y K_d en el Tiempo de Establecimiento del sistema.

En la figura 3.6 se puede ver que el factor más importante a la hora de mejorar el comportamiento dinámico de la PLL es la constante K_d . En la figura 3.7 se observa como el valor alto de K_d (20) siempre produce el mejor resultado, y en concreto el vértice $K_d = 20$ y $K_i = 1500$ ofrece el mínimo *Tiempo de Establecimiento* posible. De la figura 3.6 también se observa que la interacción entre K_i y la frecuencia es significativa, esta interacción indica que con un valor alto de K_i se consigue que el sistema sea robusto ante las posibles distorsiones en la señal de referencia.

3.2.2 VALIDACIÓN DEL NUEVO CONTROLADOR

En comparación a la figura 3.4 se observa como el sistema mejora su comportamiento en la figura 3.8 usando las nuevas constantes cuando la señal de referencia presenta cambios de frecuencia. Con el controlador ajustado el sistema es capaz de adaptarse a los cambios de frecuencia y llegar al enganche de fase rápidamente.

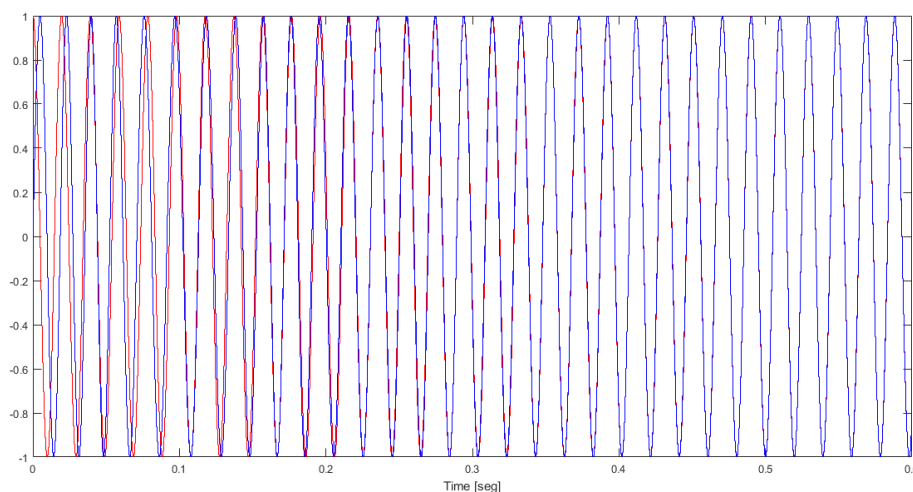


Fig 3.8 Comportamiento de la PLL ante cambios de frecuencia, con el nuevo controlador.

Otra forma de validar el controlador es comprobando los polos del sistema, figura 3.9, en comparación a los polos deseados (Eq. 3.3). Se comprueba que a pesar de los nuevos valores los polos del sistema están situados próximos a las posiciones deseadas. Un beneficio del análisis del lugar geométrico de las raíces es estudiar el efecto de una ganancia constante en la estabilidad del sistema. En este caso se observa que para una constante próxima a 80 el sistema pasa a ser inestable. Esto es especialmente relevante en el caso de la PLL a diseñar ya que se prevé que la señal de referencia sea una tensión con un valor eficaz de 230V, muy superior a la ganancia de 80, y por lo tanto inestabilizaría el sistema.

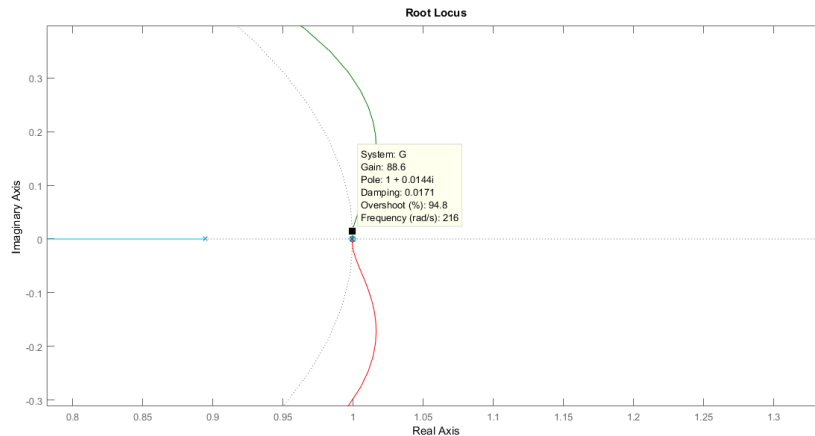


Fig 3.9 Lugar geométrico de las raíces del sistema.

3.2.3 RECTIFICACIÓN DE AMPLITUD

Como se ha visto en el apartado anterior el sistema es vulnerable a valores de ganancias altos. Para eliminar este problema es necesario un rectificador de amplitud en la señal de referencia, que garantice que el sistema se mantenga estable. Una solución sencilla y que ofrece buenos resultados es dividir la señal de referencia por su valor máximo. De esta forma se logra acotar una señal sinusoidal entre 1 y -1. En la figura 3.10 se puede ver el funcionamiento del rectificador. En rojo la señal de referencia con una amplitud de 4 y en azul la señal rectificada acotada.

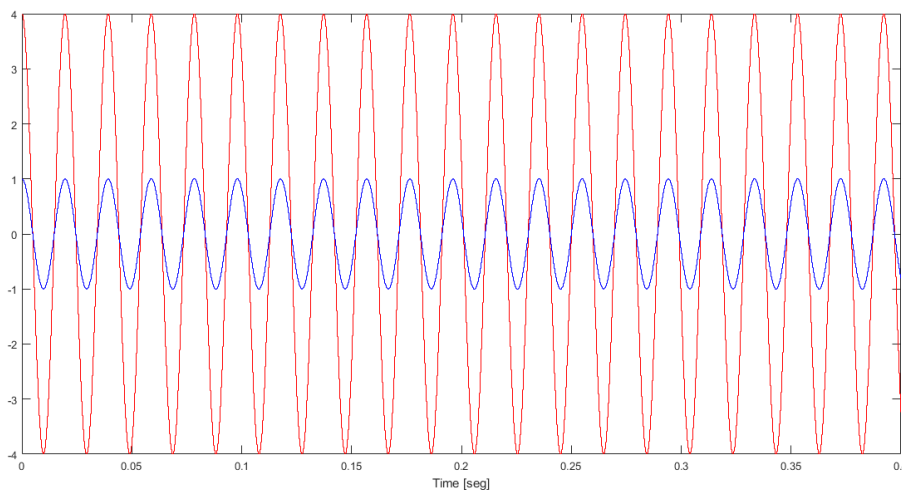


Fig 3.10 Funcionamiento del elemento de rectificación de amplitud.

4. FILTRO DEL LAZO

4.1 FILTRO FIR

4.1.1 CONCEPTOS E IMPLEMENTACIÓN

Como se comentó en el punto 2.2.2 es posible conocer con exactitud las frecuencias en las que se producirán las oscilaciones de alta frecuencia como resultado del proceso de detección de fase. Según la Eq 2.1 estas oscilaciones se producirán a $2 \cdot \omega$, el doble de frecuencia que la señal de referencia. Con un filtro como el visto en la Eq. 3.1 se pueden atenuar considerablemente las oscilaciones pero no eliminarlas por completo.

Los filtros tipo peine FIR (*Finite Impulse Response*) presentan la respuesta frecuencial de la figura 3.1. El filtro presenta el comportamiento de un filtro pasa bajos y además presenta ranuras a determinadas frecuencias. Las frecuencias de las ranuras en el caso del filtro FIR de la figura se producen en $k \cdot F$, siendo $k = 1, 2, 3, \dots$ y $F = 50$ Hz. Los filtros FIR que presentan este tipo de comportamientos se conocen como extractores del valor medio [4].

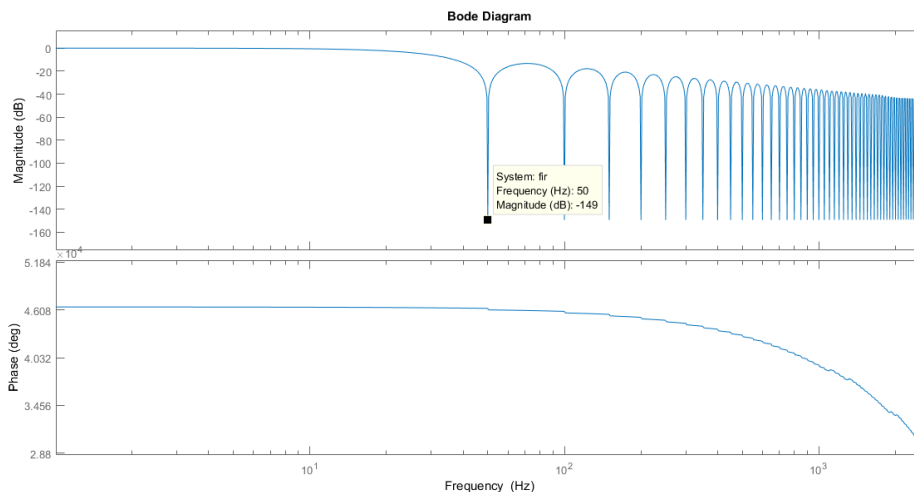


Fig. 4.1 Diagrama de Bode del filtro de la Eq. 4.1, $N = 300$.

Los filtros tipo extractor de valor medio se definen de la siguiente forma:

$$y(n) = \frac{1}{N} \cdot \sum_{k=0}^{N-1} x(n-k)$$

Donde $x(n-k)$ representa el valor de la entrada del filtro k instantes antes. Esto es el concepto de retraso en tiempo discreto usando la transformada z , siendo $x(n-k)$ equivalente a z^{-k} . Aplicando la transformación se puede definir la función de transferencia del filtro de la siguiente forma:

$$H(z) = \frac{1}{N} \cdot \sum_{k=0}^{N-1} z^{-k}$$

Y desarrollando el sumatorio de la definición se llega a la forma directa de los filtro FIR.

$$H(z) = \frac{1}{N} \cdot (1 + z^{-1} + z^{-2} + \dots + z^{-(N-1)}) \tag{Eq. 4.1}$$

$$H(z) = \frac{1}{N} \cdot \frac{z^{N-1}}{z^{N-1}} \cdot (1 + z^{-1} + z^{-2} + \dots + z^{-(N-1)})$$

$$H(z) = \frac{1}{N} \cdot \frac{z^{N-1} + z^{N-2} + \dots + z + 1}{z^{N-1}} \tag{Eq. 4.2}$$

En la forma directa, Eq. 4.1, no es posible su análisis en *MATLAB* ya que este software no permite escribir polinomios con exponentes negativos. Pero a partir de la forma directa se puede llegar a la Eq. 4.2, forma que tiene la ventaja de tener todos sus exponentes positivos.

Los coeficientes de un filtro FIR representan su respuesta al impulso. De tal forma que si la entrada del filtro fuera un uno seguido de infinitos ceros (señal impulso) la salida observada sería el valor de los coeficientes. En un filtro FIR extractor del valor medio el coeficiente es constante en cada elemento y de valor $\frac{1}{N}$, con N definido como en la Eq 4.3. Siendo F_s la frecuencia a la que se toman las muestras de la señal y F la frecuencia propia de la referencia. Para una frecuencia de muestreo de 15000 Hz y una señal de referencia a 50 Hz, N será igual a 300.

$$N = \frac{F_s}{F} \tag{Eq. 4.3}$$

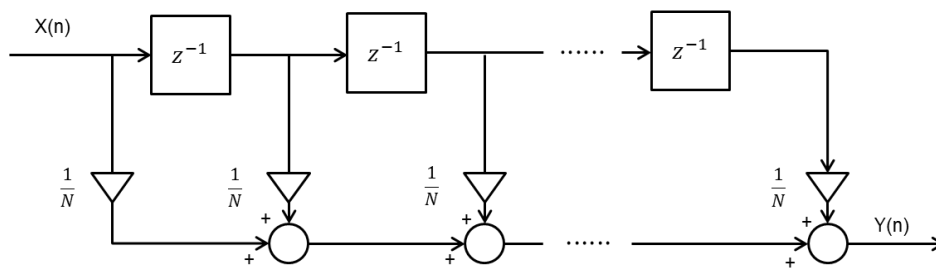


Fig 4.2 Diagrama de bloques del filtro FIR en forma directa, Eq. 4.1.

En la figura 4.2 se puede ver la implementación en forma de diagrama de bloques de la Eq. 4.1. Como se puede observar en la ecuación, la función de transferencia presenta N-1 retardos, que se traduce en el diagrama como N-1 bloques de retardos unitarios en cascada. Se puede ver que para valores de N elevados, como 300, este esquema es poco práctico. No solo eso, N no es un valor constante al depender de frecuencia de la señal, F, como se muestra en la Eq. 4.3, que puede ser variable. Lo que significa que si cambia la frecuencia de la señal de referencia es

necesario adaptar el tamaño del esquema a cada instante, lo cual no es posible. Por estas razones la implementación de la figura 4.2 no es factible para su aplicación en una PLL. Sin embargo, haciendo uso de las identidades y propiedades de los sumatorios se puede llegar a una forma compacta a partir de la definición de los filtros FIR.

$$H(z) = \frac{1}{N} \cdot \sum_{k=0}^{N-1} z^{-k} = \frac{1}{N} \cdot \frac{1 - z^{-N}}{1 - z^{-1}} \quad \text{Eq. 4.4}$$

$$H(z) = \frac{1}{N} \cdot \frac{z^N}{z^N} \cdot \frac{1 - z^{-N}}{1 - z^{-1}}$$

$$H(z) = \frac{1}{N} \cdot \frac{z^N - 1}{z^N - z^{N-1}} \quad \text{Eq. 4.5}$$

Se puede realizar su representación mediante diagrama de bloques descomponiendo esta forma en sus elementos:

$$H(z) = \frac{1}{N} \cdot (1 - z^{-N}) \cdot \frac{1}{1 - z^{-1}}$$

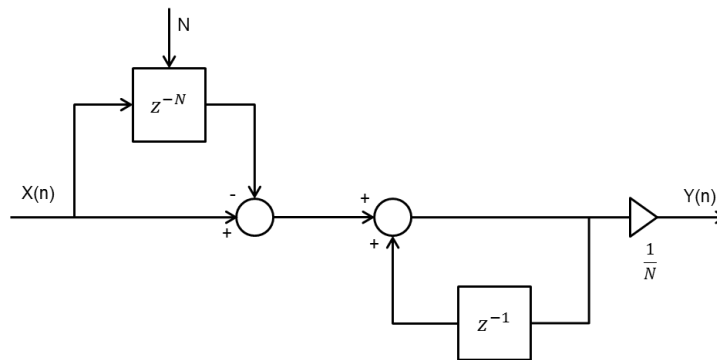


Fig. 4.3 Diagrama de bloques compacto de acuerdo a la Eq. 4.4.

Este diagrama de bloques presenta un tamaño constante ante variaciones en el valor de N, en comparación al visto en la figura 4.2. Esto es posible usando un retardo variable en el que el valor N se actualiza a cada instante. Estas razones lo convierten en el esquema elegido para la implementación en la PLL.

4.2.2 VALIDACIÓN DEL FILTRO FIR

En la figura 4.4 se observa la señal error resultante del proceso de detección de fases antes y después de ser filtrada con el filtro FIR, implementado de acuerdo a la Eq. 4.4. En amarillo la señal de error, con una frecuencia de 100 Hz en estado estacionario, y en azul la señal de error filtrada. Como se puede ver el filtro es capaz de eliminar por completo las oscilaciones.

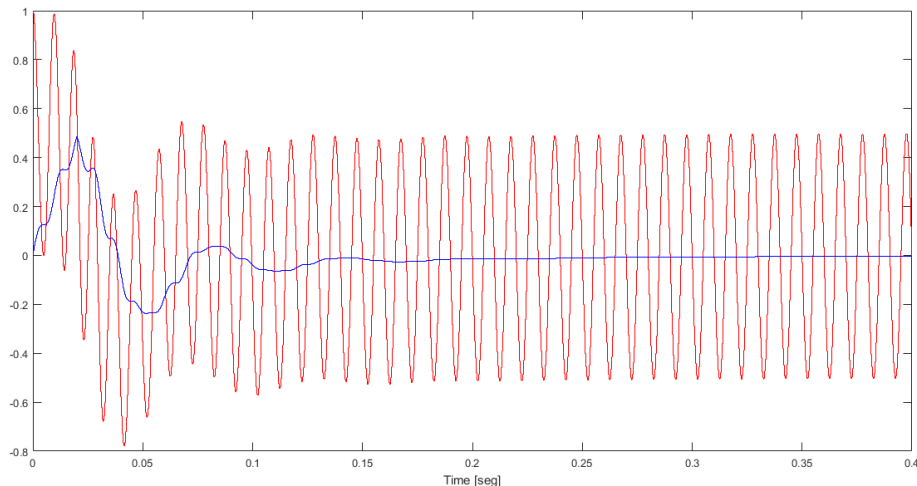


Fig 4.4 Comportamiento del filtro FIR, $F = 50$ Hz.

El filtro usado en el sistema para capturar la figura 4.4 usa un coeficiente N constante de valor 300. Sin embargo si la frecuencia de la señal de referencia es diferente a 50 Hz, la N real del sistema cambiará de acuerdo a la Eq. 4.3. Esto provoca que las oscilaciones no se filtren completamente como se observa en la figura 4.5. Con una frecuencia de referencia diferente a 50 Hz y una N constante de 300, los ranuras del FIR se producen a $50 \cdot k$ Hz (figura 4.1) mientras que las oscilaciones ya no se producen a 100 Hz. Por esto es necesario actualizar el valor del coeficiente N , procedimiento que se explicará en el próximo capítulo.

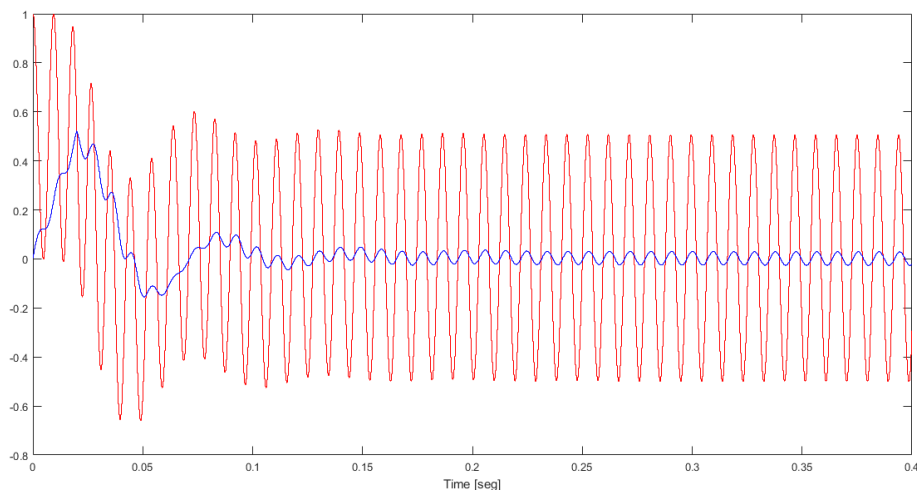


Fig 4.5 Comportamiento del filtro FIR, $F = 53$ Hz.

Otro aspecto importante del filtro implementado es la colocación de sus ceros y polos. Dado que se trata de un FIR extractor del valor medio tanto los polos como los ceros se reparten uniformemente por la circunferencia unitaria. Aunque en la implementación compacta, Eq. 4.4, se puede ver una cancelación cero/polo en el punto -1 a diferencia de la implementación en forma directa, Eq. 4.1.

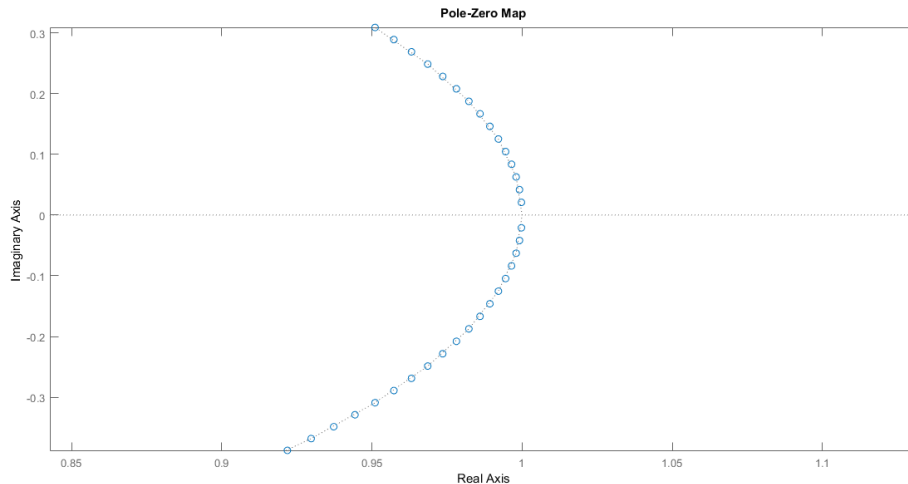


Fig 4.6 A Mapa de polos y ceros del filtro FIR en forma directa.

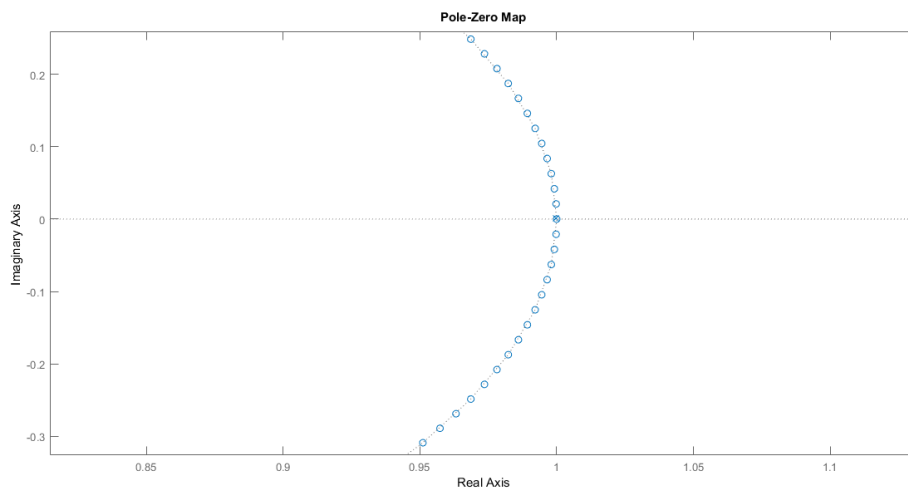


Fig 4.6 B Mapa de polos y ceros del filtro FIR en forma compacta.

La cancelación cero/polo en -1 que se aprecia en la figura 4.6 B es consecuencia directa de la forma en que ha sido implementado el FIR. Esto es problemático ya que tener un polo en -1 provoca que la función de transferencia sea marginalmente estable. Aunque el sistema general no es inestable, el hecho que exista esta cancelación en el FIR hace que la función de transferencia en la lazo abierto del sistema, $L(z)$, sea internamente inestable. Una posible consecuencia puede ser la convergencia del sistema hacia valores no deseados o no previstos tras un tiempo prolongado de funcionamiento de la PLL. Sin embargo las ventajas de esta implementación superan esta desventaja. Como una posible mejora a la implementación hecha se puede considerar utilizar dos filtros idénticos en paralelo, alternándolos en su uso. Cada filtro estaría activo solo por un periodo corto de tiempo. De esta manera se evitarían posibles problemas provocados por la cancelación cero/polo en usos prolongados de la PLL.

4.2 DETECCIÓN DE FRECUENCIA

4.2.1 ACTUALIZACIÓN DEL COEFICIENTE N

Como se ha visto, las oscilaciones a la salida del filtro, figura 4.5, se deben a que el coeficiente N del filtro no coincide con el coeficiente real que necesita el sistema. Para mejorar el comportamiento del FIR es necesario tener información en tiempo real de la frecuencia de la señal de referencia. De esta forma se puede calcular el valor del coeficiente N necesario e implementar un retardo variable que utilice la información actualizada de N , como se muestra en la figura 4.3.

El coeficiente N viene dado por la Eq. 4.3. El valor de F_s , frecuencia de muestreo, es conocido y constante. En todas las simulaciones se toma un valor F_s de 15000 Hz, como se comentó en el alcance de este proyecto. El valor de F , frecuencia de la señal de referencia, es desconocido y puede ser variable. Aunque como ya se comentó en el apartado 2.1 a la salida del controlador se obtiene la frecuencia de la señal que genera la PLL (ω^*), que en condición de enganche de fase coincidirá con la frecuencia de la señal de referencia. A partir de esta frecuencia se puede realizar la estimación del valor N .

Las unidades internas del sistema se expresan en el sistema internacional de unidades, por lo que la frecuencia ω^* a la salida del controlador se encuentra en rad/s, con un valor de $2 \cdot \pi \cdot F^*$. Conociendo esto la conversión a hertzios es inmediata, se debe dividir la señal ω^* por $2 \cdot \pi$.

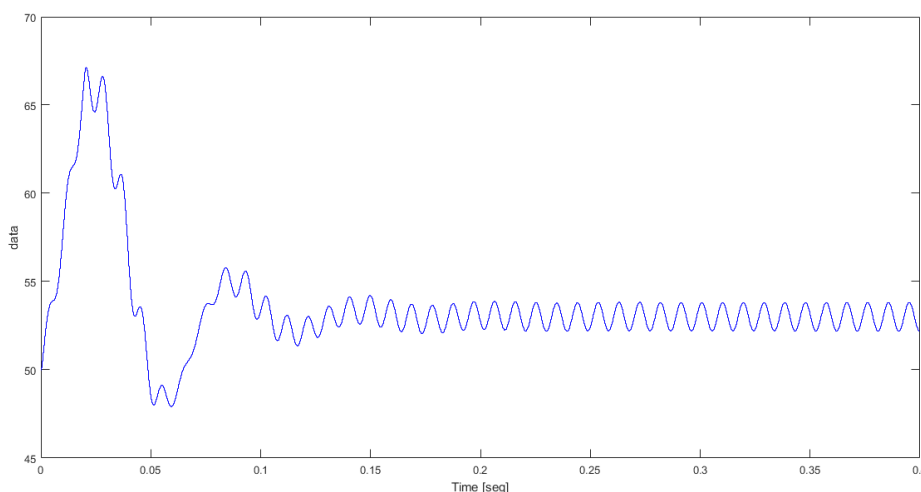


Fig 4.7 Estimación de frecuencia [Hz], $F = 53$ Hz.

Como se puede ver en la figura 4.7, bajo las mismas condiciones que la figura 4.5, las oscilaciones a la salida del filtro también se propagan al valor de F^* . Con el fin de mejorar la estimación realizada de la frecuencia es necesario incorporar un filtro que atenúe las oscilaciones. Con la ayuda del software *MATLAB* se puede diseñar un filtro

de segundo orden tipo Butterworth usando el comando *butter()* [5], Eq. 4.6. Nótese que en el capítulo 3 se utilizó un filtro solo de primer orden (Eq. 3.1) para facilitar el proceso de cálculo de los coeficientes del controlador.

$$Butt(z) = 10^{-3} \cdot \frac{0,1213 \cdot z^2 + 0,2426 \cdot z + 0,1213}{z^2 - 1,9686 \cdot z + 0,9691} \quad \text{Eq. 4.6}$$

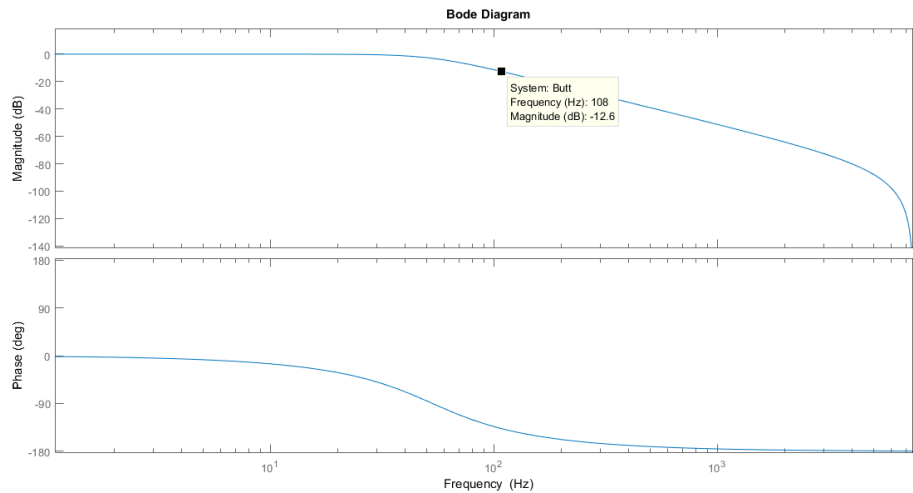


Fig. 4.8 Diagrama de Bode del filtro tipo Butterworth de la Eq. 4.6.

Una vez conocido el valor de F el siguiente paso es dividir una constante con el valor de la frecuencia de muestreo ($F_s = 15000$ Hz) de acuerdo a la Eq. 4.3. De esta división se obtiene un valor (D), que dependiendo de la frecuencia de la señal no siempre será un número entero. Teniendo en cuenta que el coeficiente N se usará como información para implementar un retardo es necesario redondear el valor D obtenido a un número entero. Todos los elementos necesarios para determinar el coeficiente N se muestran en la figura 4.9.

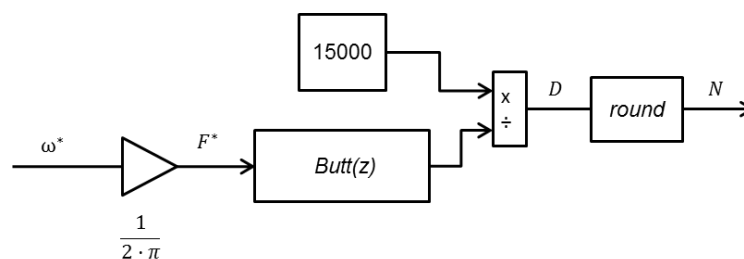


Fig. 4.9 Sistema para determinar el coeficiente N .

4.2.2 VALIDACIÓN DEL RETARDO VARIABLE

Una vez se conoce el valor de N en tiempo real ya se puede implementar el filtro FIR como el visto en la figura 4.3, usando un retardo variable en lugar de un coeficiente N constante. Respecto a la situación observada en la figura 4.5 la mejora es clara. La

señal de referencia presenta una frecuencia de 53 Hz y aun así en la figura 4.10 no se observan oscilaciones en la salida del filtro FIR en estado estacionario.

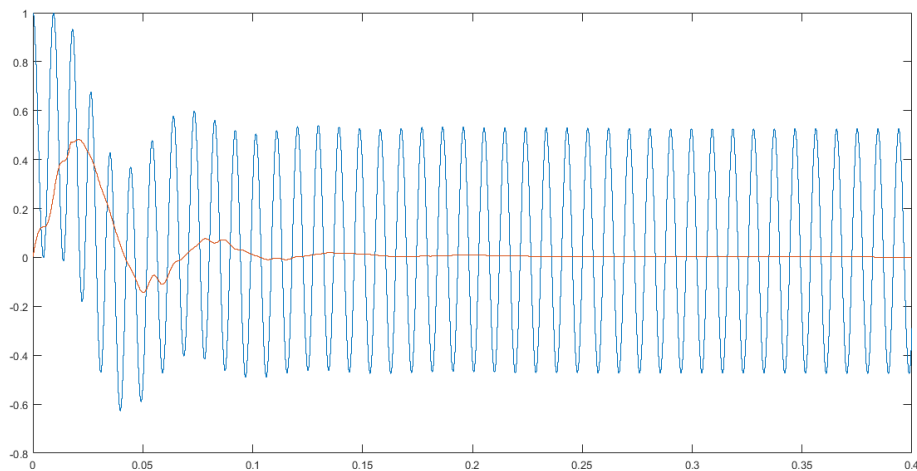


Fig. 4.10 Señal error una vez implementado el retardo variable, $F = 53$ Hz.

Sin embargo el sistema aún se puede mejorar. Como se muestra en la figura 4.11 la detección de frecuencia no es del todo perfecta. Esto se debe a un error de cuantificación causado por el redondeo, ya que el sistema usa la información de N cuando en la división de la Eq. 4.3 se obtiene un número D , que no es un entero. Para una frecuencia de muestreo de 15000 Hz y una señal a 52 Hz el valor D es igual a 288,46, pero el único valor usado es su parte entera $288 = N$. Por ello es necesario implementar aproximaciones del retardo fraccionario como se comentará.

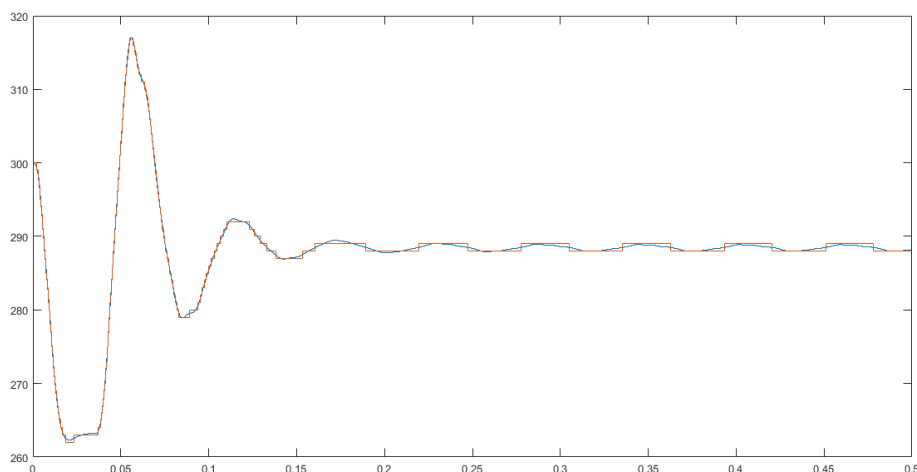


Fig 4.11 Estimación de frecuencia usando retardo variable entero, $F = 52$ Hz.

Nótese que en la figura 4.11 la señal de referencia presenta una frecuencia menor a la figura 4.10 con el fin de hacer más visibles los problemas de cuantificación.

4.3 APROXIMACIONES DEL RETARDO FRACCIONARIO

4.3.1 INTRODUCCIÓN AL PROBLEMA DEL RETARDO FRACCIONARIO

Como se ha visto usando un retardo variable con coeficiente entero se obtienen buenos resultados, aunque aún hay espacio para la mejora. Lo mejor sería usar el valor D , que aporta la información completa. Sin embargo en tiempo discreto, usando la transformada z , no es posible implementar de forma directa un retardo de valor decimal. Esto se debe a que los sistemas de tiempo discreto son sistemas muestreados [1, cap. 3] que solo perciben las entradas en determinados momentos. De un retardo con valor decimal se debería obtener el valor de la entrada entre dos muestras, lo cual es imposible porque el sistema no cuenta con información de lo que sucede entre muestras.

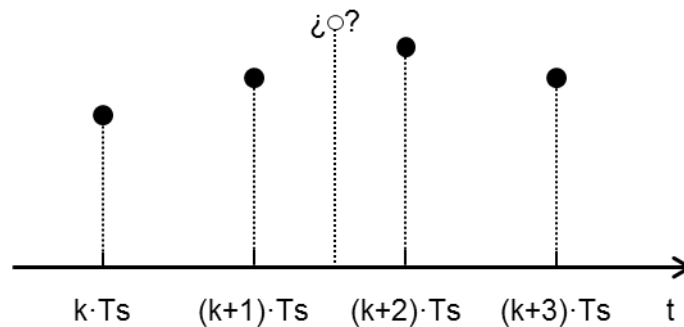


Fig. 4.12 Señal en tiempo discreto.

La estrategia es separar el valor D en su parte entera (N) y su parte decimal (α). Utilizando aproximaciones del retardo fraccionario para aproximar el resultado de un teórico retardo con valor α y utilizar un retardo variable para el coeficiente N , como ya se ha visto con anterioridad. Matemáticamente se puede describir de acuerdo a la Eq. 4.7 y en forma de diagrama de bloques como se muestra en la figura 4.13.

$$z^{-D} = z^{-N} \cdot z^{-\alpha}$$

Eq. 4.7

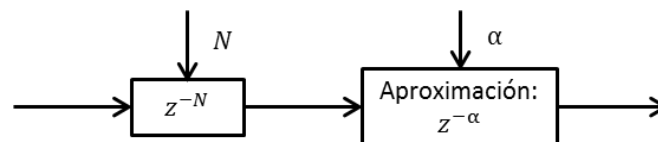


Fig. 4.13 Implementación del retardo decimal D .

Diferentes métodos para realizar la aproximación del retardo fraccionario se recogen en el documento *Splitting the unit delay* [6]. Todos los métodos recogidos se basan en calcular el valor de retardo de un número decimal mediante interpolaciones usando filtros digitales. En los siguientes apartados se analizarán algunos de estos métodos y se compararán los resultados obtenidos.

4.3.2 MÉTODO DE INTERPOLACIÓN DE LAGRANGE

En este método se interpola el valor del retardo entre dos muestras diferentes usando un filtro FIR en forma directa, implementado como se muestra en la figura 4.2, con la diferencia que esta vez no todos los elementos comparten el mismo coeficiente. El cálculo de cada coeficiente se realiza mediante la fórmula de interpolación polinómica de Lagrange (Eq. 4.8), lo que da nombre al método.

$$h_n = \prod_{\substack{k=0 \\ k \neq n}}^N \frac{\alpha - k}{n - k}; \text{ para } n = 0, 1, 2, \dots, N \quad \text{Eq. 4.8}$$

El filtro FIR implementado tendrá orden N y $N + 1$ coeficientes. Se puede ver en la Eq. 3.8 que el valor de los coeficientes depende de la parte decimal (α) del retardo total necesario (D). Lo que significa que los coeficientes se habrán de calcular en tiempo real, ya que tanto D como por consecuencia α no son valores constantes.

Para una aproximación de orden 3 los coeficientes son los siguientes:

$$h_0 = -\frac{1}{6} \cdot (\alpha - 1) \cdot (\alpha - 2) \cdot (\alpha - 3)$$

$$h_1 = \frac{1}{2} \cdot \alpha \cdot (\alpha - 2) \cdot (\alpha - 3)$$

$$h_2 = -\frac{1}{2} \cdot \alpha \cdot (\alpha - 1) \cdot (\alpha - 3)$$

$$h_3 = -\frac{1}{6} \cdot \alpha \cdot (\alpha - 1) \cdot (\alpha - 2)$$

Para una aproximación de orden 5 los coeficientes son las siguientes:

$$h_0 = -\frac{1}{120} \cdot (\alpha - 1) \cdot (\alpha - 2) \cdot (\alpha - 3) \cdot (\alpha - 4) \cdot (\alpha - 5)$$

$$h_1 = \frac{1}{24} \cdot \alpha \cdot (\alpha - 2) \cdot (\alpha - 3) \cdot (\alpha - 4) \cdot (\alpha - 5)$$

$$h_2 = -\frac{1}{12} \cdot \alpha \cdot (\alpha - 1) \cdot (\alpha - 3) \cdot (\alpha - 4) \cdot (\alpha - 5)$$

$$h_3 = \frac{1}{12} \cdot \alpha \cdot (\alpha - 1) \cdot (\alpha - 2) \cdot (\alpha - 4) \cdot (\alpha - 5)$$

$$h_4 = -\frac{1}{24} \cdot \alpha \cdot (\alpha - 1) \cdot (\alpha - 2) \cdot (\alpha - 3) \cdot (\alpha - 5)$$

$$h_5 = \frac{1}{120} \cdot \alpha \cdot (\alpha - 1) \cdot (\alpha - 2) \cdot (\alpha - 4) \cdot (\alpha - 4)$$

4.3.3 APROXIMACIÓN DE THIRAN

A diferencia del método de interpolación de Lagrange, el método de Thiran usa filtros tipo IIR (*Infinite Impulse Response*), también llamados filtros pasa todo. La función de transferencia de un filtro IIR de orden N se puede ver a continuación.

$$H(z) = \frac{a_n + a_{n-1} \cdot z^{-1} + \dots + a_1 \cdot z^{-(N-1)} + z^{-N}}{1 + a_1 \cdot z^{-1} + \dots + a_{n-1} \cdot z^{-(N-1)} + a_n \cdot z^{-N}}$$

En este caso el número de coeficientes coincide con el orden del filtro implementado, ya que a_0 es siempre igual a 1. Otra diferencia respecto al método de Lagrange es que en este caso el retardo aproximado tiene una relación directa con el orden N de la aproximación. En el caso del método de Lagrange siempre se realiza una aproximación del retardo $\alpha \in [-0,5; 0,5]$ independientemente del orden del filtro FIR en uso. En la aproximación de Thiran sin embargo, el retardo realizado es $d = N + \alpha$. Lo que quiere decir que para un filtro IIR de orden 3 el retardo aproximado será de un valor entre 2,5 y 3,5. Nótese que el valor de α puede ser negativo, si se calcula α como la diferencia entre el retardo total (D) y el número entero (N) resultante de redondear D, $\alpha = D - N$, α será negativo cuando se redondee al alza. El cálculo de los coeficientes del filtro IIR se describe en la Eq. 4.9.

$$a_n = (-1)^{-n} \cdot \binom{N}{n} \prod_{k=0}^N \frac{\alpha + k}{\alpha + n + k}; \text{ para } n = 0,1,2, \dots, N \quad \text{Eq. 4.9}$$

Como se puede ver el cálculo de los coeficientes en este método es más complicado respecto al método de Lagrange, y cada coeficiente lleva incorporado una división. No hay que olvidar que los coeficientes se necesitan calcular en tiempo real y la necesidad de este tipo de operaciones son una desventaja inicial. Por ello solo se realizaron aproximaciones de orden 3 usando el método de Thiran. Los coeficientes, como la implementación mediante diagrama de bloques para una aproximación del orden mencionado se muestran a continuación.

$$a_1 = -3 \cdot \frac{d-3}{d+1}$$

$$a_2 = 3 \cdot \frac{(d-2) \cdot (d-3)}{(d+1) \cdot (d+2)}$$

$$a_3 = -1 \cdot \frac{(d-1) \cdot (d-2) \cdot (d-3)}{(d+1) \cdot (d+2) \cdot (d+3)}$$

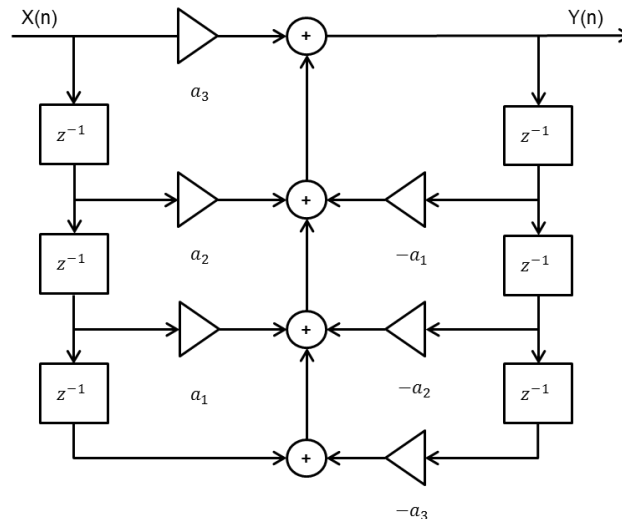


Fig. 4.14 Forma directa del filtro pasa todo de 3^{er} orden.

4.3.4 COMPARACIÓN DE LAS APROXIMACIONES DEL RETARDO FRACCIONARIO

Para determinar la aproximación a elegir se compararán las aproximaciones con el retardo fraccionario analítico (Eq. 4.10). La forma analítica del retardo es su función de transferencia isócrona [1, cap. 8]. Nótese, como se ha comentado con anterioridad, que el retardo fraccionario no se puede implementar de esta forma directamente. Sin embargo a partir de la Eq. 4.10 se puede calcular la respuesta frecuencial de ganancia y de fase por separado usando las ecuaciones analíticas para dibujar el diagrama de Bode. Para realizar esta comparación se evaluarán los resultados de ganancia y de fase de la versión analítica del retardo con sus equivalentes de la función de transferencia de las aproximaciones.

$$H(z) = z^{-\alpha} = \frac{1}{z^{\alpha}}$$

$$H(e^{j\omega T}) = \frac{1}{e^{j\omega\alpha T}}; \quad z = e^{j\omega T} \quad \text{Eq. 4.10}$$

La respuesta frecuencial de fase se puede expresar como $20 \cdot \log|H|$, que es fácil ver que independientemente de α y la frecuencia ω el modulo siempre será igual a uno. Por lo tanto la ganancia siempre será cero dB.

El valor de α será diferente para la aproximación de Lagrange y Thiran, como se comentó en el apartado 4.3.3 el retardo que se aproximará por el método de Thiran está relacionado con el orden de la propia aproximación. Esto provoca que de un diagrama de fase las dos aproximaciones sean difícilmente comparables de forma directa, como se aprecia en la figura 4.15. Por esto la estrategia es comparar la diferencia entre la fase de las aproximaciones y la teórica, figura 4.16. Las figuras

mostradas a continuación están tomadas con un retardo fraccionario de 0,5, valor que según el documento *Splitting the Unit Delay* es el peor caso posible

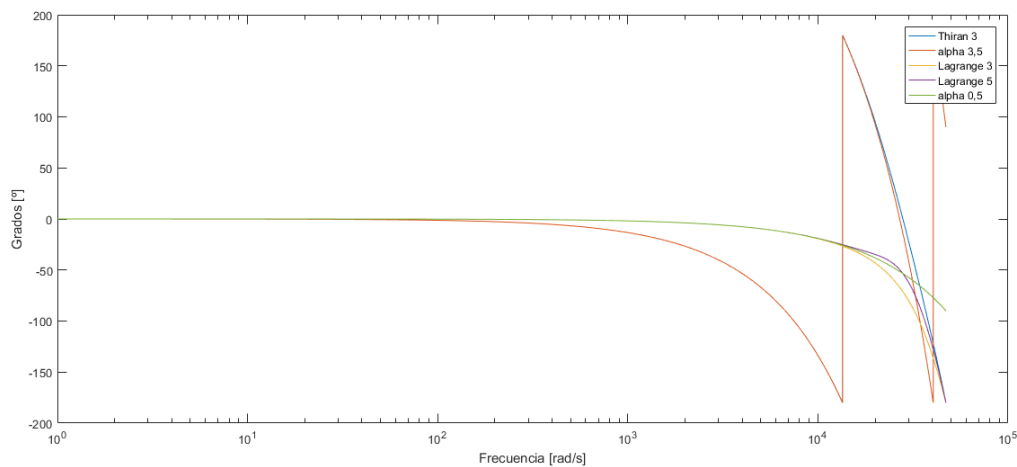


Fig. 4.15 Diagrama de fase de las aproximaciones del retardo fraccionario y los retardos analíticos.

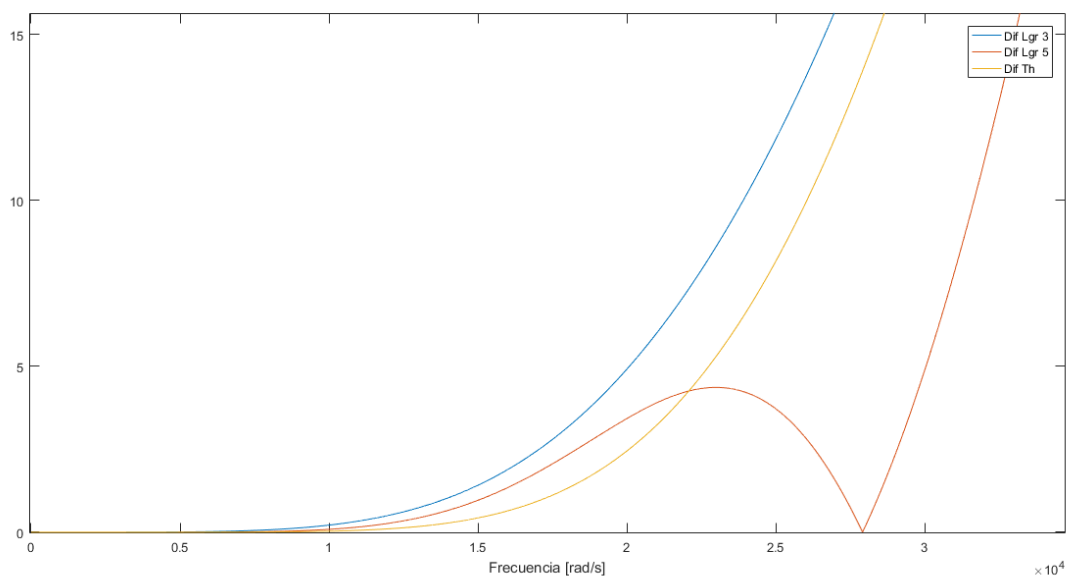


Fig 4.16 Diferencia de fases entre aproximación y retardo fraccionario teórico.

La figura 4.16 es poco concluyente, se podría decir que la aproximación más fidedigna al retardo teórico es la aproximación del método Thiran ya que durante más tiempo es más próxima a cero la diferencia de fase aproximación – teórico. Aunque atendiendo a la figura 4.17, es definitivamente esta aproximación la que tiene un comportamiento más semejante al teórico. Como se ha comentado la ganancia en un retardo siempre ha de ser nula en dB. Mientras que las dos aproximaciones basadas en el método de Lagrange presentan ganancia positiva a altas frecuencias, esto es especialmente preocupante ya que se persigue implementar el retardo fraccionario en un filtro pasa bajos.

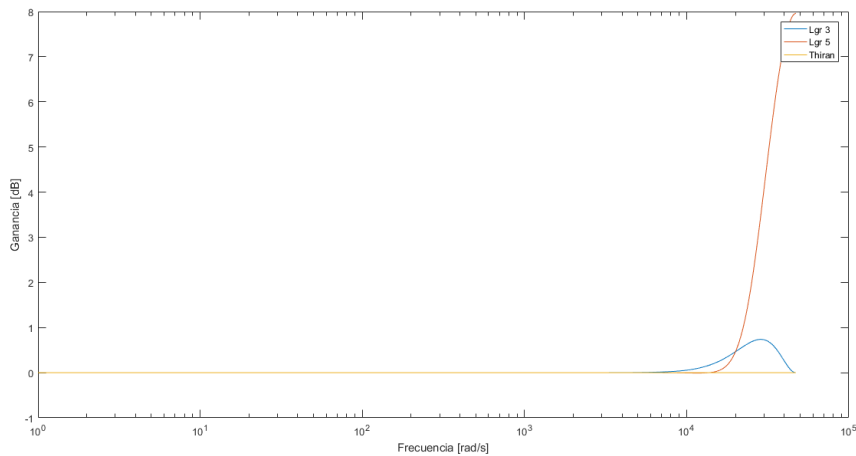


Fig. 4.17 Diagrama de ganancia de las aproximaciones del retardo fraccionario.

4.3.5 VALIDACIÓN DEL RETARDO FRACCIONARIO

Durante la validación del retardo variable ya se observó un buen comportamiento del filtro eliminando las oscilaciones provocadas en el proceso de detección de fases. Sin embargo en el proceso de detección de frecuencia se observó como la estimación de frecuencia era incapaz de converger, provocado por los errores de cuantificación a causa usar solo la parte entera del coeficiente calculado según la Eq. 4.3. En las mismas condiciones que en la figura 4.11, $F = 52$ Hz, y usando la aproximación del retardo fraccionario según el método de Thiran se comprueba que este problema ya no se produce.

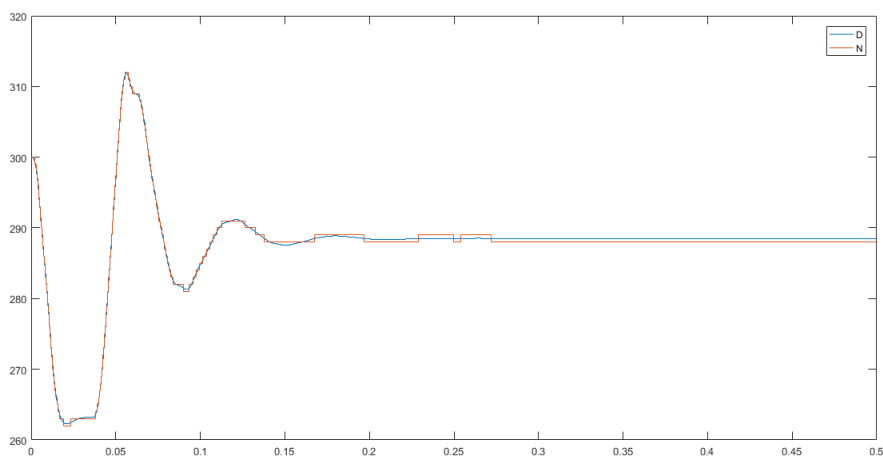


Fig 4.18 Estimación de frecuencia usando retardo fraccionario, $F = 52$ Hz

5. PRUEBAS DE VALIDACIÓN A LA PLL FINAL

En los siguientes apartados se comprobará el correcto funcionamiento del lazo de seguimiento de fase diseñado ante una variedad de diferentes distorsiones en la señal de referencia. Primero se verá que efecto tienen estas distorsiones por separado y por último el efecto de las distorsiones en conjunto.

5.1 DISTORSIONES EN TENSIÓN

5.1.1 SOBRETENSIÓN

Se evalúa el comportamiento de la PLL ante una señal de referencia que sufre una sobretensión del 20% de su valor máximo.

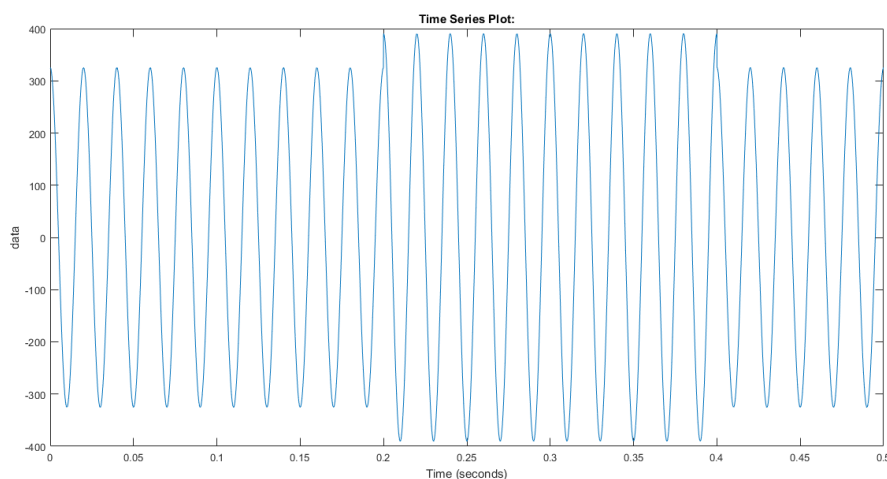


Fig 5.1 Señal de referencia con sobretensión del 20%.

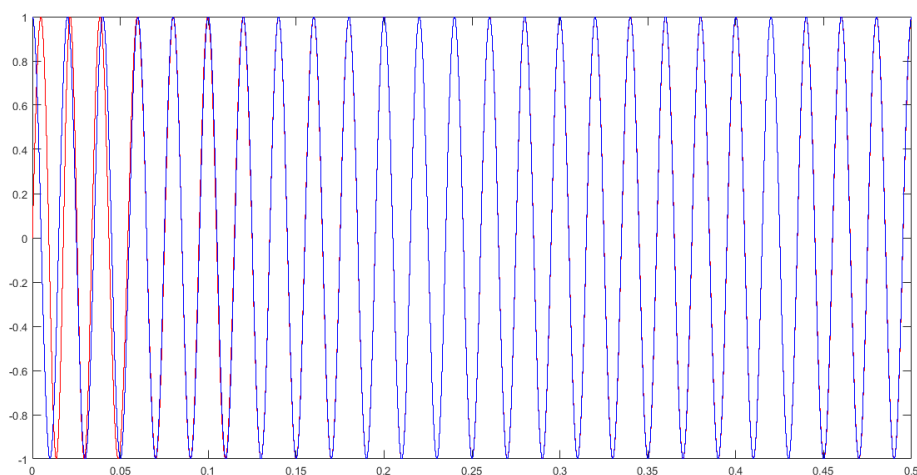


Fig 5.2 Señal fundamental vs señal generada por la PLL, enganche de fase efectivo.

5.1.2 SAG (HUECO)

Los SAG, también llamados huecos, son una distorsión en la que la tensión de referencia desaparece casi por completo. Se evalúa el comportamiento de la PLL con un SAG de 3 ciclos, 0,060 milisegundos.

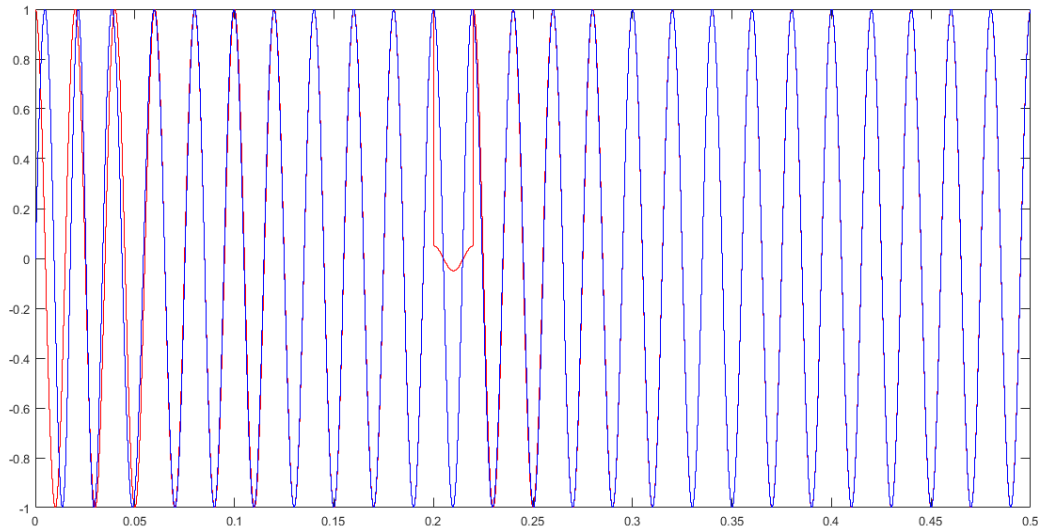


Fig. 5.3 Señal fundamental vs señal generada por la PLL, efecto mínimo del SAG en el enganche de fase.

5.1.3 HARMÓNICOS

Se evalúa el comportamiento de la PLL ante una señal en presencia de armónicos impares de hasta oncenno orden.

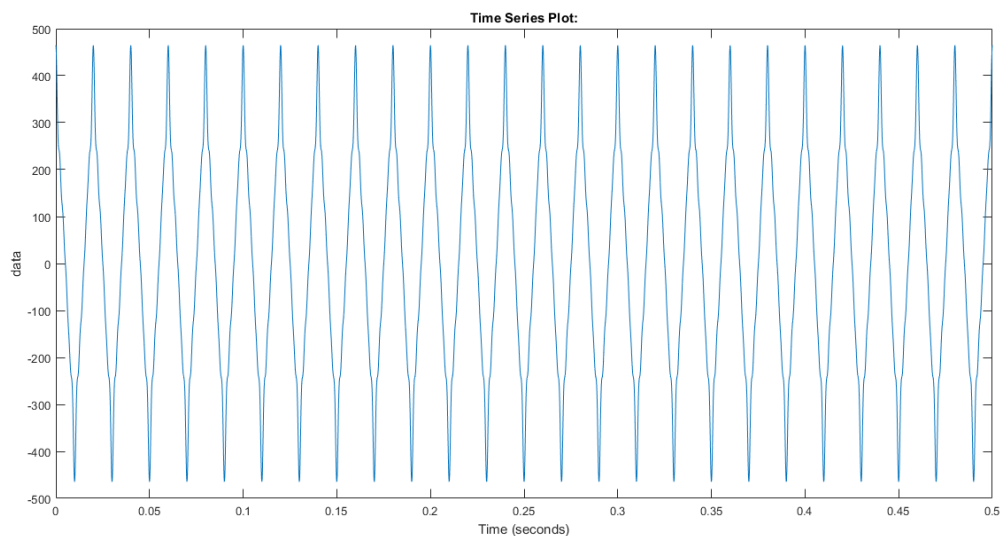


Fig. 5.4 Señal de referencia con armónicos de orden once.

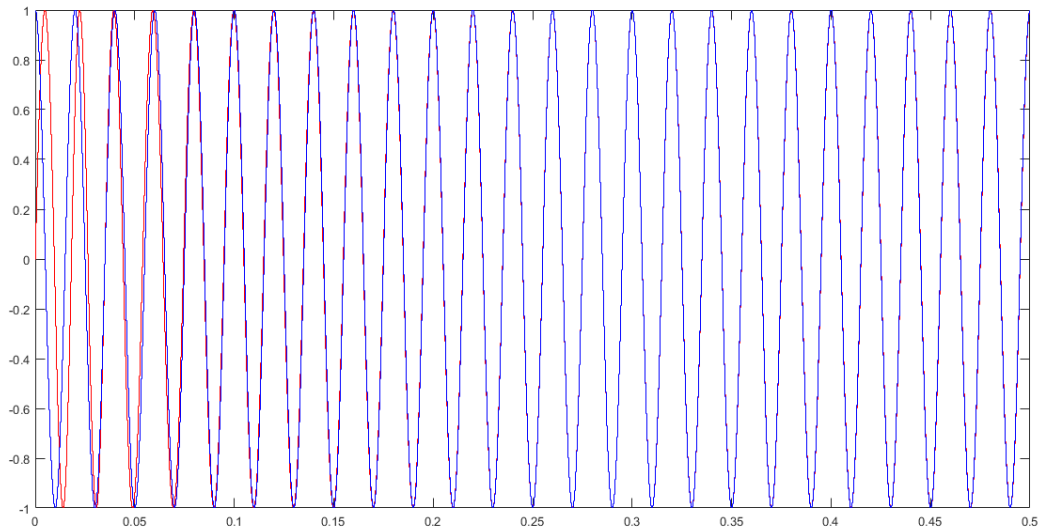


Fig 5.5 Señal fundamental vs señal generada por la PLL, enganche de fase efectivo.

5.2 DISTORSIONES EN FRECUENCIA

5.2.1 CAMBIOS EN FORMA DE RAMPA

Se evalúa el comportamiento de la PLL ante una señal en presencia de cambios graduales de la frecuencia de la señal fundamental.

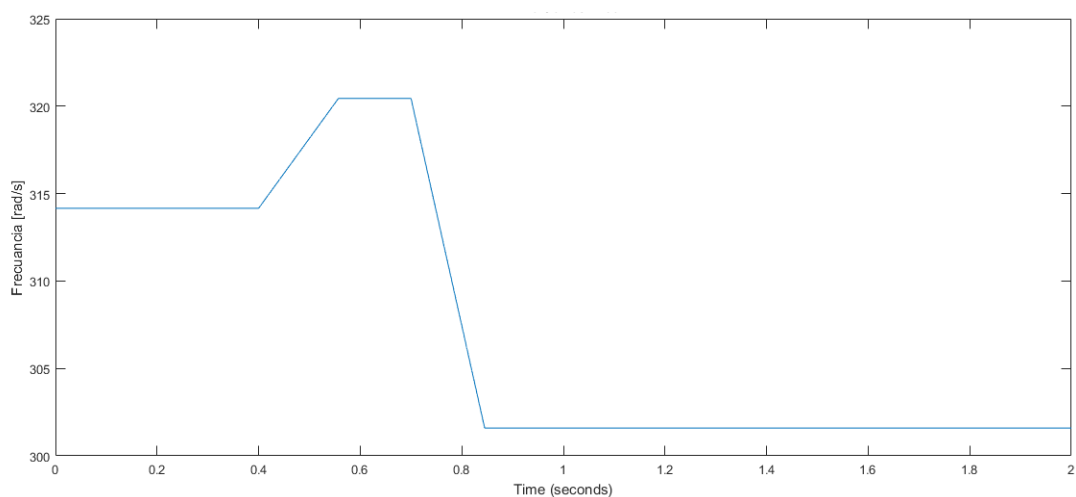


Fig. 5.6 Cambios en frecuencia.

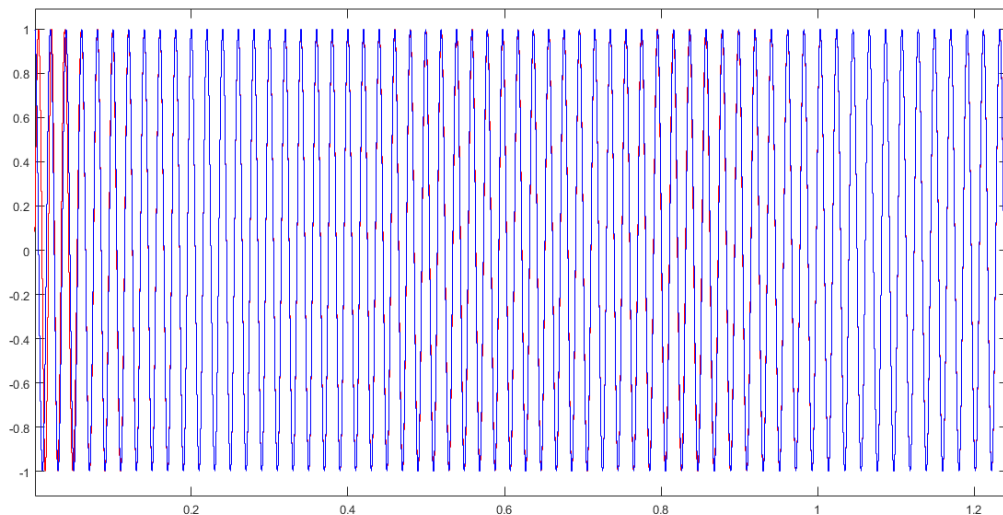


Fig. 5.7 Señal fundamental vs señal generada por la PLL, efecto mínimo en el enganche de fase.

5.2.2 CAMBIOS EN ESCALÓN

Se evalúa el comportamiento de la PLL ante una señal en presencia de cambios en escalón de la frecuencia de la señal fundamental.

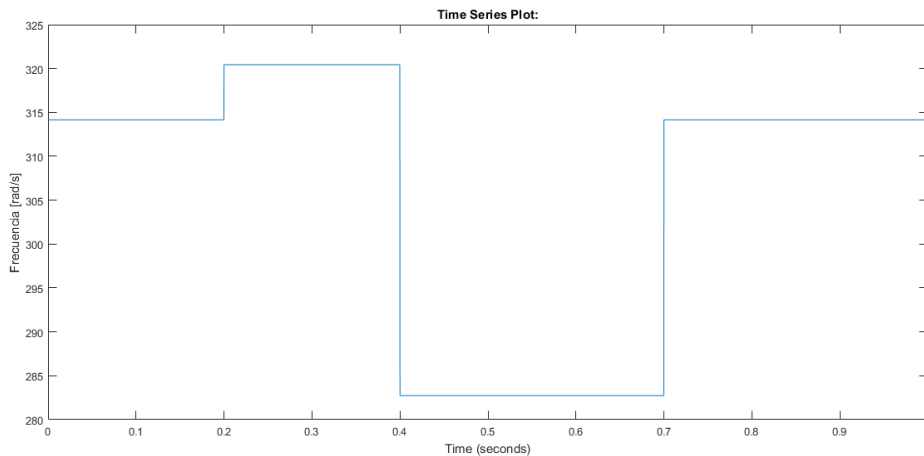


Fig. 5.8 Cambios en frecuencia.

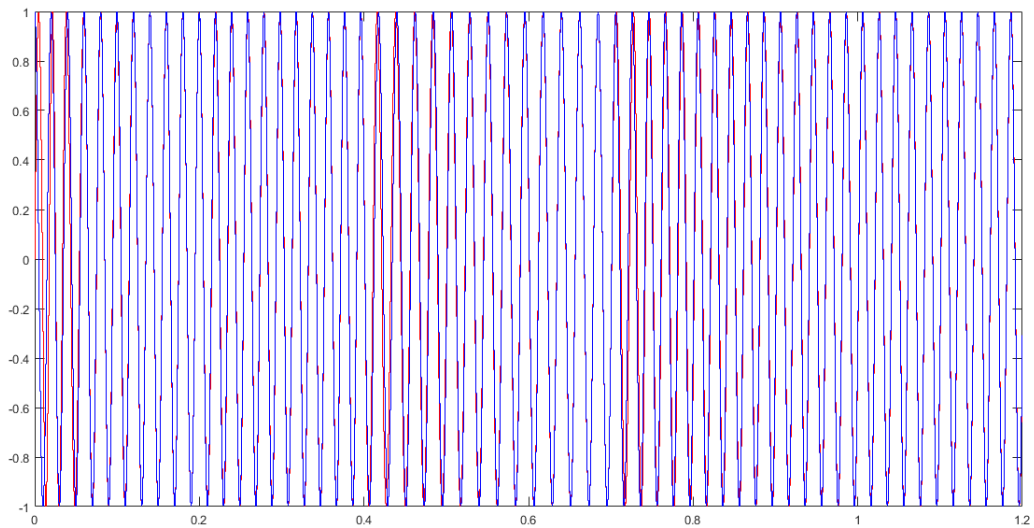


Fig 5.9 Señal fundamental vs señal generada por la PLL, efecto notable con recuperación rápida del enganche de fase.

5.3 DISTORSIONES EN FORMA DE RUIDO

Se evalúa el comportamiento de la PLL ante una señal con presencia de ruido estático.

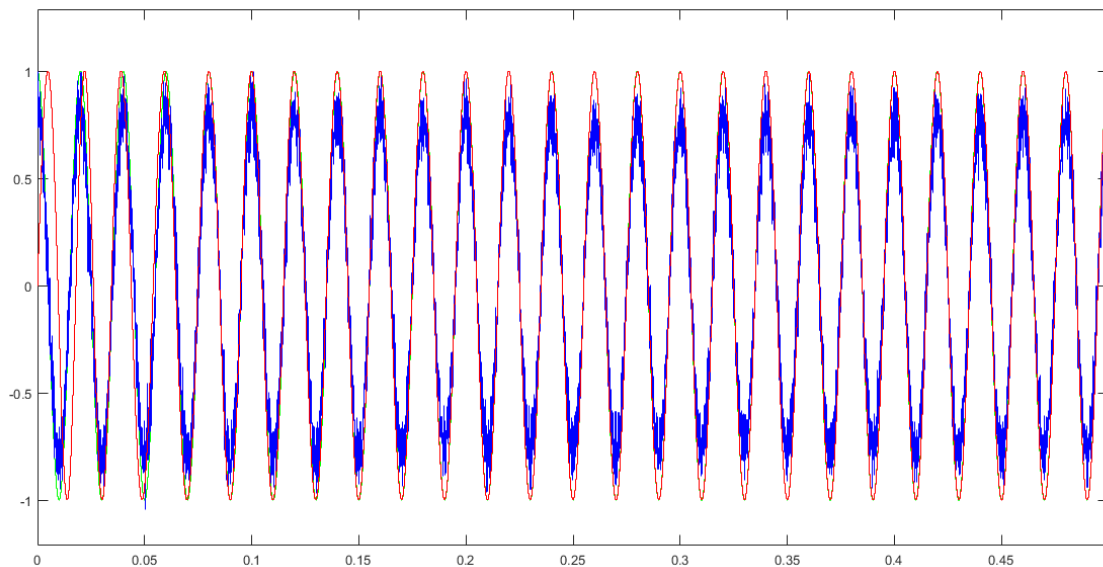


Fig. 5.10 Señal fundamental vs señal referencia a la entrada de la PLL vs señal generada por la PLL, enganche de fase efectivo.

5.4 DISTORSIONES EN FASE

Se evalúa el comportamiento de la PLL ante una señal que sufre un salto repentino en su fase.

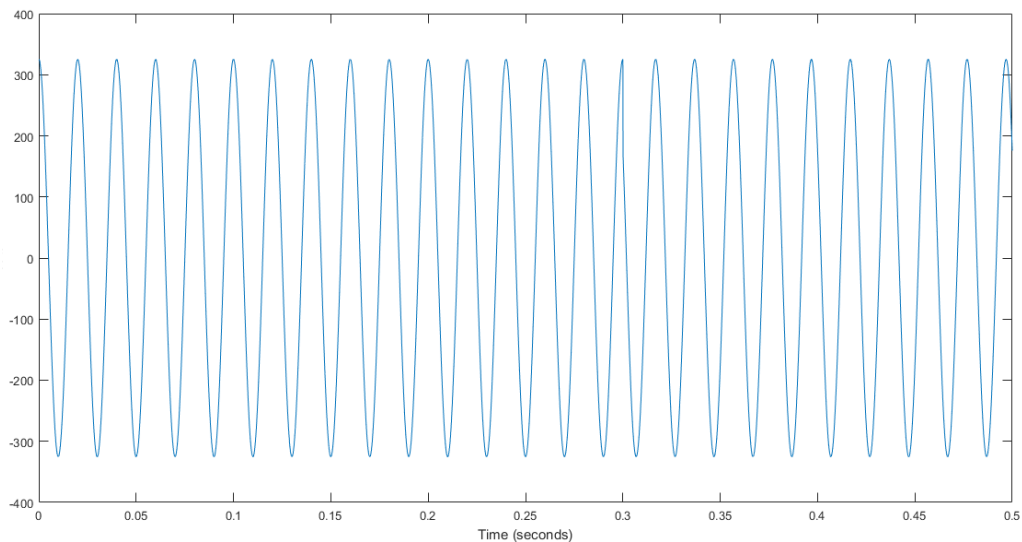


Fig. 5.11 Señal de referencia con salto de fase en $t = 0,3$ s.

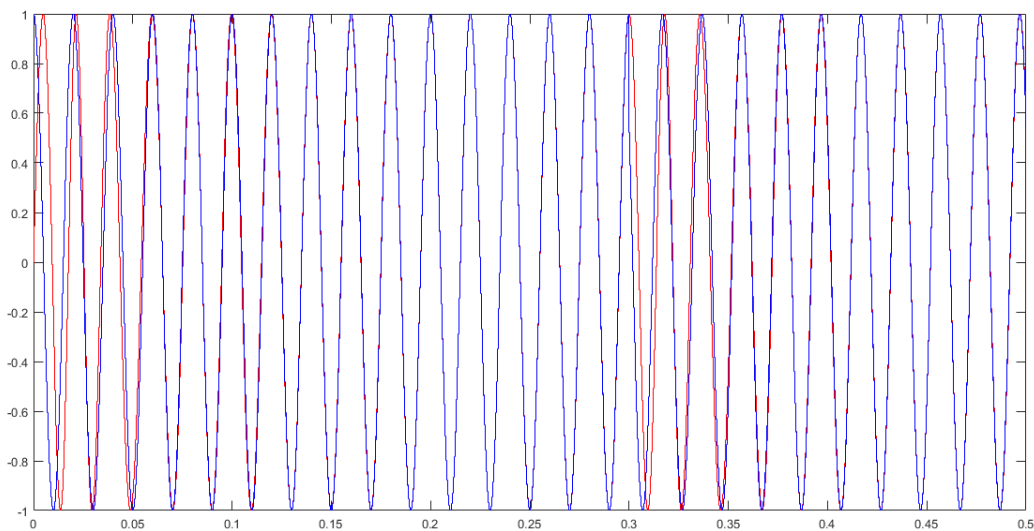


Fig 5.12 Señal fundamental vs señal generada por la PLL, efecto notable con recuperación rápida del enganche de fase.

5.5 SEÑAL ALTAMENTE DISTORSIONADA

Por último se evalúa el comportamiento de la PLL ante una señal que presenta varias distorsiones conjuntas. Presenta cambios de frecuencia progresivos, una sobretensión, armónicos impares de hasta orden once y ruido estático en la señal.

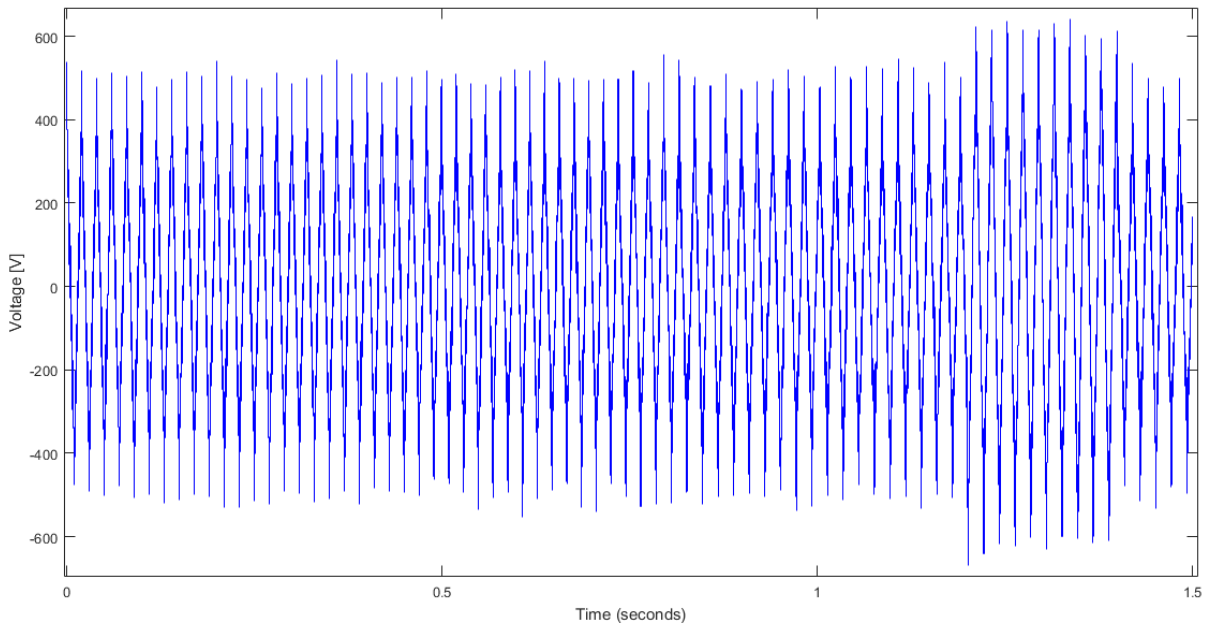


Fig 5.13 A Señal de referencia en presencia de varias distorsiones.

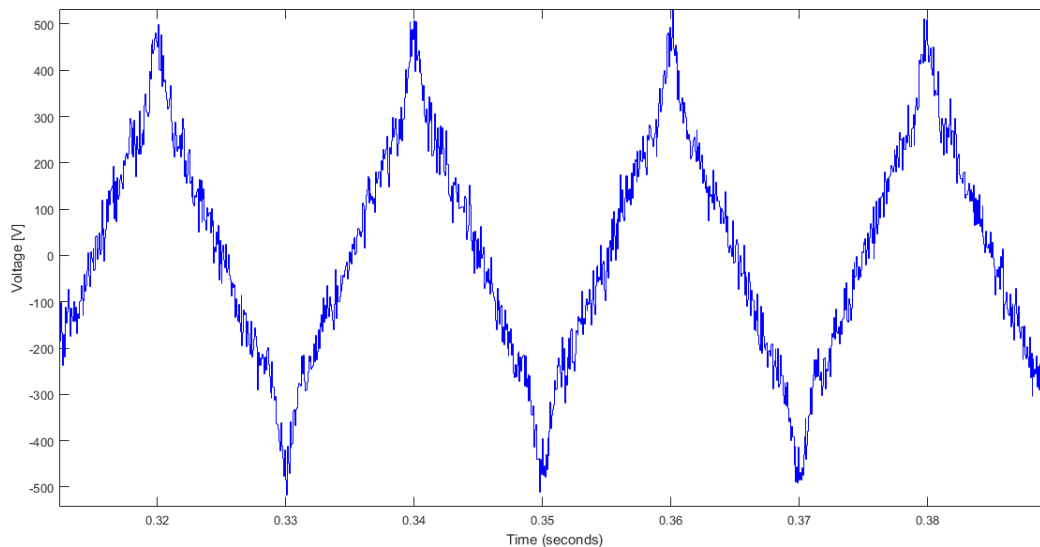


Fig. 5.13 B Señal de referencia figura 5.13 A aumentada.

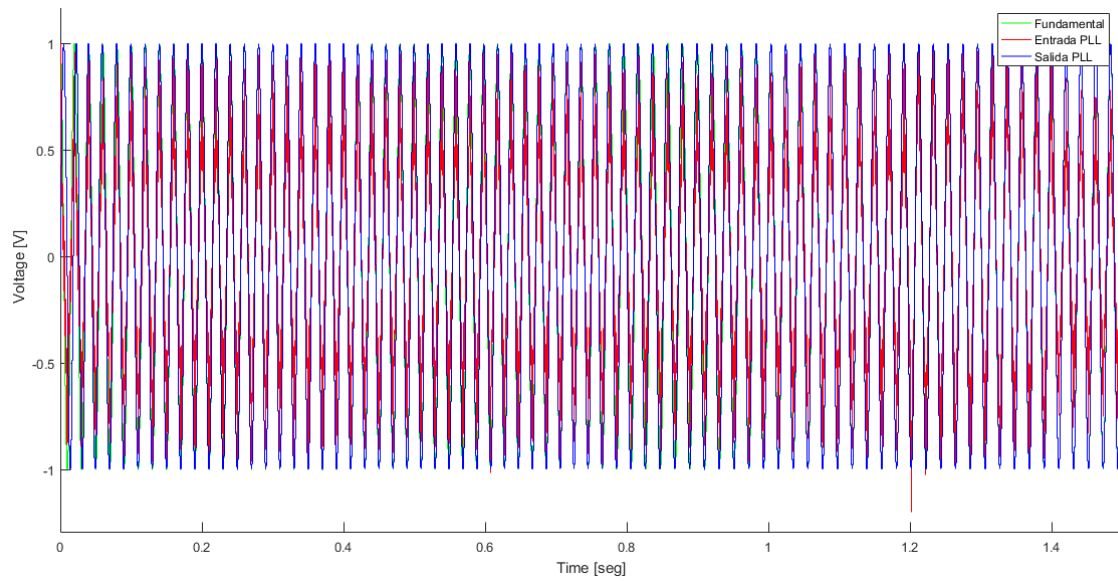


Fig. 5.14 A Señal fundamental vs señal referencia a la entrada de la PLL vs señal generada por la PLL, enganche de fase efectivo.

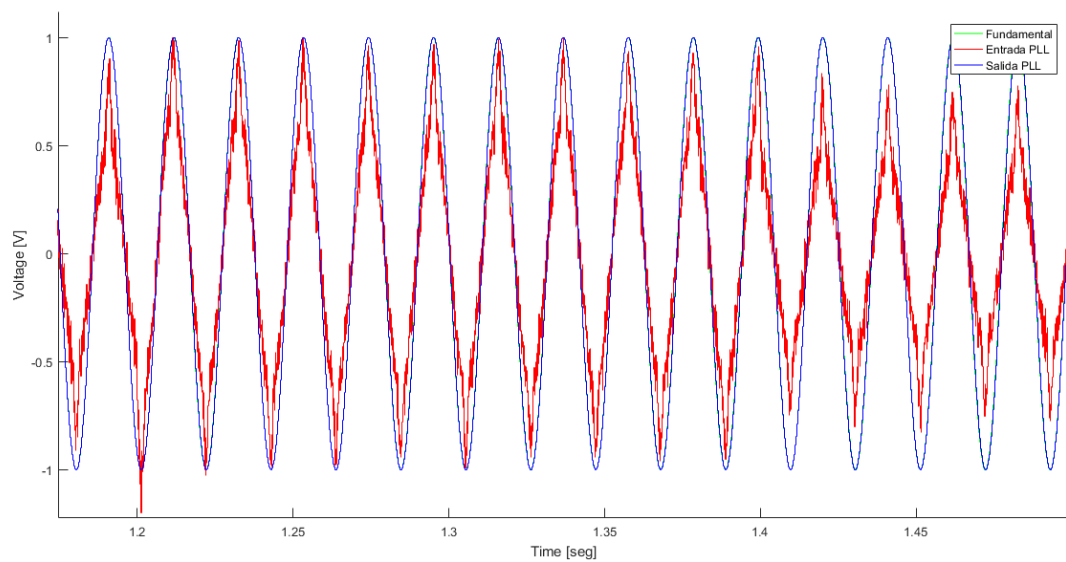


Fig. 5.14 B Señal de referencia figura 5.14 A aumentada.

6. CONCLUSIONES

En este proyecto se ha mostrado el diseño de un lazo de seguimiento de fase capaz de lograr el enganche de fase en algo más de 3 ciclos, $t = 0,065$ segundos. Cumpliendo con los objetivos marcados de lograr el enganche entre 60 y 80 milisegundos. También se ha comprobado el funcionamiento correcto de la PLL ante señales distorsionadas, demostrando la robustez del lazo diseñado.

Por otra parte se han evaluado métodos diferentes para realizar aproximaciones del retardo fraccionario, demostrando que el uso de aproximaciones de orden bajo según el método de Thiran ofrecen resultados positivos. Respecto a este tema cabe destacar que las aproximaciones evaluadas ofrecen resultados idénticos al comportamiento teórico del retardo fraccionario para bajas frecuencias. Para aplicaciones de alta frecuencia se recomienda el uso de otros métodos o aproximaciones de orden superior.

AGRADECIMIENTOS

Quisiera agradecer al profesor Robert Griñó por proponer y dirigir este proyecto. Especialmente por las horas que ha dedicado a ayudarme a solucionar los problemas que han surgido y por estar siempre disponible para dar explicación de los diferentes conceptos que eran necesarios entender para completar este Trabajo de Fin de Grado.

BIBLIOGRAFÍA

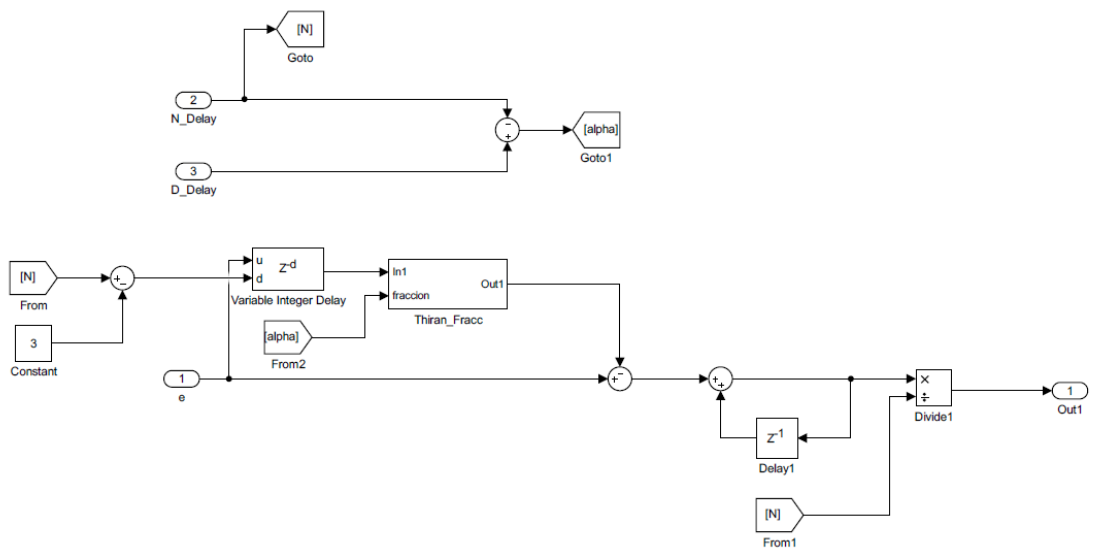
REFERENCIAS BIBLIOGRÁFICAS

- [1] Ramon Costa Castelló, Enric Fossas Colet. *Sistemas de control en temps discret*
- [2] Gerardo Escobar, Misael F. Martinez-Montejano, Andres A. Valdez, Panfilo R. Martinez, Michael Hernandez-Gomez. *Fixed-Reference-Frame Phase-Locked Loop for Grid Synchronization Under Unbalanced Operation*
- [3] Carlos Henrique da Silva, Rondineli Rodrigues Pereira, Luiz Eduardo Borges da Silva, Germano Lambert-Torres, Bimal K. Bose, Se Un Ahn. *A Digital PLL Scheme for Three-Phase System Using Modified Synchronous Reference Frame*
- [4] <https://es.mathworks.com/help/dsp/ug/how-is-moving-average-filter-different-from-an-fir-filter.html>
- [5] <https://es.mathworks.com/help/signal/ref/butter.html>
- [6] Timo I. Laakso, Vesa Valmaki, Matti Karjalainen, Unto K. Laine. *Splitting the Unit Delay*

BIBLIOGRAFÍA COMPLEMENTARIA

Qing-Chang Zhong, Tomas Hornik. *Control of Power Inverters in Renewable Energy and Smart Grid Integration*

Filtro tipo peine



Aproximación del retardo fraccionario

