

## MODELIZACION Y UTILIZACION DE DETECTORES DE FASE MUESTREADOS PARA SINTESIS DE FRECUENCIAS DE MICROONDAS

F. Rocadenbosch, J. Bará, A. Comerón  
Dpto. Teoría de la Señal y Comunicaciones. Grupo AMR  
ETSIT Barcelona - UPC. Apto. 30002, 08080 BARCELONA  
Tel. (93) 401 67 85

### ABSTRACT

*The internal structure of a Sampling Phase Detector (SPD) may be understood as a high order impulse generator (IG) composed by a step recovery diode (SRD) that properly pumps a balanced mixer through coupling capacitors.*

*Several IGs have been built prior to develop different topologies of harmonic phase detectors (HPDs) using a SRD. These systems that have also been simulated and tested have allowed to extract additional conclusions to [1]. The performances achieved with minimum microwave power led us to construct a sampled PLL with successful results.*

### CONTENIDO

El desarrollo de generadores de impulsos (GIs) de bajo y medio orden de multiplicación ( $N < 15$ ) definido éste como:

$$N = \frac{1}{t_o \cdot f_{ref}} \quad (1)$$

siendo  $t_o$  la duración del impulso y  $f_{ref}$  la frecuencia de excitación, ha sido tratado en diversas referencias ([2], [3], [4]). El estudio de los GIs con SRDs que incluyen los SPDs nos ha llevado a comprobar que cuando se manejan GIs de alto orden de multiplicación ( $N = 90 - 100$ ), como el prototipo construido en la Fig. 1, la polarización de estos sistemas es crítica, de forma que para los niveles de potencia utilizados ( $P < 27 \text{ dBm}$ ) el espectro de salida consistente en un peine de deltas espaciadas a  $f_{ref}$  puede extenderse hasta más allá de los 10 GHz (Fig. 2) o por el contrario reducirse tan sólo a los 4 ó 5 primeros

armónicos de la referencia, sin más que variar la polarización. El espectro de la Fig. 2 se ha obtenido del GI de la Fig. 1 con una potencia incidente de 13 dBm y una polarización de 0.41 V.

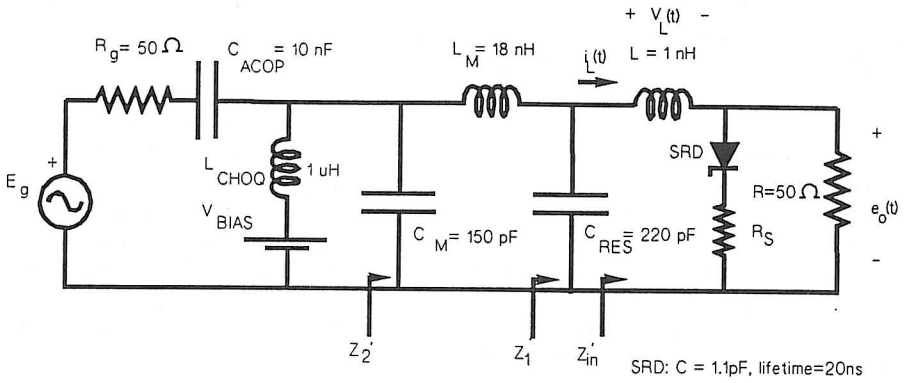


Fig. 1. Esquema eléctrico del GI.

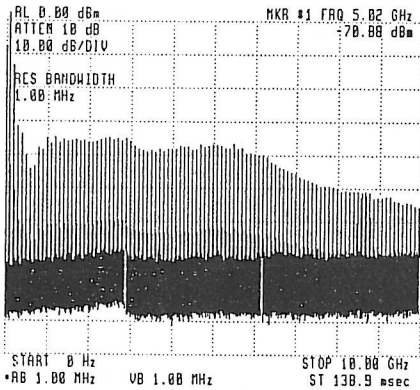


Fig. 2. Espectro para el GI construido ( $N = 90$ ).

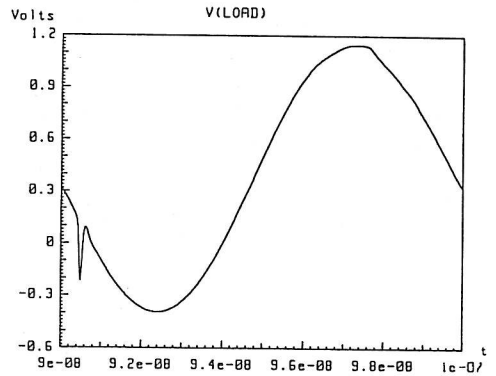


Fig. 3. Simulación temporal del GI. Tensión  $e_o(t)$ .

Para estos sistemas las mayores fuentes de pérdidas son los efectos de la recombinación (tiempo efectivo de vida de los portadores  $\tau$ ), para lo cual es preciso elegir una  $f_{ref} > 1/\tau$ , y especialmente la resistencia serie de los diodos,  $R_s$ , que decrece polinómicamente conforme aumenta el nivel de corriente. Para el diodo HP5082-0020

utilizado en el prototipo presentado, el efecto de una resistencia serie anormalmente grande ( $\langle R_s \rangle = 20 \Omega$ ) provoca una pérdida del efecto rectificador de los diodos, pero no una reducción acusada en el tiempo de tránsito  $t_r$ , de forma que en la simulación temporal de la tensión de salida del GI (Fig. 3), el impulso superpuesto a la señal de RF justifica, en el dominio de la frecuencia, un espectro muy similar al medido. La fuerte no linealidad reactiva de los SRDs que genera una riqueza armónica muy elevada obliga, para  $N$  elevado, a remitir las simulaciones al dominio temporal.

El efecto de la adaptación también ha sido revisado para estos sistemas. Se ha encontrado que situaciones desadaptadas a la frecuencia de excitación proporcionan una mejor transferencia de potencia hacia los armónicos en banda alta. Para GIs de órdenes  $N \approx 10$  las diversas simulaciones realizadas muestran que sí tiene sentido todavía la adaptación, en acuerdo con las citadas referencias bibliográficas. En el GI de la Fig. 1 ( $N = 90$ ) se ha sustituido la red  $L-C$  de adaptación por otra de sintonía variable, consiguiéndose mejores prestaciones con situaciones fuertemente desaptadas. Su diseño no es crítico ya que puede suponerse el manejo de un sistema lineal desde el plano a la izquierda de  $C_{RES}$ , que siendo un condensador con una frecuencia de resonancia del orden de  $1/t_o$  cortocircuita los armónicos de la referencia.

Los circuitos *SRD sharpener* [5] de una etapa resultan un excelente método para la medida de  $\tau$ ,  $t_r$  y  $R_s$  de estos diodos.

La estructura interna de los SPDs como la de los MSPD-E50-1012 [1,6] utilizados en el detector de fase armónico (DFA) de la Fig. 4 consta de un mezclador equilibrado y un GI autopolarizado. Este último está formado por el SRD y capacidades de acoplamiento al mezclador cuya misión es actuar como diferenciadores de la tensión en el SRD, de forma que la que ataca a los diodos Schottky es equivalente a la proporcionada por un GI. Este tren de impulsos muestrea la señal de microondas. En el dominio de la frecuencia, la mezcla de un espectro similar al de la Fig. 2 con la señal procedente del oscilador de microondas permite obtener un batido de baja frecuencia ( $f_d$  de algunos KHz), diferencia entre la frecuencia de la señal de microondas  $f_s$  y el múltiplo armónico de la referencia,  $Nf_{ref}$ , más cercano a dicha señal:

$$v_o(t) = K_d \sin(\omega_s - N\omega_{ref} + \phi_s - N\phi_{ref}) ; \quad \omega_d = \omega_s - N\omega_{ref} \quad (2)$$

Para el DFA diseñado en la Fig. 4, la Fig. 5 muestra la gráfica de  $K_d$  ( $mV/rad$ ) en función de  $f_s$  ( $1 - 20 GHz$ ) para una  $f_d = 10 KHz$  y  $f_{ref} = 100 MHz$ . La obtención de esta gráfica, que implica el uso de sintetizadores de frecuencia, se ha realizado variando la potencia de la referencia  $P_{ref}$ , entre  $18.5 - 20 dBm$  y optimizando el valor de la del oscilador de microondas  $P_s$ , que suele acercarse a los  $-10 dBm$ . Comparativamente con la gráfica de  $K_d$  obtenida de [1] ésta presenta un valor de  $K_d \approx 5 mV/rad$  prácticamente independiente de la frecuencia en la banda de  $9-18 GHz$  con niveles de  $P_s$  unos  $17 dB$  inferiores y de  $P_{ref}$   $4 dB$  por debajo.

Al respecto se ha observado que estos DFAs presenta máximos y mínimos para niveles de crecientes de potencia de la referencia así como un nivel de saturación  $P_{ref} \approx$

23 dBm, y que pueden optimizarse, fijado  $P_{ref}$  variando la potencia  $P_s$ . El comportamiento de  $K_d(P_{ref}, P_s)$  se explica cualitativamente en función de las componentes continuas que autopolarizan por una parte al SRD y por otra al mezclador equilibrado. Diversas  $P_{ref}$  aplicadas al DFA polarizan adecuadamente en unos casos y en otros no el GI del SPD, apareciendo máximos y mínimos; por otra parte generan en combinación con la potencia  $P_s$ , otra componente continua a través del mezclador no necesariamente óptima que puede optimizarse retocando  $P_s$ .

El elevado nivel de offset a la salida del DFA (30-60 mV para  $f_s = 9000.01$  MHz y condiciones anteriores) resulta el mayor problema de los mismos, pudiéndose en parte compensar desde el sistema corrector de offset en el bucle de continua de mezclador (Fig. 4).

También se han diseñado otros DFAs conectando las ramas equilibradas ( $R = 100$   $\Omega$ ) al SRD y no al mezclador (esquema similar a [6]) y obteniendo una salida flotante entre el filtro paso bajo de la puerta de FI y otro instalado en el potenciómetro corrector del offset, lográndose así prestaciones algo superiores.

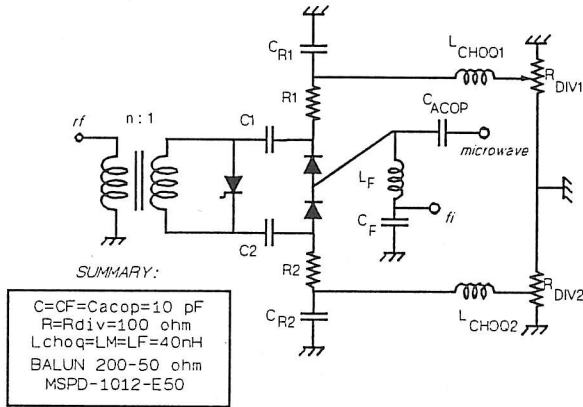


Fig. 4. Topología del prototipo de DFA.

Finalmente, usando un VCO (9 - 10 GHz) con un nivel de potencia  $P_s = -10$  dBm y una referencia a 100 MHz ( $P_{ref} \approx 18.5$  dBm) se ha enganchado en fase dicho VCO a cualquier múltiplo armónico de la referencia dentro de su margen de trabajo. El PLL muestreado incluye en el filtro de lazo un sistema capaz de añadir un offset al VCO que permite posicionarlo en las cercanías del múltiplo a enganchar y un sistema corrector del offset del DFA. La Fig. 6, muestra el VCO enganchado sobre el armónico  $N = 96$  de la referencia (los demás se observan perfectamente espaciados a 100 MHz).

Las prestaciones de estos Sampled PLLs resultan muy interesantes y podrían implantarse progresivamente a corto y medio plazo.

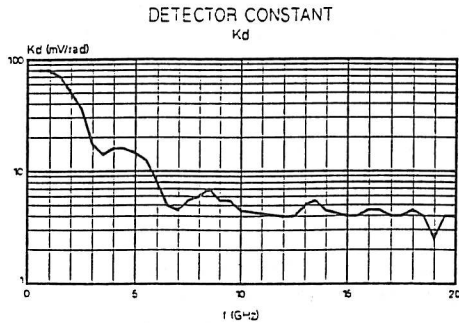


Fig. 5. Medida de  $K_d$  (mV/rad) para el DFA.

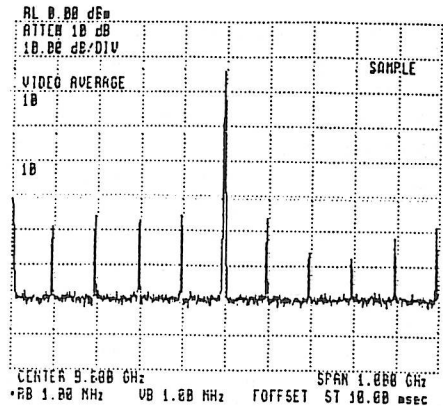


Fig. 6. Espectro del VCO enganchado.

### AGRADECIMIENTOS

Este trabajo ha sido desarrollado en el ámbito del contrato ESA "Unidad externa para una estación terrena del experimento CODE" del que Electrónica ENSA es contratista principal, y del proyecto de investigación CICYT nº TICO 481/89. Electrónica ENSA y la ETSIT de Madrid proporcionaron los detectores de fase muestreados utilizados en los experimentos.

### BIBLIOGRAFIA

- [1] SIMPLE AND LOW COST PHASE LOCK OSCILLATOR FOR 10 GHz. J. Nuno Matos, Jorge Pérez. *Actas U.R.S.I* 1990, Vol. 1
- [2] SHUNT-MODE HARMONIC GENERATION UNSING STEP RECOVERY DIODO. S. Hamilton, R. Hall. *Microwave J.* Vol. 10, Nº. 4, pp. 69-78. April. 1967.
- [3] HANDBOOK OF MICROWAVE AND OPTICAL COMPONENTS. Vol.2 (Microwave - Solid State Components). Kai Chang. Cap. 3. Ed. John Wiley & Sons. 1990.
- [4] SELECTION OF MULTIPLIER DIODES. Macom. Semiconductor Products Division. Charles. M Howell. Refs. AG313, SG215.
- [5] PULSE AND WAVEFORM GENERATION WITH STEP RECOVERY DIODES. hp. App. Note 918.
- [6] SAMPLING PHASE DETECTOR. Metelics Corp. Data Sheet. 1989.