ÍNDEX MEMÒRIA

Índex memòria 1
Resum 5
Resumen 5
Abstract 5
Agraïments 7
Capítol 1: Exposició de l'objecte i abast del treball 9
1.1. Motivació per realitzar aquest treball 9
1.2. Abast del treball 10
1.3. Objectius a complir 11
Capítol 2: Especificacions bàsiques 12
2.1. Introducció a les xarxes neuronals 12
2.1.1. Neurones i transmissió neuronal 12
2.1.2. Generadors centrals de patrons 14
2.1.1. Excitació neuronal per produir patrons rítmics 14
2.1.1. Retroalimentació als Generadors centrals de patrons 16
2.2. Modulació neuronal 17
2.3. Implementació dels models neuronals 19
Capítol 3: Estudi previ de les alternatives 20
3.1. Funcionament de les xarxes neuronals 20
3.2. Estudi previ d'alguns models neuronals 21
3.2.1. Abstracció neuronal artificial 22
3.2.2. Model Hodgkin-Huxley 22
3.2.3. Model FitzHugh-Nagumo 24
3.2.4. Model Izhikevich 25
3.2.5. Model Integrate and Fire 27
Capítol 4: Disseny de la solució escollida 30
4.1. Valoració del model escollit 30
4.2. Disseny de la solució escollida 31
4.2.1. Adaptacions realitzades pel disseny la xarxa neuronal 31
4.2.2. Senyal de rellotge 32
4.2.3. Senyal Enable 32

4.2.4. Entrada sinàptica 32
4.2.5. Màquina d'estats 32
4.2.6. Retard de l'entrada sinàptica 32
4.2.7. Entrada de fuga (leak) 33
4.2.8. Acumulador de potencial 33
4.2.9. Llindar 34
4.2.10. Impuls neuronal 34
4.2.11. Període refractari 34
4.2.12. Senyal de Reset 34
4.3. Estructura de la xarxa 35
4.4. Diferents configuracions de treball 36
4.5. Dispositiu triat per la implementació 36
Capítol 5: Implementació de la solució escollida 38
5.1. Implementació la xarxa 38
5.2. Descripció del Datapath amb VHDL 41
5.3. Especificacions de la descripció creada 41
5.3.1. Descripció per flux de dades 42
5.3.2. Descripció de comportament 42
5.3.3. Descripció estructural 42
5.4. Unitats creades a la descripció 42
5.4.1. Registres de dades 42
5.4.2. Busos de dades 43
5.4.3. Unitats aritmètiques lògiques 43
5.4.4. Multiplexors 43
5.4.5. Demultiplexors 44
5.5. Unitat de control de la xarxa 44
5.6. Simulacions i síntesi de la xarxa 44
Capítol 6: Resultats obtinguts 46
6.1. Visualització dels impulsos neuronals 46
6.2. Funcionament de l'analitzador lògic 47
6.2.1. Mostreig de l'analitzador lògic 48
6.2.2. Sistema de dispar 48
6.2.3. Prova amb comptador 48
6.2.4. Sondes utilitzades 50
6.3. Resultats obtinguts 50
6.3.1. Configuració 000001 51

6.3.2. Configuració 000010 59
6.3.3. Configuració 000100 67
Capítol 7: Conclusions i treball futur 75
7.1. Conclusions 75
7.2. Treball futur 76
Capítol 8: Planificació del treball 77
8.1. Diagrama de Gantt 77
Capítol 9: Bibliografia..... 79
9.1. Referències bibliogràfiques 79
9.2. Bibliografía de Consulta 79

RESUM

Aquest projecte tracta del disseny d'una xarxa neuronal i la seva implementació en una placa Spartan 3E. Es tracta d'una solució compacta, flexible i expansible per la generació de patrons rítmics en aplicacions de control de robots articulats. La descripció del sistema s'ha realitzat mitjançant el llenguatge VHDL i s'ha treballat amb el Sotfware Xilinx ISE. S'ha realitzat simulacions del comportament de la xarxa segons diferents configuracions de treball amb característiques neuronals variades i el sistema s'ha comprovat experimentalment sobre un dispositiu lògic programable (Spartan 3E de 500k portes). S'ha verificat els resultats mitjançant la captació, gràcies a un analitzador lògic, i la visualització dels senyals dels impulsos neuronals a través de canals digitals de l'oscil·loscopi.

RESUMEN

Este proyecto trata del diseño de una red neuronal de impulsos y su implementación en una placa Spartan 3E. Se trata de una solución compacta, flexible y expansible para la generación de patrones rítmicos en aplicaciones de control de robots articulados. La descripción del sistema se ha realizado mediante el lenguaje VHDL y se ha trabajado con el Software Xilinx ISE. Se ha realizado simulaciones del comportamiento de la red según diferentes configuraciones de trabajo con características neuronales variadas y el sistema se ha comprobado experimentalmente sobre un dispositivo lógico programable (Spartan 3E de 500k puertas). Se ha verificado los resultados mediante la captación, gracias a un analizador lógico, y la visualización de los señales de los impulsos neuronales a través de canales digitales del osciloscopio.

ABSTRACT

This project is the design of a spiking neural network and its implementation in a Spartan 3E board. This is a compact, flexible and expandable solution for generating rhythm patterns on articulated robots control applications. The description of the system was performed using VHDL language and has made with Xilinx ISE Software. It has performed simulations of network behaviour under different work configurations with different neural features and the system has been experimentally checked on a programmable logic device (Spartan 3E with 500k gates). The results have been verified the by obtaining, through a logic analyser, and displaying the signs of neural spikes using channels digital oscilloscope.

AGRAÏMENTS

Aquest projecte ha estat possible gràcies al recolzament de la meva família, els meus pares i el meu germà, que m'ha ajudat i animat amb els seus consells i recolzament constant. En tot moment m'han intentat facilitar les coses tot el que han pogut i han tingut comprensió i paciència dia darrere dia.

Vull agrair també l'ajuda del meu tutor, Jordi Cosp Vilella, per fer-me de guia i oferir-me bons consells basats en la seva experiència i els seus coneixements en la matèria.

Per últim, m'agradaria agrair als meus caps i companys de feina per ser comprensius en aquells moments en que he hagut de dedicar més temps a aquest projecte que no pas a les meves tasques laborals.

CAPÍTOL 1: EXPOSICIÓ DE L'OBJECTE I ABAST DEL TREBALL

Aquest projecte ha estat triat i realitzat per uns motius relacionats amb els coneixements adquirits al llarg del Grau en Enginyeria Electrònica Industrial i Automàtica.

L'objectiu inicial de realitzar un microprocessador per una xarxa neuronal d'impulsos era un objectiu molt ambiciós i s'ha vist que no era viable en un quadrimestre. S'ha realitzat una part, una xarxa neuronal d'impulsos que serveix com a datapath pel que seria el futur microprocessador.

El punt d'inici a partir del qual parteix el disseny de la xarxa és el model neuronal presentat a l'article "FPGA Based Silicon Spiking Neural Array". Seguint aquest model com a referència, es dissenya la xarxa i es simula el sistema mitjançant el software de Xilinx ISE.

S'ha realitzat la implantació del disseny en una plataforma FPGA, que treballa en paral·lel i és molt eficaç per aquest tipus de dissenys. Per últim, es fa la verificació experimental i demostració de que els resultats obtinguts i el funcionament són correctes mitjançant un analitzador lògic.

1.1. Motivació per realitzar aquest treball

S'ha realitzat una valoració de diferents opcions abans de fer la tria definitiva del títol i temàtica del treball i, finalment, es va optar per realitzar un projecte relacionat amb l'electrònica digital degut a la quantitat de coneixements que es

van adquirir al haver cursat l'assignatura d'Electrònica Digital i Microprocessadors al tercer curs del grau.

A més, la experiència obtinguda al estar treballant amb diferents llenguatges de programació és vital per tal de acabar decantant-se per la realització d'un treball d'aquestes característiques.

La robòtica i l'automatització és una de les majors tendències de la època actual. Els robots avui en dia poden fer gairebé de tot, des de anar a per un cafè fins a construir una complexa maquinària per ell mateix. Els humanoides poden parlar i caminar igual que ho fan els humans. Tot i això, aquests robots encara no posseeixen l'habilitat de poder pensar i prendre decisions per ells sols, es requereix de la intervenció humana per tal de que aquests puguin treballar en segons quines circumstàncies.

Si a aquests robots se'ls hi donés la capacitat de pensar, es podria dir que serien perfectes i potser podrien arribar a ser totalment autònoms sense la necessitat de l'actuació de les persones.

Aquesta mancança dels robots ha estat la motivació d'aquest treball. El de fet de poder proporcionar un cervell a les màquines ha sigut la idea principal en que s'ha basat aquest projecte. Òbviament, és impossible poder dissenyar del tot un cervell, però es dissenya la base per on s'hauria de començar, és a dir, el que seria el primer pas.

1.2. Abast del treball

Inicialment, l'objectiu del projecte era el de dissenyar un microprocessador que fos capaç de simular el mateix comportament que el d'una xarxa neuronal a un cervell real. En aquest primer instant en que es va decidir aquesta idea i es van marcar els objectius a assolir, el grup que realitzaria el projecte estava format per dues persones, però durant el transcurs del treball s'ha donat una divisió i el projecte s'ha acabat realitzant de manera individual, realitzant finalment cada integrant del grup el seu projecte per bandes diferents.

Aquesta nova circumstància i la mancança de temps, ja que l'objectiu és massa ambiciós com per fer-ho individualment en un sol quadrimestre, ha fet que s'hagués d'adaptar l'abast del treball i es realitzar un bloc que, tot i no ser el tot el microprocessador, representa una part d'aquest a partir del qual es pot seguir treballant per tal d'acabar realitzant la idea inicial fins al final. Concretament, l'objectiu del treball és realitzar el disseny del datapath d'una xarxa neuronal d'impulsos amb diferents configuracions de treball mitjançant el software Xilinx ISE i implementar el sistema físicament a la placa Spartan 3E.

La xarxa final dissenyada ha de ser flexible i ampliable, per tant és vital que aquesta tingui la capacitat de ser configurada de diferents maneres per poder simular el comportament de xarxes neuronals de tot tipus. Complint això, s'aconsegueix un resultat final amb un gran ventall de possibilitats a l'hora d'utilitzar en diferents aplicacions robòtiques.

L'objectiu i meta final és la de comprovar el correcte comportament de la placa mitjançant el canals digitals d'un oscil·loscopi per tal de demostrar que, com s'ha dit anteriorment, aquesta part és vàlida per continuar treballant i acabar dissenyant una xarxa neuronal artificial que funcioni com una de real per poder

ser implementada en robots i així aquests poder tenir la capacitat d'actuar segons les sortides en forma d'impulsos neuronals del seu cervell digital.

1.3. Objectius a complir

Un cop establert l'abast del projecte, s'identifica una sèrie d'objectius que es volen complir per tal de finalitzar el treball de forma satisfactòria, mostrats al següent llistat:

1. Cerca de documentació per tal de disposar de tota la informació que sigui necessària per desenvolupar el projecte.
2. Estudi dels diferents models neuronals que més s'utilitzen i les seves característiques.
3. Elecció del model neuronal que s'adapti millor a les necessitats del projecte.
4. Disseny da la xarxa neuronal artificial segons la solució escollida.
5. Crear la descripció de la xarxa dissenyada mitjançant el software Xilinx ISE.
6. Elaborar simulacions del sistema creat.
7. Implementar la xarxa en el dispositiu lògic programable.
8. Comparar les simulacions amb els resultats experimentals obtinguts.
9. Verificar el correcte funcionament del sistema.

CAPÍTOL 2: ESPECIFICACIONS BÀSIQUES

En aquest segon capítol s'estudien els conceptes bàsics necessaris per entendre el funcionament de la xarxa neuronal que s'acabarà dissenyant i implementant físicament.

S'analitza els tipus i les parts de neurones bàsiques que hi ha i com generen els impulsos, que són els que controlen i estableixen les connexions entre les diferents d'aquestes neurones que constitueixen una xarxa neuronal d'impulsos.

Ja fa unes quantes dècades que investigadors estudien aquestes xarxes neuronals i han elaborat alguns principis que deriven en modelar la seva funcionalitat i estructura. Aquesta modelització ha donat lloc al desenvolupament de sistemes de locomoció autònoma en robots on el control està repartit per tot el cos.

2.1. Introducció a les xarxes neuronals

Un dels objectius principals de la neurociència es entendre com el sistema nerviós es capaç de produir moviment. Els moviments més simples són els reflexes, és a dir, respostes involuntàries a estímuls sensorials. Hi ha patrons d'acció fixes (esternut, orgasme), més complexes que els reflexes, que són involuntaris però tenen un llindar d'estímul. Quan es supera aquest llindar es diu que es produeix un impuls nerviós.

2.1.1. Neurones i transmissió neuronal

Una neurona és un tipus de cèl·lula bàsica i fonamental del sistema nerviós que té com a principal funció la excitabilitat elèctrica de la seva membrana

plasmàtica. Estan especialitzades en la recepció d'estímuls i conducció dels impulsos nerviosos entre elles o amb altres tipus de cèl·lules.

A les neurones es poden distingir tres parts fonamentals:

- Cos cel·lular o soma: correspon a la part més voluminosa de la neurona. Es pot observar una estructura esfèrica anomenada nucli, on hi ha la informació que dirigeix l'activitat de la neurona.
- Dendrites: son petites prolongacions que surten del cos cel·lular. Les dendrites reben els impulsos d'altres neurones i els envien cap al cos.
- Axó: és una prolongació única i llarga. La seva funció és la de treure l'impuls des de el cos de la neurona i conduir-lo cap als diferents de la xarxa.

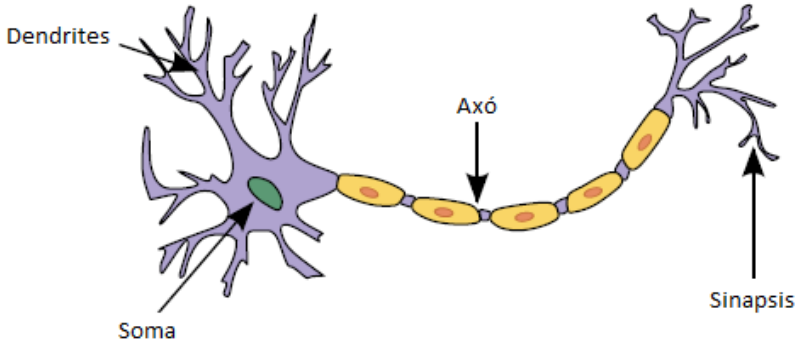

Figura 1. *Estructura de la neurona.*

La transmissió dels impulsos nerviosos entre dues neurones té lloc a nivell d'un unió especialitzada denominada sinapsis. A través d'aquesta, l'activitat elèctrica d'una neurona, denominada neurona presinàptica, influencia l'activitat d'una segona denominada neurona postsinàptica. Cada neurona estableix una mitja d'unes 1.000 connexions sinàptiques i probablement sobre aquesta recauen uns 10 cops més d'aquestes unions.

En la sinapsis elèctrica les membranes de les cèl·lules pre i postsinàptiques estan connectades per una unió amb un canal de comunicació a través del qual flueixen les corrents iòniques d'una cèl·lula a l'altre de forma directa. Són canals que tenen baixa resistència (alta conductància), pel que el pas del corrent, sigui carrega positiva o negativa, va des de la neurona presinàptica (a través de l'axó) fins la postsinàptica (a través de les dendrites). Aquest potencial pot propagar-se en els dos sentits fent un sinapsis bidireccional.

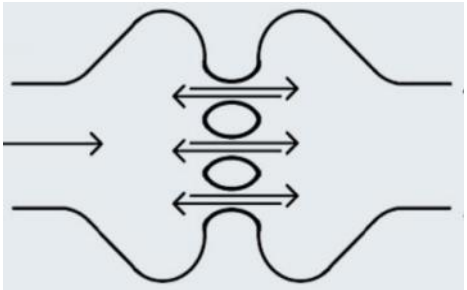

Figura 2. *Sinapsis elèctrica.*

És un tipus de transmissió ràpida i estandarditzada, que serveix per transmetre senyals senzilles que produeixen activacions sincronitzades de les neurones, la qual cosa presenta avantatges adaptatius al permetre a les neurones actuar de forma acoblada al mateix temps.

Les sinapsis es poden classificar en excitadores i inhibidores. En les primeres, les membranes postsinàptiques reaccionen davant el neurotransmissor disminuint el seu potencial de repòs, per tant, disminueix la negativitat interna i augmentat excitabilitat. A les inhibidores en canvi, es genera una hiperpolarització, augmenta la negativitat i al mateix temps disminueix la capacitat d'excitació de la neurona.

2.1.2. Generadors centrals de patrons

Els patrons rítmics són comportaments regularitzats que inclouen una forma concreta de disposar les diferents activitats neuronals, com la producció d'impulsos, al llarg del temps.

La majoria de les activitats vitals locomotores que porten a terme els animals com caminar, nadar o volar, són produïdes per activacions musculars que apareixen de manera repetitiva. Aquesta sèrie de moviments són controlats per les xarxes biològiques neuronals anomenades generadors centrals de patrons (CPG) que activen les neurones motores.

Las extremitats i parts del cos dels animals han de coordinar-se per tal de realitzar segons quines activitats locomotores. Aquesta coordinació es dona en part gràcies als mecanismes centrals. La primera evidència de que els patrons rítmics són generats de forma centralitzada per aquests generadors és dona aïllant el sistema nerviós, en una gran varietat d'animals, de la seva retroalimentació sensorial. En aquesta circumstància s'observa que es poden produir sortides rítmiques.

Els membres individuals poden produir moviment pas a pas i alguns experiments suggereixen que algunes d'aquests petits segments poden produir un bàsic generador de patrons. Això vol dir que cada extremitat o segment posseeix el seu propi oscil·lador, que és el que permet la coordinació entre el centre i aquestes parts del cos. En alguns d'aquests sistemes, la força entre els oscil·ladors es tan gran com la que hi ha dins dels propis oscil·ladors. Aquest experiment demostra que els CPG són xarxes neuronals autònomes i que la generació del patrons rítmics no depèn del sistema nerviós.

2.1.1. Excitació neuronal per produir patrons rítmics

Existeixen neurones de control que envien impulsos rítmics als diferents oscil·ladors neuronals que generen una resposta mecànica amb una freqüència adaptada depenent de la situació i l'ambient. Els generadors de patrons permeten tenir una certa coordinació entre les diferents parts del cos dels animals per tal de produir moviments fluids.

Tots els ritmes requereixen que dos o més processos interactuïn de manera que cada procés seqüencial vagi augmentant i disminuint i, com a conseqüència d'aquesta interacció, que el sistema torni repetidament cap al seu estat inicial, al igual que succeeix amb el moviment repetitiu d'un pèndul. Sorgeixen ritmes neuronals a través de les interaccions entre neurones (ritmes basats en la xarxa)

o a través de les interaccions entre les corrents de les neurones individuals (neurones oscil·ladores endògenes).

S'ha anat proposant diferents xarxes neuronals per tal de modelar els CPG. El model més fonamental consta de dues neurones amb inhibició recíproca. Tot i que la seva organització és simple, el seu estudi és molt rellevant, ja que s'utilitza com el component elemental de configuracions de CPG molt més complexes.

Un exemple de xarxa neuronal que crea ritme a través de les interaccions entre les neurones seria el ritme que crea el batec del cor. Aquesta xarxa és inusual i pot ser dividida en dos parts, un generador de ritme bàsic del patró i un segon que, en resposta del primer, genera el patró motor real.

A la figura 1, a la part es esquerra, es pot veure la connectivitat sinàptica del generador del ritme del batec. Es tracta d'una xarxa en forma d'anella amb quatre parells de neurones bilateralment simètriques que s'inhibeixen recíprocament. Cada parell de neurones 3 i 4 forma un mig-centre oscil·latori. Les neurones 1 i 2 formen la unió entre les neurones dels mig-centres oscil·latoris 3 i 4.

Les dues neurones número 3 i les dues neurones número 4 experimenten pic de forma desfasada, com es pot veure a la parta dreta de la figura. Si observéssim els registres de les neurones 3 i 4 d'un mateix costat veuríem que els pics es produeixen de forma síncrona amb les neurones 1 i 2 del costat contrari.

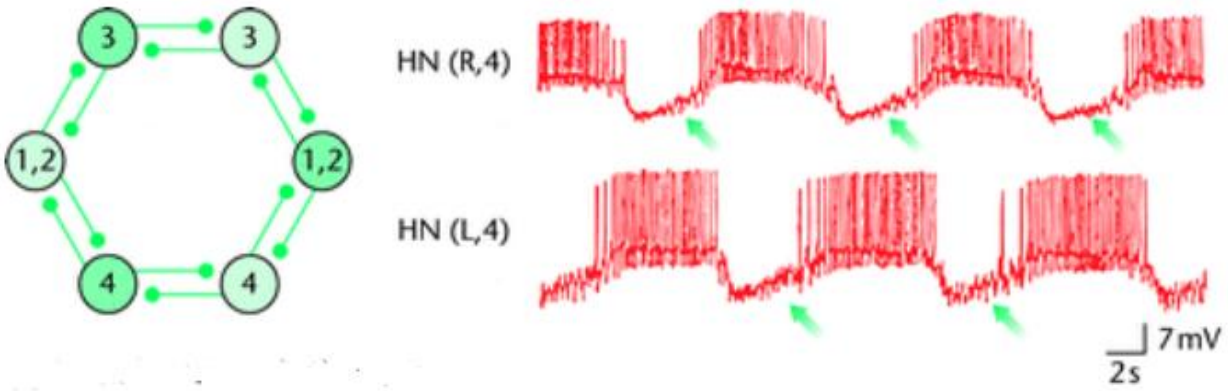

Figura 3. *Xarxa generadora del ritme del batec d'un cor.*

La clau per entendre aquest generador de ritme seria el concepte de mig-centre oscil·latori, que correspondria als parells de neurones 3 i 4. Es tracta de dues neurones que individualment no tenen capacitat de generar ritme, però que quan s'acoblen entre elles produeixen sortides rítmiques.

Els mig-centre oscil·ladors poden funcionar de diferents formes. Les dues neurones han de experimentar pic en oposició de fase necessàriament, poden fer-ho en qualsevol fase relativa, inclús síncrona, depenent de la llibertat sinàptica. Els mig-centres oscil·latoris poden funcionar en mode de excitació o de inhibició, referint-se a la forma amb la que la neurona s'activa. Aquestes neurones poden ser alterades per les propietats intrínseques i de la xarxa i poden tenir diferent funcionalitat en base a les variacions de les seves propietats sinàptiques.

Un dels principals models neuronals seria el Amari-Hopfield. Aquest model és utilitzat com a oscil·lador neuronal i consisteix en una neurona excitadora i una d'inhibidora, tal i com es pot veure a la següent figura. La neurona de l'esquerre és l'excitadora, mentre que la dreta és la inhibidora.

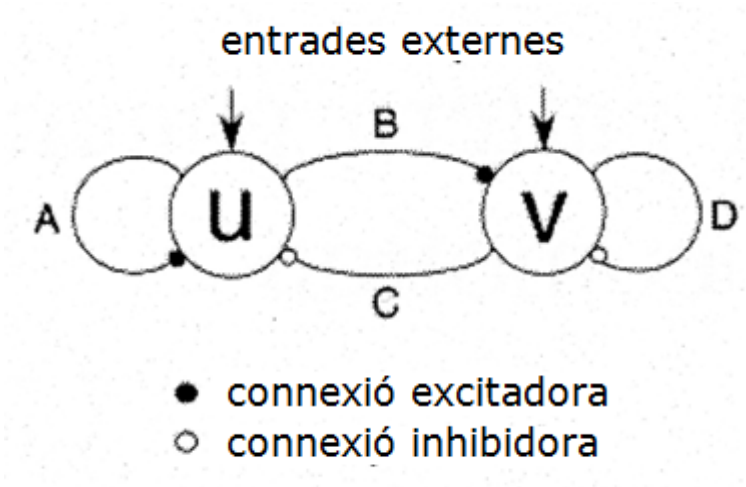

Figura 4. *Model neuronal de Amari-Hopfield.*

La dinàmica d'aquest model neuronal ve donat les equacions:

$$\frac{du}{dt} = -u + A\, f_{\mu}(u) - C\, f_{\mu}(v) + S_u(t) \tag{1}$$

$$\frac{dv}{dt} = -v + B\, f_{\mu}(u) - D\, f_{\mu}(v) + S_v(t) \tag{2}$$

on u i v són l'estat intern de les neurones excitadora i inhibidora, respectivament. El model té quatre paràmetres ajustables *A-D* que determinen la dinàmica del sistema. S_u i S_v són les entrades externes i f_μ és la funció de transferència que ve donada per:

$$f_{\mu}(x) = \frac{1 + \tanh(\mu x)}{2} \tag{3}$$

on μ és el parametre de control de la pendent.

2.1.1. Retroalimentació als Generadors centrals de patrons

La retroalimentació sensorial és l'encarregada d'alterar els patrons motors per tal de fer front a les pertorbacions ambientals. Aquesta tasca és difícil, ja que alguns patrons necessiten mantenir-se constants i poden produir-se canvis en una part del patró que requereixin més canvis compensatoris en altres parts i, per tant, molts moviments poden canviar fins i tot quan hi ha una entrada sensorial durant només una sola fase del patró.

Per exemple, quan estem caminant amb una pedra dins de la sabata dreta que ens fa caminar coixos d'aquesta cama. La informació sensorial està activa només quan tinguem recolzada aquesta part del cos, però això indueix uns canvis globals a la manera de caminar que inclouen la disminució de l'extensió de la cama dreta i mantenir la flexió del seu turmell quan estiguin balancejant aquesta cama, quan la entrada sensorial està inactiva.

Se sap ben poc sobre com s'aconsegueix aquesta orientació holística dels generadors centrals de patrons. Una teoria podria ser que es dona perquè la entrada té uns efectes de llarga durada i generalitzats. Una altra possibilitat alternativa és que la entrada afecta durant poc temps només a algunes neurones generadores centrals de patrons, però que afecta globalment i al llarg de més temps, ja que aquestes neurones indueixen canvis a les seves neurones veïnes, aquestes a les seves veïnes i així successivament. Els generadors centrals de patrons van evolucionant doncs de manera que, en resposta a estímuls sensorials, la xarxa pot tenir diferents configuracions que produeixi diferents sortides.

Una entrada sensorial variarà depenent de la fase en que el patró motor estigui. Es veu clar en l'exemple d'una persona que va caminant troba una resistència pel camí, qualsevol obstacle estàtic una mica elevat respecte el terra, com podria ser una caixa. Si aquest peu just està pujant a l'aire durant el balanceig de la cama, la resposta més normal en la conducta és aixecar una mica més la cama i passar per sobre de l'objecte. Al mateix temps pot passar que, mentre es realitza el moviment d'aixecar la cama per passar per sobre la caixa, hi hagi un altre obstacle que xoca contra l'altra cama que està recolzada al terra i la persona segurament cauria.

En canvi, si la cama que està realitzant el balanceig es trobés just a sobre de la caixa, en el moment de que el peu de terra topa contra el segon objecte, s'optaria per una solució millor. La primera cama podria descendir amb rapidesa i es recolzar-se sobre la caixa sense necessitat de sobrepassar-la, fent força entre el peu i ella i augmentant doncs la estabilitat. Aquest canvi en la resposta motora s'anomena reversió reflex i és observat tant en vertebrats com en invertebrats.

Un cop més, existeixen dues possibilitats sobre aquest procés. Una és que la informació sensorial es apropiadament comunicada a diferents neurones generadores de patrons com una funció de la fase del patró motor. L'altre opció és que l'entrada arriba a les mateixes neurones a totes les fases, però que, com a conseqüència de la forma en la que la xarxa transforma l'entrada, la resposta varia apropiadament com una funció de la fase en que es troba el patró.

Un paper conceptualment diferent de la retroalimentació sensorial (tot i que a la pràctica aquest també està actiu a respostes correctives) es contribuir a la activitat dels generadors centrals de patrons de forma continua durant la producció normal de patrons motors treballant.

2.2. Modulació neuronal

La transmissió neuronal pot donar-se de forma clàssica o moduladora. A la primera, un neurotransmissor s'uneix a un canal ió-receptor i produeix directament un canvi en l'estat del canal associat. La resposta post-sinàptica es produeix ràpidament i per lo general dura desenes de mili segons, que és el que

dura la unió del transmissor amb el receptor. La transmissió moduladora de neurotransmissors alteren de manera indirecta l'activitat dels canals dels ions.

Tot els mètodes de computació neuronal necessiten modelar d'alguna manera el seu funcionament i les seves parts. De soma i axó només hi ha un per neurona, mentre que de dendrites hi ha múltiples. Això vol dir que el treball realitzat en el modelatge de les comunicacions neuronals és molt superior al que es realitza per modelar el comportament del soma, especialment les dendrites i les connexions sinàptiques són modelades per separat.

Les xarxes neuronals modulars són artificials i estan dividides en petites xarxes independents moderades per algun intermediari. Això fa que hi hagi un o més estats entremitjos. La resposta post-sinàptica pot durar de cents de mili segons fins a hores. El notable recent desenvolupament de neurobiologia ha generat una creixent consciència de la importància de la modulació de sistemes nerviosos. Gran part d'aquest treball es realitza sobre generadors centrals de patrons i la millor comprensió de les bases de la modulació de xarxes neuronals prové d'aquests sistemes. Són identificats tres rols importants de modulació neuronal en CPG.

El primer d'aquests papers importants en que s'utilitza la modulació és el seu ús durant l'activitat normal de la xarxa, sense cap tipus variació en el comportament ni en la configuració per tal de produir impulsos neuronals.

El segon rol és induir generadors centrals de patrons a assumir noves configuracions funcionals que produeixin diferents sortides motores. Es pot donar que una xarxa treballi de manera controlada i produir sortides estables. No obstant, la aplicació de qualsevol varietat de substancia moduladora indueix un canvi en el ritme de la sortida. Un exemple seria la xarxa pilòrica d'un cranc i la següent imatge mostra el seu estat de control i alguns dels altres possibles funcionaments depenent de la substància que se li afegeixi.

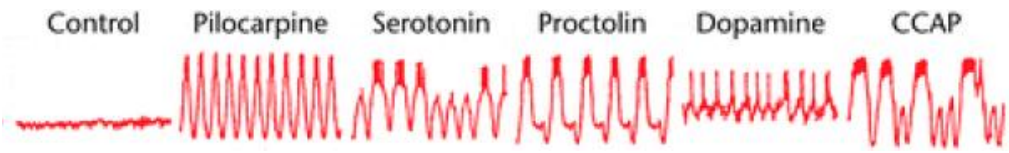

Figura 5. *Model neuronal de Amari-Hopfield.*

Aquests patrons resulten de les diferents modulacions que afecten a les neurones de la xarxa i que tenen diferents efectes sobre la mateixa. Hi ha substàncies moduladores que tenen accions sobre les xarxes neuronals que no es poden entendre i interpretar estudiant únicament les neurones a les que afecta directament. Les neurones que no són directament afectades afecten també la sortida i ajuden a transmetre els canvis de l'activitat d'aquestes neurones a través de la xarxa.

Així doncs, la xarxa evoluciona de manera que, en resposta als canvis induïts en unes poques neurones, tota la xarxa canvi l'activitat de forma coherent i

coordinada. D'això es dedueix que l'objectiu funcional de la modulació és la de veure el sistema neuronal d'una forma molt global i generalitzada.

La tercera funció fonamental de la modulació neuronal és el de alterar la complementació de las neurones de los generadors centrals de patrons per la commutació entre diferents xarxes i la fusió de xarxes anteriorment separes en entitats més grans.

Aquesta funció, combinada amb el segon rol comentat anteriorment, provoca uns efectes que augmenten dramàticament la eficiència del sistema nerviós en que, en lloc de necessitar un gran nombre de xarxes neuronals dedicada cadascun a una tasca diferent, un únic conjunt de neurones es pot utilitzar per tal de construir molts CPG i, com a conseqüència, es poden obtenir un gran nombre de sortides motores del sistema global.

2.3. Implementació dels models neuronals

La implementació hardware de xarxes neurones d'impulsos és un tema molt interessant perquè permeten les realització d'operacions en temps reals i es poden crear sistemes hardware independents per tal de realitzar les tasques que es desitgi.

A partir de que les xarxes neuronals d'impulsos poden convertir-se en una implementació de sistemes biològics neuronals reals, es poden realitzar tasques de gairebé qualsevol àmbit, per exemple, la seva funcionalitat pot ser utilitzada a la robòtica per tal de controlar el moviment de màquines. Un altre aplicació important és la realitzar tasques de navegació o per evitar obstacles en robots.

A més de modelar l'algoritme de la xarxa de neurones d'impulsos, la implementació hardware d'aquestes aplicacions requereix un disseny específic. Una bona solució per tal de realitzar aquestes implementacions és l'ús de dispositius FPGA i un manera de dissenyar l'estructura de la xarxa i el funcionament de la xarxa és mitjançant el llenguatge VHDL.

Els operadors neuronals requereixen una quantitat significativa de lògica digital. Usualment, són preferibles en pel cost i precisió els trams lineals que corresponen a aproximacions d'operadors no lineals. En una primera aproximació, s'utilitza la següent expressió sense reduir massa la qualitat dels patrons rítmics.

$$f_{\mu}(x) = \frac{|x+1| - |x-1|}{2} \tag{4}$$

Un altre tema a tenir en compte és la eficiència i la flexibilitat. Microprocessadors configurables desenvolupats per proveïdors de FPGA afegeixen la capacitat de programació software pel paral·lelisme de lògica personalitzada en un sol xip. En el camp de processament neuronal, moltes aplicacions barregen els inconvenients del temps real o la baixa potencia amb la necessitat de flexibilitat, per això els FPGA apareixen com la solució adequada per aquestes aplicacions.

CAPÍTOL 3: ESTUDI PREVI DE LES ALTERNATIVES

Els generadors centrals de patrons s'han anat modelant a diversos nivells d'abstracció. En els darrers temps, aquests models han estat basats en nivells matemàtics. Mitjançant aquests models es pot realitzar l'estudi de com els seus paràmetres intrínsecs i els acoblaments entre oscil·ladors afecten a la fase i la sincronització del conjunt.

Els models neuronals poden variar molt pel que fa al seu nivell de complexitat, des de models detallats que són biològicament molt precisos fins a models més simples que tenen com a objectiu modelar el comportament dels impulsos neuronals. Aquest projecte està enfocat en aquests darrers, coneguts com a models neuronals d'impulsos.

3.1. Funcionament de les xarxes neuronals

El desenvolupament de les millors tècniques experimentals va permetre establir una relació existent entre els fenòmens elèctrics i la seva estructura cel·lular. Aquesta relació està basada en la diferencia de potencial existent a través de la seva membrana, anomenada potencial.

Dins i fora de les cèl·lules trobem els ions, que són càrregues elèctriques que es mouen. Es tracta d'àtoms de sodi, potassi, calci, clor, etc. Al citoplasma, és a dir,

a la part interior de la cèl·lula, aquest potencial és negatiu comparat amb el de l'exterior.

Quan la concentració de ions es manté, el potencial es manté estable. Això succeeix quan els ions no poden ni sortir ni entrar de la cèl·lula. Ara bé, degut a la repulsió electrostàtica, els ions es mouen i generen canvi en la distribució espacial. La diferencia de concentració de ions dissolts entre l'interior i l'exterior de la cèl·lula és el que genera el potencial. Quan els ions surten o entren de la cèl·lula, la seva concentració relativa varia i fa que la magnitud del potencial de repòs s'alteri.

S'ha de tenir en compte que fora de la cèl·lula la concentració de sodi (Na) és deu cops més gran que a l'interior i que la de potassi (K) ho és vint cops. Per un altra banda, la concentració de ions de clor i calci també és més alta fora que no pas dins la membrana. Aquesta distribució de càrregues iòniques és manté mitjançant la bomba sodi/potassi, que bombeja de fora a dins la cèl·lula només dos ions de potassi per cada tres ions de sodi que envia cap a fora, fent perdre càrregues positives a l'interior neuronal. Per altra banda, per alguns canals per on passa el potassi la neurona experiment pèrdues. Són els anomenats corrents de fuga (leak), que potencien la difusió de potassi cap a l'exterior.

El registre del potencial resultat d'aquesta configuració canviant de les càrregues iòniques s'aconsegueix mitjançant dos elèctrodes. Les seves connexions permeten comparar els valors de voltatge entre dos punts diferents, concretament, un està en contacte amb el citoplasma i l'altre es manté immers dins del medi extracel·lular.

Algunes cèl·lules d'organismes vius són elèctricament excitables. La seva excitació consisteix en un potencial d'acció, també anomenat impuls elèctric, que és una variació brusca del seu potencial de repòs. Aquesta variació es propaga en forma de ona elèctrica a través de la superfície de la cèl·lula i provoca la alliberació de més neurotransmissors.

Aquests impulsos es donen en un lloc i moment determinats i transmeten informació d'uns teixits a uns altres i es donen sobretot en cèl·lules del sistema nerviós. Aquests informació es tracta de missatges que s'envien les cèl·lules entre elles o cap a altres parts del cos.

La majoria dels oscil·ladors neuronals tenen una forma d'ona fixa per una determinada freqüència i pràcticament totes les implementacions impliquen un conjunt d'equacions diferencials acoblades que són numèricament integrades per tal d'obtenir una solució.

3.2. Estudi previ d'alguns models neuronals

Un model de neurona biològica és una descripció matemàtica de les propietats de les cèl·lules nervioses, o neurones, que està dissenyat per descriure i predir amb exactitud els processos biològics. Es dissenyen neurones artificials amb l'objectiu d'aconseguir eficiència computacional.

El tipus de model utilitzar en un sistema de computació neuronal dependrà de quins siguin els objectius dels investigadors i dels recursos que tingui al seu abast, ja que alguns es conformen amb aconseguir la reducció de la precisió dels

models de impulsos neuronals i creuen que l'estudi massa detallat dels models biològicament més precisos és irrellevant.

En alguns casos, utilitzant un model simple s'aconsegueix un càlcul neuronal que pot ser utilitzat també en xarxes més grans utilitzant el mateix número de recursos.

L'estudi dels diferents models neuronals descriu una sèrie de propietats que s'ha de tenir en compte. La primera és el llindar, que és un valor que el potencial de la membrana neuronal ha de superar per tal de produir-se l'impuls. Un cop es produeix l'impuls entra en acció el període refractari. Aquest fa que no es puguin donar un impulsos seguits un darrere l'altre. Un cop és produeix un impuls, aquest es pot anar propagant en algunes neurones excitables. La excitació en una certa regió de la membrana s'obre camí per la cèl·lula sense distorsió ni reducció.

Per tal de desenvolupar un model consistent en xarxes neurones de impulsos el més eficient possible, s'ha d'establir un compromís entre dos requisits que aparentment s'exclouen mútuament. El primer és que ha d'haver-hi una commutació simple. El segon és que ha de ser capaç de produir patrons d'impulsos iguals que els de les neurones biològiques reals. Combinar aquests dos factors és una tasca difícil. La xarxa neuronal dissenyada en aquest projecte està basada en el mètode de Intregate and Fire. Aquest model, tot i ser mostrar dificultats per produir una dinàmica rítmica d'impulsos elaborada, té l'avantatge de ser un model simple i el seu funcionament computacional és molt eficaç.

A continuació és fa una explicació dels principals models que estudien aquesta comunicació entre neurones i que s'han analitzat per tal poder dissenyar una xarxa neuronal que produeixi aquests impulsos.

3.2.1. Abstracció neuronal artificial

El model més bàsic de una neurona consta d'una entrada amb algun vector sinàptic amb un pes determinat i una funció d'activació o funció de transferència de la sortida neuronal. Aquesta estructura bàsica s'utilitza en neurones artificials, que en una xarxa neuronal apareix molt sovint.

$$y_i = \Phi\left(\sum_j w_{ij} x_j\right), \tag{5}$$

on y_i és la sortida de la neurona i, x_j és la senyal d'entrada de la neurona j, w_{ij} és el pes sinàptic (o força de connexió) entre les neurones i i j, i Φ és la funció d'activació.

Si bé aquest mètode ha estat un èxit en aplicacions d'aprenentatge, es tracta d'un mal mètode per ser aplicat a neurones biològiques reals. Alguns dels primers mètodes van assolir aquesta forma, fins que els models cinètics tals com el model de Hodgkin-Huxley es van tornar més dominants.

3.2.2. Model Hodgkin-Huxley

Els fisiòlegs i biofísics Alan Lloyd Hodqkin i Andrew Huxley van elaborar un model matemàtic ideal al 1952 que té un comportament resultant molt semblant al d'una xarxa real a partir de l'observació de l'axó d'una calamar gegant.

L'objectiu d'aquest model era trobar els mecanismes moleculars pe la generació de flux iònic i els canvis de permeabilitat. Descriu empíricament bases que poden ser simples però que són molt útils per tal de predir les principals formes d'excitabilitat, la generació d'impulsos i la velocitat de conducció.

S'estableix que les membranes neuronals són selectivament permeables a diferents tipus de ions. Es pot descriure el potencial de la membrana mitjançant un circuit equivalent, en el que cada tipus de ió circula a través del seu canal. La força d'un ió correspon a la diferencia entre el potencial de la membrana i el potencial d'aquest ió. La facilitat amb la que aquest ió es capaç de travessar la membrana neuronal ve donada per la conductància G_n.

Diverses mesures permetien caracteritzar la membrana com un circuit format per conductàncies variables i una capacitat en paral·lel, com es mostra al següent circuit equivalent. Les fonts de tensió que es troben a cada branca a continuació dels resistors representen els diversos potencials dels ions.

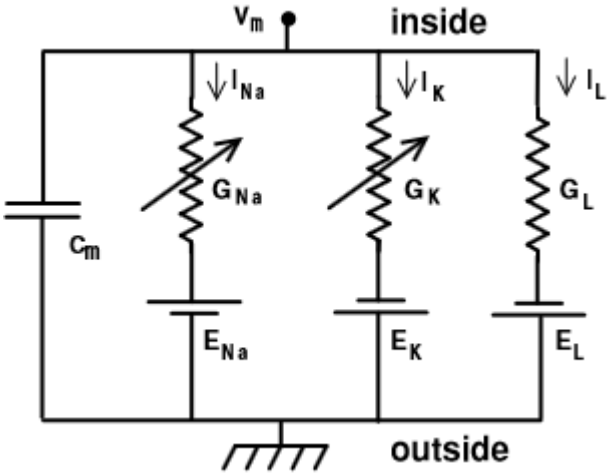

Figura 6. *Circuit equivalent propòsit per Hodgkin-Huxley.*

El potencial d'acció és sensible a la concentració de ions de sodi. Un decrement en la concentració extracel·lular de sodi redueix el valor pic del potencial d'acció. De la mateixa manera, amb petits canvis en la concertació de potassi també genera petits canvis en el potencial de repòs i en el pic del potencial d'acció.

Veient l'axó cel·lular com un circuit elèctric equivalent com s'està fent, es pot veure aquest com un conjunt de malles consistents en conductàncies variables, disposades en paral·leles amb capacitats també en paral·lel.

El comportament del circuit equivalent anterior ve donat per l'equació següent:

$$C_m \frac{dV}{dt} = -g_K n^4 (V - E_k) - g_{Na} m^3 h (V - E_{Na}) - g_L (V - E_L) + I_{appl}, \qquad (3)$$

on *Cm* és la capacitància de la membrana, *V* és el la diferencia entre el potencial de la membrana i el potencial de reposo, *K*, *Na*, i *L* corresponen als canals de

potassi, sodi i fuga respectivament i I_{appl} és el corrent total que circula a través de la membrana de la cèl·lula.

Els termes de $g_K n^4$, $g_{Na} m^3 h$ i g_L són les conductàncies de les resistències. Les variables *n*, *m* i *h* són potencials hipotètics dependents del guany variable. Les seves equacions tenen la forma següent:

$$\tau_w(V)\frac{dw}{dt} = w_\infty(V) - w, \tag{6}$$

$$w = n, m, h, \tag{7}$$

on $\tau_m(V)$ i w_∞ són la constant de temps i la constant de velocitat.

La següent imatge mostra el potencial d'acció generat per dos corrents iònics diferents dels canals Na^+ y K^+. Es pot veure la variació del potencial de membrana al llarg del temps, així com el número de canals oberts per mm^2 de superfície de la membrana per certa regió del axó.

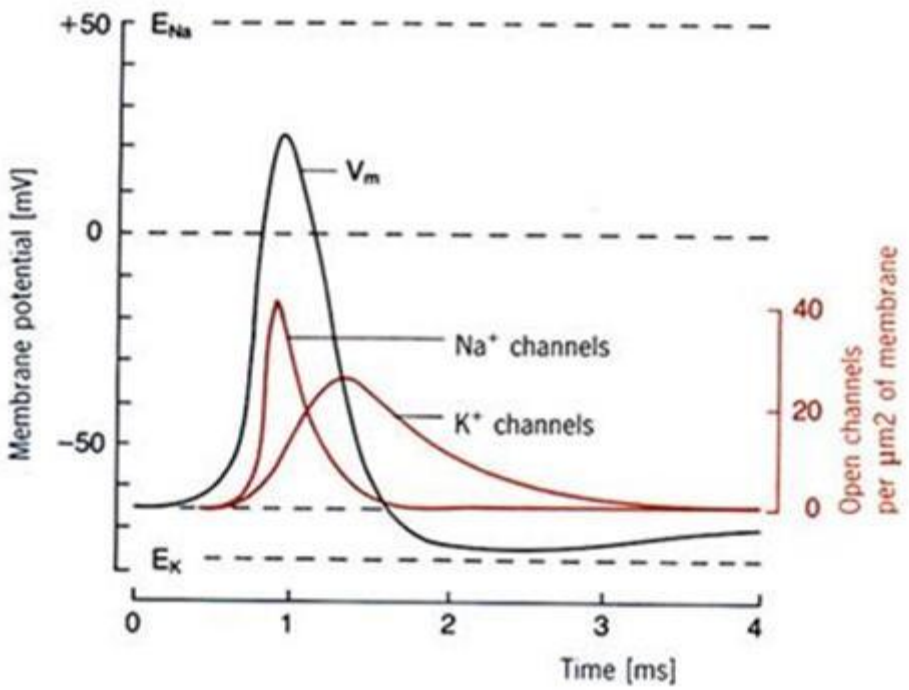

Figura 7. *Potencial d'acció generat per corrents iòniques.*

3.2.3. Model FitzHugh-Nagumo

L'any 1961, Richard FitzHugh i J. Nagumo van elaborar una versió simplificada, que inicialment tenia el nom de oscil·lador de van der Pol, del model Hodgkin-Huxley.

Aquest és model bidimensional, les seves principals característiques són que les variables de guany *n* i *h* tenen una lenta cinètica relativa a *m*. A més, els valors

dels paràmetres *n* + *h* valen aproximadament 0.8. Això porta cap a un model de dos variables, de la forma següent:

$$C_m \frac{dV}{dt} = -g_K n^4 (V - V_k) - g_{Na} m_\infty^3 (V)(0.8 - n)(V - V_{Na}) - g_L (V - V_L) + I_{appl} \quad (8)$$

$$n_w(V)\frac{dn}{dt} = n_\infty(V) - n \quad (9)$$

Una observació més que es pot realitzar a partir d'aquest model és que la corba que dibuixa la derivada del potencial *V* te forma de funció cúbica i que la de la variable *n* podria ser aproximadament com la d'una línia recta, ambdues dins del rang de variables fisiològiques.

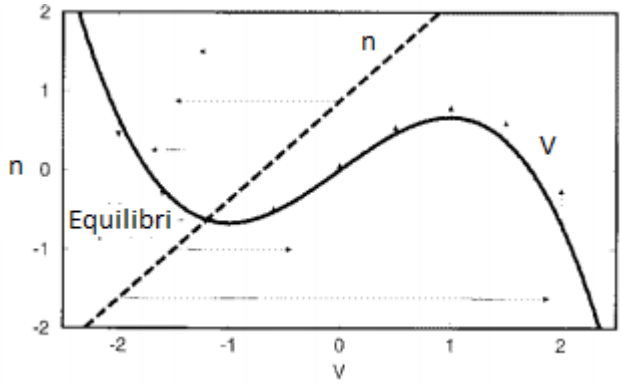

Figura 8. *Fase del model FitzHugh-Nagumo.*

Això dona lloc a un model polinòmic reduït amb la següent forma:

$$\frac{dv}{dt} = v(v - \alpha)(1 - v) - w + I \quad (10)$$

$$\frac{dw}{dt} = \varepsilon(v - \gamma w) \quad (11)$$

Arribats a aquest punt, el model s'ha situat en una forma adimensional, *v* representa la variable ràpida (potencial), *w* representa la variable lenta (guany de sodi variable), α, γ i ε són les constants on 0 < α < 1 i ε << 1 (d'acord amb la lenta cinètica del canal de sodi).

3.2.4. Model Izhikevich

El model Izhikevich combina un parell d'equacions diferencials per tal de model el comportament d'una neurona simple.

$$\frac{dv}{dt} = 0.04v^2 + 5v + 140 - u + I \quad (12)$$

$$\frac{du}{dt} = a(bv - u) \tag{13}$$

La primera equació calcula el potencial de la membrana de la neurona i la segona calcula el voltatge refractari. Aquestes equacions tenen dues variables (*v* i *u*) i dues constants (*a* i *b*). Una variable addicional representa la suma de tots les entrades sinàptiques de la neurona. Una acció potencial, és a dir, un impuls neuronal, es produït quan $v \geq 30$mV, en aquest cas s'aplica un reset a *v* i *u* mitjançant les equacions:

$$v = c \tag{14}$$

$$u = u + d \tag{15}$$

Aquestes dues equacions requereixen dues constants més (*c* i *d*).

- La constant *a* descriu la escala de temps de recuperació de la variable *u.* En quan més lenta sigui la recuperació més petit és el paràmetre.
- La constant *b* descriu la sensibilitat de recuperació de la variable *u* respecte les fluctuacions del llindar del potencial *v* de la membrana. Un valor típic és *b=0.2.*
- La constant *c* descriu el valor del reset després de l'impuls del potencial de la membrana *v*. Un valor típic és *c=-65mV.*
- La constant *d* descriu el valor de reset després de l'impuls de la variable de recuperació *u*. Un valor típic és *d=2*.

Aquest model és capaç de reproduir el comportament de un cert rang de tipus de neurones biològiques mitjançant l'alteració dels paràmetres *a-d*, com es pot veure amb la simulació del còrtex d'una rata a la següent figura:

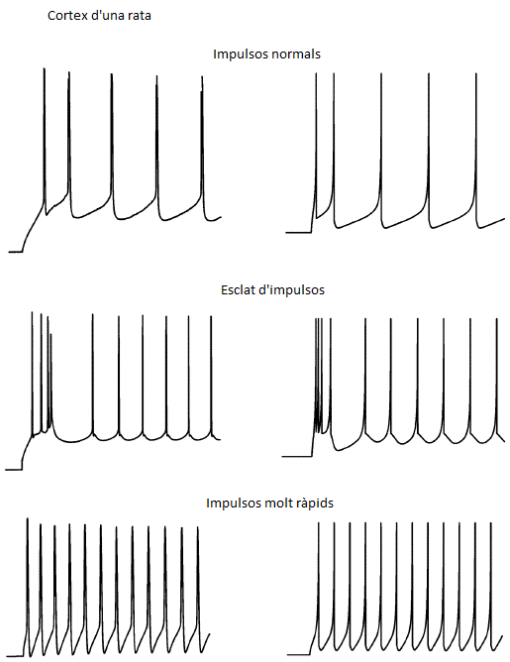

Figura 9. *Impulsos al còrtex d'una rata.*

3.2.5. Model Integrate and Fire

El model Integrate and Fire, amb el seu gran nombre de variants, s'ha establert com un model canònic per descriure xarxes neuronals degut a que es capaç de ser analitzat matemàticament i al mateix temps és lo suficientment complex com per estudiar moltes de les característiques essencials del processament neuronal.

El francès Lapicque va ser qui va proposar el model l'any 1907 en termes d'un circuit elèctric consistent en una residencia i un condensador en paral·lel. En aquest, la capacitància de la membrana és carregada fins que s'arriba a un cert llindar ϑ.

Aquest simple model permetia a Lapicque calcular la taxa d'impulsos d'una neurona acoblada a un elèctrode estimulador de voltatge fix. Lapicque va realitzar un anàlisi més complert al 1936 introduint l'element de corrent injectades.

Una de les característiques principals en el comportament neuronal del model es tracta de la separació en la escala de temps de la relativament lenta integració del llindar i la rapidesa que hi ha en la generació d'impulsos. Lluny de ser considerat massa simplificat, aquest enfocament ha estat molt útil ja que el ràpid canvi de voltatge durant la generació d'un impuls és extremadament estereotipat.

Es prestà atenció a les propietats del llindar de la membrana i s'exclouen els mecanismes responsables de la generació dels impulsos (per exemple, la dependència del voltatge dels canals de sodi i potassi). Mitjançant aquests canvis, s'aconsegueix una eina molt poderosa per la comprensió de les capacitats de processament d'informació en les neurones.

Per un altra banda, és necessari prestar atenció als temps d'arribada de les entrades sinàptiques. El primer que es va prendre com a solució d'aquest aspecte va ser la tractament d'aquestes entrades d'una manera aleatòria. Més tard es van desenvolupar procediments per analitzar la difusió d'entrades sinàptiques per mitjà d'equacions diferencials estocàstiques, és a dir, on intervenen variables aleatòries. Stein va formular el mateix model amb entrades estocàstiques per incloure la decadència del potencial de la membrana neuronal.

En el model neuronal Integrate and Fire l'estat de la neurona es caracteritza pel potencial de la membrana. Aquest potencial rep contribucions excitadores o inhibidores a través de les seves entrades sinàptiques que arriben procedents d'altres neurones mitjançant la sinapsis que hi ha establerta entre elles.

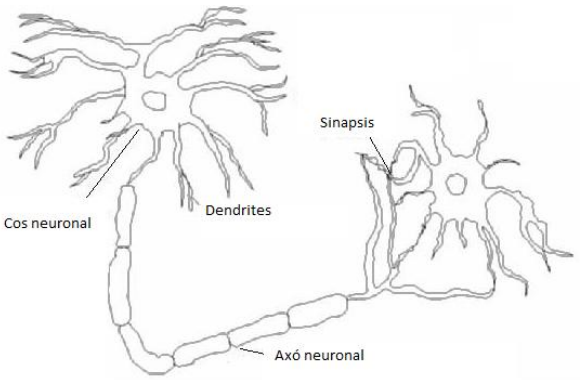

Figura 10. *Sinapsis entre dues neurones.*

Aquestes entrades, amb els seus respectius pesos, són tractades com corrents injectats o com a canvis en la conductància de la membra, depenent si es tracta d'un model de corrent sinàptic on la suma de les entrades és lineal o un model de conductància sinàptica on la suma de les entrades no és lineal respectivament. Es tracta d'un model neuronal en el qual no es té en compte l'estructura espacial associat a les dendrites.

La neurona té fuites constantment mentre el potencial de la membrana va decaient amb una característica constant de temps. Si aquest decaïment és negligit, com es el cas del disseny de la xarxa concreta d'aquest projecte, aquest model neuronal és considerat com perfecte.

Quan el potencial de la membrana arriba a superar el llindar fix, es genera un pic de sortida per mitjà del mecanisme de Integrate and Fire sota les condicions:

$$v(t) \geq \vartheta \text{ i } \frac{dv(t)}{dt} > 0 \rightarrow t_s = t, \tag{16}$$

on t_s és l'instant on es produeix l'impuls neuronal. Els intervals dels impulsos (ISIs) dels resultats potencials d'acció són identificats com el temps en el qual el potencial de la membrana sobrepassa el llindar. Un dels principals objectius de l'anàlisi matemàtic del model amb entrada sinàptica estocàstica és avaluar la distribució dels temps en els que es produeixen els pics, a partir dels quals es poden deduir les altres propietats de la sortida.

Després de produir-se l'impuls neuronal, el potencial de la membrana es restableix i torna al seu valor de repòs i queda inactiu durant un breu temps a causa del període refractari de la neurona.

El model és descrit per la següent dinàmica del potencial de la neurona:

$$C_m \frac{dv(t)}{dt} = I_{leak} + I_s(t) + I_{inj}(t), \tag{17}$$

on $v(t)$ és el potencial de la neurona, C_m és la capacitància de la neurona, $I_{leak}(t)$ és el corrent de fuga a través de la membrana, $I_s(t)$ és el corrent de la entrada sinàptica i $I_{inj}(t)$ és el corrent injectat dins de la neurona.

El corrent de fuga ve donat per l'expressió:

$$I_{leak}(t) = -\frac{C_m}{\tau_m}\left[v(t) - v_o\right], \tag{18}$$

on v_o és el potencial de repòs i τ_m és la constant de temps de la membrana, que es definit per $\tau_m = R_m C_m$, és a dir, la capacitància i la resistència de fuga de la membrana, ambdues considerades constants. A la següent imatge es veu un circuit equivalent on es fa la comparació entre la tensió del condensador en paral·lel de la membrana i el llindar neuronal fix.

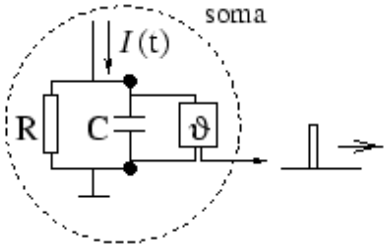

Figura 11. *Circuit equivalent del model Integrate and Fire.*

La entrada sinàptica del model es vista com un corrent sinàptic, és independent del potencial de la membrana i ve donat per l'equació:

$$I_s = C_m \sum_{k=1}^{N_E} a_{E,k} S_{E,k}(t) + C_m \sum_{k=1}^{N1} a_{1,k} S_{1,k}(t), \tag{19}$$

on les amplituds, $a_{E,k} > 0$ i $a_{1,k} < 0$, són els canvis de potencial en un únic esdeveniment sinàptic. La càrrega associada a la neurona mitjançant la entrada inhibidora i excitadora és $C_m\, a_{E,k}$ i $C_m\, a_{1,k}$ respectivament. $S_{E,k}(t)$ i $S_{1,k}(t)$ descriuen la entrada sinàptica inhibidora i excitadora, respectivament, com una sèrie de impulsos d'entrada de cada sinapsis:

$$S_{E,k}(t) = \sum_{t_{E,k}} \delta(t - t_{E,k}), S_{1,k}(t) = \sum_{t_{1,k}} \delta(t - t_{1,k}) \tag{20}$$

on les $t_{E,k}$ i $t_{1,k}$ són els temps dels impulsos de les entrades sinàptiques inhibidores i excitadores respectivament i δ és la funció delta de Dirac.

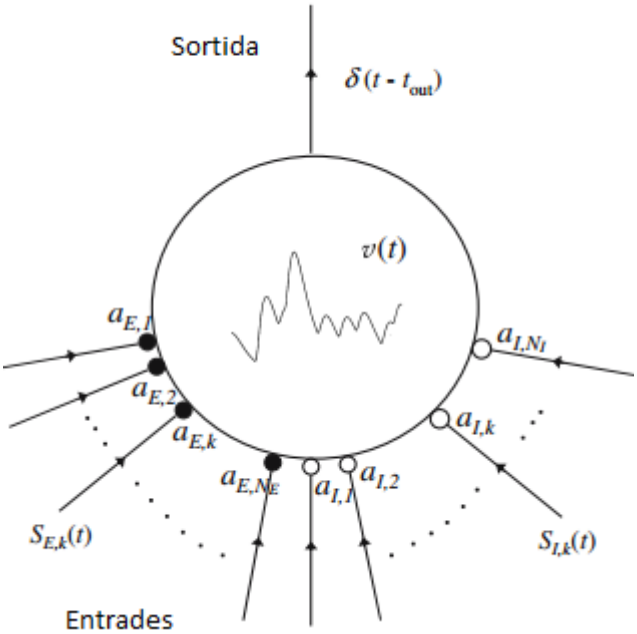

Figura 12. *Esquema de la neurona Integrate and Fire amb N_E entrades excitadores i N_1 entrades inhibidores.*

CAPÍTOL 4: DISSENY DE LA SOLUCIÓ ESCOLLIDA

A partir dels models neuronals analitzats al capítol anterior, es procedeix a descriure quina ha estat la solució final escollida per tal dissenyar la xarxa neurona d'impulsos que es vol realitzar en aquest projecte.

4.1. Valoració del model escollit

Per tal de dissenyar la xarxa neuronal d'impuls que es vol simular i implementar físicament en aquest es projecte, s'ha escollit realitzar un disseny basat en el model neuronal de Integrate and Fire.

Els models basats en un estudi detallat de la conductància neuronal, com per exemple el model vist anteriorment de Hodgkin-Huxley, poden reproduir mesures electro-fisiològiques amb un nivell mot alt de precisió i arriben a ser molt semblants a les xarxes neuronals reals. Malauradament, a causa de la seva complexitat intrínseca, aquests models normalment són molt difícils de dissenyar i d'analitzar i són molt cars pel que fa a l'àmbit computacional.

Els models simples basats en impulsos neuronals, com l'Integrate and Fire, són molt més populars i han estat utilitzats per tal de discutir aspectes com la codificació neuronal, la memòria o la dinàmica de les xarxes.

Són models amb una alta simplicitat que al mateix temps ofereix una gran eficiència computacional on es pot poden analitzar les característiques neuronals amb relativa facilitat a efectes pràctics.

Aquestes són les característiques que s'han prioritzat i les raons principals per les quals s'ha triat el model Integrate and Fire per tal de dissenyar la xarxa neuronal d'impulsos que es realitza en aquest projecte.

4.2. Disseny de la solució escollida

A l'hora de realitzar el disseny de la xarxa neuronal d'impulsos, s'ha hagut de realitzat una sèrie d'adaptacions prèvies per tal poder dissenyar el sistema digital de manera correcta mitjançant la descripció en llenguatge VHDL al sotfware Xilinx ISE.

4.2.1. Adaptacions realitzades pel disseny la xarxa neuronal

En primer lloc, s'ha optat per treballar amb un model perfecte en el qual el potencial de la membrana neuronal no decau, sinó que és manté constant si no es rep cap entrada. A la xarxa dissenyada, es treballarà únicament amb entrades sinàptiques excitadores procedents dels impulsos de les altres neurones, de manera que el potencial de la membrana només podrà anar en augment.

Un altre fet important és el tracte que es fa dels diferents tipus d'entrades que rep la neurona. En comptes de tenir en compte tres tipus d'entrades neuronals diferents, únicament es treballarà amb dos tipus, les entrades sinàptiques i les entrades de fuga, de manera que dins de les entrades sinàptiques s'inclouen també les entrades injectades a la neurona vistes anteriorment.

Per una altra banda, per tal de simplificar el disseny del sistema, s'ha fet una aproximació on les derivades de les equacions passen a ser diferencials, quedant una expressió, on ja s'ha suprimit la entrada injectada, com la següent:

$$C_m \frac{\Delta v(t)}{\Delta t} = I_{leak} + I_s(t), \tag{21}$$

Per últim, el potencial de la membrana i la capacitat d'aquesta, que s'estan multiplicant, s'uneixen i es veuen com un sol terme. Aquest valor és el representat per l'acumulador de la membrana neuronal i es compara amb el llindar fix d'aquesta.

A continuació es mostra l'esquema de la xarxa dissenyada i s'explica les parts que formen part del sistema.

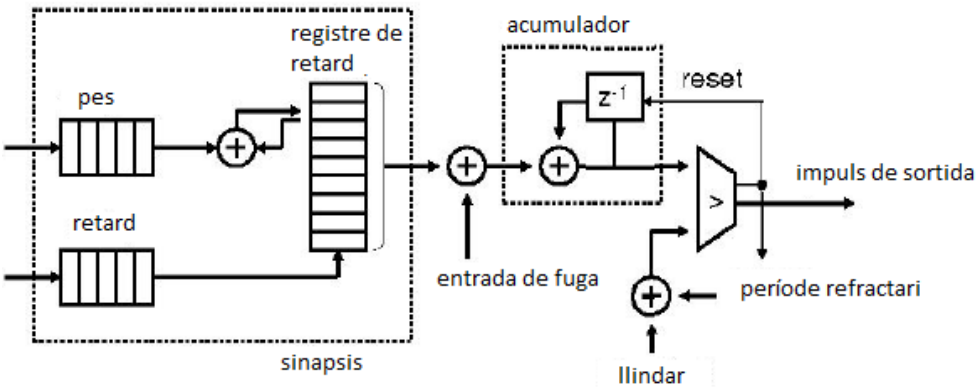

Figura 13. *Diagrama de la funcionament de la neurona dissenyada.*

4.2.2. Senyal de rellotge

La xarxa neuronal artificial escollida es tracta d'un sistema digital que treballa basant-se en l'escala de temps que marca els senyal de rellotge. Aquest senyal de rellotge és tracta d'un bit digital que experimenta transaccions positives (de '0' a '1') i negatives (de '1' a '0') cada 10ns. Per tant, un cicle de rellotge té una període de 20ns, és a dir, es treballa amb una freqüència de 50Mhz. Aquest senyal de rellotge és el que marca el moment en que es donen els canvis ens els diferents elements neuronals de la xarxa dissenyada.

4.2.3. Senyal Enable

Aquest senyal es tracta d'un bit binari que pot tenir '0' i '1'. Quan aquest senyal està a nivell alt en un flanc de pujada del senyal de rellotge s'indica a l'entrada sinàptica, l'entrada de fuga, llindar de la membrana neuronal i període refractari que poden carregar els seus valors per tal de poder començar a interactuar a la xarxa. S'ha de tenir en compte que, respecte els altres elements nombrats, l'enable actua de manera diferent quan es tracta de l'entrada sinàptica, com es veu a continuació.

4.2.4. Entrada sinàptica

La membrana neuronal rep entrades sinàptiques procedents d'altres neurones amb les que tenen sinapsis. Aquestes neurones veïnes envien la entrada sinàptica en el moment en que experimenten un impuls neuronal. Les entrades sinàptiques no entren de manera constant a la membrana, només ho fan durant un cicle de rellotge cada cop, corresponent al moment en que es produeix l'impuls a la neurona que envia el corrent sinàptic. La regulació del pas de les entrades sinàptiques es realitza mitjançant el disseny d'una màquina d'estats. Les entrades sinàptiques tenen un pes determinat, determinat pel tipus de sinapsis existent. Aquest pes s'emmagatzemen en registres en forma de vector de 16 bits, des de la posició 15 fins la 0, de manera que el seu valor màxim és de "1111111111111111" i quan tenen valor nul val "0000000000000000".

4.2.5. Màquina d'estats

El disseny d'aquest element té com a objectiu descriure diferents estats ens els qual es pot trobar el treball de les neurones a la xarxa. D'aquesta manera, s'aconsegueix que una entrada sinàptica entri per la membrana neuronal només en el moment que li correspon. Aquesta entrada s'introdueix a la neurona quan el seu enable està en nivell alt (valor '1'). Quan en un flanc de pujada del senyal de rellotge detecta que l'enable de la entrada sinàptica val '1', automàticament passar a valer '0' en el següent flanc de pujada, fent que la entrada sinàptica deixi d'arribar a la membrana. No torna a arribar un altre cop una entrada sinàptica fins que el valor de l'enable torna a passar de '0' a '1'. Aquest procés es repeteix successivament.

4.2.6. Retard de l'entrada sinàptica

Es tracta del temps que passa des de que es produeix un impuls a una neurona fins que la entrada sinàptica que s'envia arriba a la membrana de la neurona amb la que s'estableix la sinapsis. La xarxa de la solució dissenyada pot ser que

no tingui retard. En aquesta situació ideal, l'entrada arriba just al següent flanc de pujada del senyal de rellotge a partir de que es detecta el impuls a la neurona que envia el corrent. Per implementar el retard a la xarxa, s'ha dissenyat nou registres diferents ens el quals es carreguen successivament el pes de la entrada sinàptica. La clau per tal de distingir amb quin retard arriba la entrada sinàptica és per quins dels nou registres entra aquesta entrada. Per tant, en cas d'haver-hi retard, aquest pot ser d'un fins a vuit cicles de rellotges a partir del moment en que es produeix el impuls, ja que la entrada sinàptica passa d'un registre a un altre a cada cicle de rellotge que passa. El retard s'ha descrit com un vector de 8 bits, del bit 0 fins al 7. A la següent taula es mostra quants cicles de rellotge triga en arribar l'entrada sinàptica a la membrana neuronal segons el valor del senyal de retard.

Taula 1. *Temps que transcorre entre impulsos a les diferents neurones amb la tercera configuració.*

	Valor del senyal
Un cicle	00000001
Dos cicles	00000010
Tres cicles	00000100
Quatre cicles	00001000
Cinc cicles	00010000
Sis cicles	00100000
Set cicle	01000000
Vuit cicles	10000000
Cap cicle	Qualsevol altre

4.2.7. Entrada de fuga (leak)

A diferència de la entrada sinàptica, l'enable d'aquest senyal sempre està actiu a no ser que es produeixi un reset. Això vol dir que la membrana està rebent entrades de fuga constant fins que el potencial aconsegueix superar el llindar i es produeix l'impuls. Al igual que la entrada sinàptica, la entrada de fuga s'emmagatzema en registres i es tracta de vector de 16 bits, des de la posició 15 fins la 0, podent anar de "0000000000000000" fins a "1111111111111111".

4.2.8. Acumulador de potencial

Com s'ha vist en les adaptacions, per tal de simplificar el sistema, el producte de la capacitat per la diferencia de potencial es veu com un sol terme i correspon a l'acumulador. Aquest element representa el valor del potencial de la membrana neuronal en cada moment.

A mesura que van entrant entrades de fuga de manera constat i entrades sinàptiques quan es produeixen impulsos a altres neurones el valor de l'acumular va augmentant a cada cicle de rellotge. Per tal de poder operar amb les entrades sinàptiques i de fuga, aquest element també s'ha s'emmagatzema en registre i

es tracta d'un vector de 16 bits, amb un rang de valors de "0000000000000000" fins a "1111111111111111".

4.2.9. Llindar

El llindar és el valor de potencial que la membrana es capaç de suportar. És la referència que ha de superar el valor de l'acumulador i quan això succeeix es produeix un impuls i, en conseqüència, s'envia una entrada sinàptica cap a les neurones amb les quals hi hagi connexió sinàptica. Per tal de poder comparar el seu valor amb el del potencial de la membrana vist anteriorment, el llindar s'ha descrit com un vector igual de 16 bits, del bit 0 fins al bit 15.

4.2.10. Impuls neuronal

Aquest senyal es tracta d'un bit digital que val '0' quan no hi ha impusl i que passa a valer '1' durant el cicle de rellotge en el qual es produeix el impuls. Es dona quan hi ha un pic en el voltatge de la membrana neuronal (el senyal passa de '0' a '1'), a partir de que aquest es produeix, el potencial no pot augmentar i la neurona torna al seu estat de repòs.

Com s'ha comentat anteriorment, quan es produeix un impuls en una neurona, les neurones que estan connectades a aquesta reben una entrada sinàptica durant un cicle de rellotge en el moment que correspongui segons els retards corresponents. Després del primer cicle de rellotge en el que es dona el pic, aquest desapareix i el valor del senyal passa a valer '0' de nou.

4.2.11. Període refractari

Aquest element fa que, un cop es produeix un impuls neuronal, el llindar s'anul·la durant un cicle de rellotge i, tot seguit, es dispara fins a un nivell molt alt per tal d'assegurar que no es torna a produir un altre impuls de forma immediata. Això permet la impossibilitat de tenir diferents pics seguits sense descans. Un cop el llindar arriba al seu valor màxim establert pel període refractari, aquest comença a descendir progressivament fins arribar al seu valor inicial.

En cas de que el període refractari sigui molt elevat, es pot donar el cas de que el valor de l'acumular de potencial de la membrana vagi augmentat i superi el llindar sense que aquest tingui temps de tornar al valor inicial i produint-se així un impuls neuronal. Aquest element també s'emmagatzema a un registre en forma de vector de 16 bits, des del bit 0 fins al 15, per tal de poder ser afegir al valor del llindar quan es produeix el pic neuronal.

4.2.12. Senyal de Reset

Al igual l'enable i el impuls, aquest senyal es tracta d'un bit digital de valor '0' o '1'. En el moment en que es produeix un impuls, s'activa aquest senyal i passa a tenir valor '1', blanquejant així els valors de l'entrada sinàptica, entrada de fuga, llindar, acumulador i període refractari. Això vol dir que els seus valors passen a ser nuls. Després d'un cicle de rellotge, aquest senyal torna a valer '0' i els elements que han estat resetjats tornen a carregar els seus valors normals per mitjà del senyal Enable, que seguia tenint valor '1' (excepte en el cas de

l'entrada sinàptica, com s'ha explicat anteriorment) però que, degut al disseny del sistema, no té rellevància en cas de que el Reset estigui actiu.

4.3. Estructura de la xarxa

La xarxa que s'ha dissenyat per implementar la solució escollida és un conjunt de neurones connectades entre elles per unions sinàptiques. Per tal de dissenyar la estructura complerta de la xarxa, es va començar per realitzar el disseny d'una única neurona que experimentés impulsos mentre entren entrades de fuga i entrades sinàptiques constantment. Amb aquesta neurona simple es va confirmar que el model de neurona Integrate and Fire funciona correctament.

Un cop verificat que el procés funciona, es va connectar la aquesta neurona simple amb un altre mitjançant un corrent sinàptic que s'envia de la primera cap a la segona. Així es comprova que els retards de les entrades neuronals funciona com cal i que la connexió entre diferents neurones es pot realitzar sense problemes.

Finalment, es van inserta totes les neurones restants que es volia que formessin part de la xarxa artificial definitiva. Concretament, es tracta d'una petita xarxa neuronal formada per cinc neurones, que són anomenades neurona 1, neurona 2, neurona 3, neurona 4 i neurona 5.

Per tal de facilitar la comprensió de l'estructura del sistema, es fa una divisió fictícia de la xarxa en tres nivells diferents. Les neurones del primer nivell són les que formen la base de la xarxa i serien la neurona 1 i la neurona 3. Com s'ha explicat anteriorment, a totes les neurones de la xarxa van entrant de fuga de manera constant. Les entrades sinàptiques d'aquestes primeres neurones no procedeixen de impulsos de cap altres neurones, sinó que són introduïdes manualment per l'usuari en els moments, totalment aleatoris, que aquest desitgi.

Les neurones del següent nivell serien la neurona 2 i la neurona 4, que estan connectades amb la neurona 1 i la neurona 3 respectivament. Quan les neurones del primer nivell experimenten impuls neuronal s'envien les entrades sinàptiques cap a les neurones del segon nivell amb les quals estan connectades, és a dir, la neurona 1 envia un corrent sinàptic cap a la neurona 2 i la neurona 3 ho fa cap a la neurona 4.

Per últim, hi ha un tercer nivell, on es troba únicament la neurona 5. A diferència de la resta de neurones de la xarxa, aquesta no rep una única entrada sinàptica, sinó que rep dues, procedents de les neurones del segon nivell. Quan la neurona 2 experimenta un pic, s'envia cap la neurona 5 l'anomenada primera entrada sinàptica. Per un altra banda, quan la neurona 4 experimenta un pic, s'envia la segona entrada sinàptica.

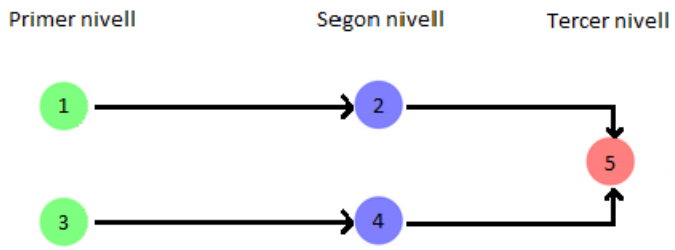

Figura 14. *Estructura de la xarxa dissenyada.*

Aquesta xarxa neuronal ha estat dissenyada amb aquesta estructura per tal mostrar els diferents tipus d'entrades que poden anar arribant a una neurona i per veure que poden haver-hi diferents tipus de connexions, ja que a una neurona pot arribar una entrada sinàptica o més. D'aquesta manera, un exemple seria que el pic que experimenta la neurona 5 enviés una entrada sinàptica cap a la una hipotètica nova neurona.

Un dels objectius que es pretenen aconseguir amb el disseny d'aquest neurona és que sigui extensible. Per tal d'afegir noves neurones i més connexions sinàptiques únicament s'hauria de repetir el procés dissenyat fins al moment en forma de més nivells neuronals. Tot i afegir aquests nous elements, totes les neurones de la xarxa seguirien funcionant correctament i no resultaria cap impediment a l'hora de visualitzar els pics generats per cadascuna d'elles.

4.4. Diferents configuracions de treball

Una altra de les característiques importants que es vol que tingui la xarxa neuronal dissenyada, com s'ha remarcat en anteriorment al capítol on es parla dels objectius a assolir, és que sigui flexible i tingui capacitat adaptativa.

Ja que no s'ha dissenyat un microprocessador al complert com es va plantejar a l'inici del projecte, es pretén suplir aquest fet amb el disseny d'un sistema que pugui treballar amb diferents tipus d'elements, per tal de oferir total llibertat en els treballs que es realitzi a partir d'aquesta xarxa inicial. A més, aquesta és una manera de treure profit a la gran flexibilitat que ofereixen els dispositius FPGA.

Per tal de demostrar aquesta flexibilitat, s'ha configurat la xarxa per tal de que es treballar amb les neurones de manera que, tot i que les neurones estigui estructurades sempre de la mateixa manera, aquestes puguin tenir diferents valors en tots els seus elements.

El procés pel qual s'ha proporcionat flexibilitat al sistema ha estat mitjançant el disseny d'un multiplexor que realitza la funció de memòria, emmagatzemant tots els possibles valors que poden tenir els elements neuronals, que s'han introduït durant el disseny de la xarxa. Segons el número de configuració que s'introdueixi al multiplexor, aquest assigna els valors corresponents a cada part de la neurona. Concretament, els valors que van variant segons la configuració escollida són la entrada sinàptica, entrada de fuga, llindar, període refractari i retard de la entrada sinàptica.

El tipus de configuració de treball s'ha dissenyat com un vector de 6 bits, això vol dir que es pot tenir un total de 64 (2^6) configuracions diferents, tot i que al multiplexor no s'ha tingut en compte totes les opcions per assignat valors per totes les configuracions. S'ha cregut convenient que amb el disseny d'algunes configuracions concretes és suficient per demostrar el correcte funcionament del sistema treballant assignacions de diversos valors als elements neuronals.

4.5. Dispositiu triat per la implementació

En el moment en que s'ha realitzat el disseny de la xarxa neuronal d'impulsos, s'ha de valorar sobre quin dispositiu es vol realitza la implementació del sistema. S'ha valorat dues opcions principals, els dispositius programables FPGA i els ASIC (Circuit Integrat d'Aplicació Específica).

Els dos tipus de dispositius proporcionen resultats diferents als dissenyadors i les dues opcions han de ser avaluades de forma acurada abans de decantar-se per triar qualsevol sobre l'altre. La diferència principal dels FPGA amb els ASIC es que aquests estan fets a mesura per un disseny particular, per exemple, un xip dissenyat únicament per ser utilitzat en un telèfon mòbil és un ASIC. Pel contrari, els FPGA es poden programar per la aplicació o funcionalitat que es desitgi en múltiples ocasions.

A diferencia dels FPGA, els dispositiu ASIC no poder tornar a ser programats amb un configuració diferent un cop han sigut fabricats. La disposició de les dades internes és fixe i no es poden modificar. Això fa que els ASIC siguin molt menys adaptatius en comparació amb els FPGA.

Els ASIC estan dissenyats per poder treballar en sèrie. Aquests dispositius estan creats amb litografia de raigs X. Aquest procés requereix una màscara, que pot ser realment cara (pot costa més d'un milió de dòlars). En quant més petit siguin els transistors utilitzats pel xip, més cara és la màscara. El seu cost i la tendència a ser superat per la llei de Moore fan que sigui inviable l'ús de ASIC per la majoria d'aplicacions que treballen en paral·lel. Són utilitzats per aplicacions amb molta densitat. La seva màxima complexitat pot anar de 5.000 portes lògies fins a 100 milions. Aquesta alta densitat normalment es tradueix en una elevada escalabilitat, és a dir, en una alta capacitat de reacció i adaptació sense perdre qualitat. Quan el nivell de escalabilitat és crític i necessari en una aplicació es quan són realment eficients aquests dispositius. Els costos de fabricació són més baixos als ASIC comparat amb els FPGA quan es tracta d'aplicacions de gran volum. A més, tot i consumir més energia, en funcions on es requereix tanta densitat d'operacions s'acaba obtenint una alta eficiència energètica.

Per aplicacions de menys volum i amb una configuració que canvií és més eficient l'ús de FPGA. En aquests casos, no hi ha gairebé temps des de que es dissenya el dispositiu fins que es comença a utilitzar. A més, el cost inicial de fabricació és molt baix, mentre que amb un ASIC aquest cost és molt elevat i no seria eficient per una aplicació de baixa densitat.

Apart de poder ser configurats els cops que es vulgui, els dispositius lògics programables FPGA tenen l'avantatge de ser ideals per treballar en paral·lel de manera que s'executin diferents operacions a la vegada. Així doncs, si en una xarxa les neurones produeixen impulsos cada 100ns, en un dispositiu ASIC es necessitaria 500ns perquè cinc neurones produeixin un impuls cada una. En canvi, si es treballa sobre un FPGA, en tant sols 100ns es podrien produir el cinc impulsos de forma paral·lela, reduint considerablement el temps necessari per finalitzar l'execució.

En conclusió, pel fet de poder programar el dispositiu tants cops com es vulgui, pel reduït cost que suposa i per tenir la gran avantatge de poder treball de forma paral·lela, es considera que el dispositiu FPGA és el més adient per dissenyar una xarxa neuronal d'impulsos i es tria aquesta plataforma per implementar el sistema dissenyat en aquest projecte.

CAPÍTOL 5: IMPLEMENTACIÓ DE LA SOLUCIÓ ESCOLLIDA

Un cop s'ha fet el disseny de la estructura i funcionament de la solució escollida, en aquest capítol s'explica quin ha sigut el procediment que s'ha seguit per tal d'implementar el sistema i finalitzar la creació de la xarxa neuronal artificial.

5.1. Implementació la xarxa

L'enginyeria de controladors basats en els generadors centrals de patrons té algunes complicacions, ja que fins i tot les simulacions de xarxes neuronals més simples necessiten una potència de càlcul necessària que excedeix la capacitats dels microprocessadors generals, cosa que fa que es dediqui especial atenció a la seva implementació hardware.

Els processadors digitals, ofereixen alta precisió i flexibilitat, però consumeixen molta potència i ocupen molta memòria limitant així la seva utilitat i les seves aplicacions de implementació. Per una altra banda, els circuits analògics ofereixen un càlcul i potencia molt eficient, però els hi manca flexibilitat i dinamisme que implica uns cicles de disseny molt grans.

Amb l'arribada de millores tecnològiques i l'alt nivell en les noves metodologies de disseny de sistemes implementats, es possible dissenyar controls que compensen els defectes, tant digitals com analògics, oferint hardwares eficients personalitzats per tal d'implantar processadors en un sol xip com els dispositius FPGA (Field Programmable Gate Array).

El primer FPGA va ser inventat al 1985, pel que la seva tecnologia ha existit des de fa bastant de temps. En lloc d'executar una aplicació software, es pot implementar la mateixa funció en un FPGA i executar en un hardware.

Un FPGA es un dispositiu semiconductor basats en matrius de blocs lògics (CLBs) que es poden interconnectar i es pot configurar la seva funcionalitat de manera ràpida i eficient.

La CLB és la unitat lògica bàsica en un FPGA. Cada CBL consta d'una matriu de commutació configurable amb 4 o 6 entrades, circuits de selecció (MUX, etc.) i biestables. La matriu de configuració és molt flexible i pot ser configurada per realitzar lògica combinatòria, per funcionar com a registres de desplaçament o memòria RAM.

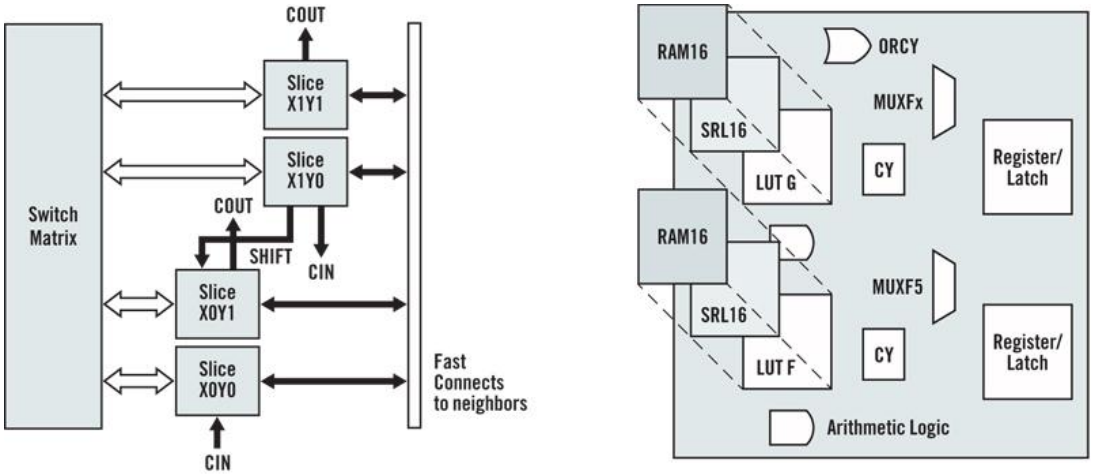

Figura 15. *Estructura bàsica de CLB.*

Mentre que el CLB proporciona la capacitat lògica, hi ha rutes de camins que interconnecten les senyals entre els CLBs i les entrades i sortides. Aquestes camins poden ser de diferents tipus, des dels comuniquen els diferents CLBs entre si fins a als que formen llargues vies horitzontals i verticals que travessen el dispositiu cap a les diferents senyals globals. El software de disseny fa que la el cablejat quedi ocult per l'usuari, a no ser que s'especifiqui el contrari, cosa que redueix considerablement la complexitat.

Els FPGA actuals proporcionen suport a dotzenes de entrades i sortides (I/O), proporcionant així una interfície ideal pel sistema. Les entrades i sortides s'agrupen en bancs independents cadascun dels quals es capaç de suportar a altres bancs de entrades i sortides.

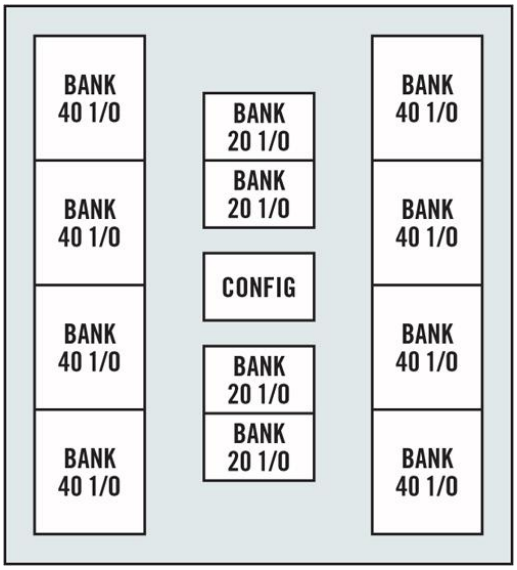

Figura 16. *Estructura bàsica de selecció d'entrades i sortides.*

El tipus de FPGA més predominant és el basat en memòries SRAM (Static Random Acces Memory), que poden ser re-programades a mesura que va evolucionant el disseny, inclús un cop que el producte final ha estat fabricat.

La gestió del rellotge digital es proporcionat per la majoria de FPGAs a la indústria. Els més avançats ofereixen tant gestió de rellotge digital com de bloqueig per bucle, fet que proporciona una gran precisió combinada amb un bon filtrat i reducció retard.

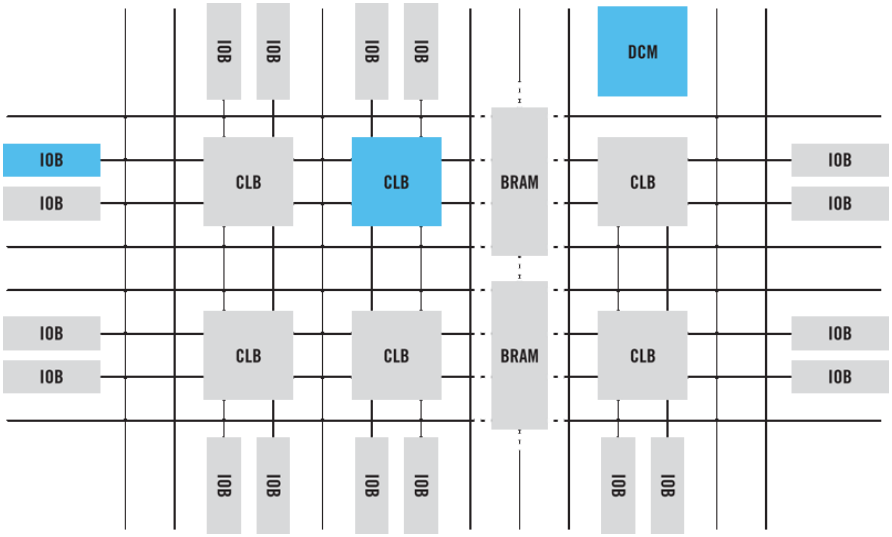

Figura 17. *Estructura de blocs de un FPGA.*

En el camp del processament neuronal, moltes aplicacions combinen els inconvenients del temps real o la baixa potencia amb la necessitat de molta flexibilitat. Degut a que el número de neurones pot anar variant, al igual que el comportament que aquestes realitzin, s'ha decidit que la solució més adequada i que més s'adapta és treballar seguint aquest model de dispositiu FPGA, ja que a més no es tracta d'una aplicació amb un nivell de densitat i complexitat molt elevat i es requereix un alt nivell adaptatiu del sistema. Com s'ha comentat anteriorment, no s'ha creat el microprocessador complert, però s'ha realitza un

primer disseny del datapath que seria la base a partir de la qual es pot arribar a completar el dispositiu digital.

5.2. Descripció del Datapath amb VHDL

Per tal d'implementar el disseny escollit de xarxa neuronal d'impulsos, s'ha de realitzar la descripció del datapah del sistema, és a dir, de la col·lecció de totes les unitats funcionals que es fan servir per obtenir les sortides desitjades en forma d'impuls. En resum, el datapath s'encarrega de realitzar tota la manipulació de dades del sistema.

Aquestes operacions que es realitzen amb les dades consisteixen bàsicament en llegir un valor, modificar el seu valor i, finalment, escriure el valor modificat en el mateix lloc o un altre de diferent.

La descripció del datapath és duu a terme mitjançant un codi amb el llenguatge de programació VHDL (*Very High Speed Integrated Circuits Hardware Description Lenguage*), on les dades que manipula el datapath són declarades com senyals. Aquest llenguatge és utilitzat per tal de realitzar les descripcions de circuits digitals i programar generalment PLD (*Programmable Logic Devices*), FPGA (*Field Programmable Gate Array*), ASIC i dispositius similars.

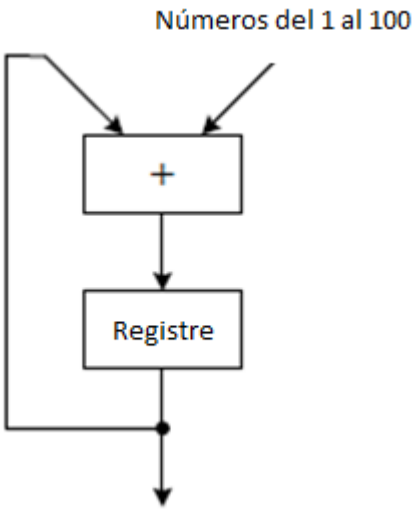

Figura 18. *Exemple de Datapath per tal de sumar cent números.*

5.3. Especificacions de la descripció creada

La descripció està formada bàsicament per diferents entitats i les connexions establertes entre elles. S'ha descrit una entitat diferent per cada operació diferent que es realitza a la xarxa. Aquestes entitats (*ENTITY)* tenen declarades els ports d'entrada i sortida que hi intervenen a cadascuna d'elles.

El dapatah és l'entitat principal de la descripció i té com a ports d'entrada únicament la configuració de treball i com a port de sortida el impuls neuronal de cada neurona. La resta d'entitats estan dissenyades per actuar de forma interna i els seus ports d'entrada i sortida actuen com a senyals interns. No es pretén

representar els seus ports de sortida com a resultats experimentals finals, ja que l'únic objectiu que tenen és el de fer funcionar el sistema de manera correcta.

La codi VHDL dissenyat per tal de crear aquesta xarxa neuronal combina tres tipus diferents de descripció.

5.3.1. Descripció per flux de dades

Aquest tipus de descripció utilitza sentencies de concurrència i veu el circuit electrònic com un conjunt d'elements que s'executen al mateix temps. La instrucció bàsica és l'assignació entre senyals o assignació de valors concrets per mitjà dels símbols <=. A la descripció realitzada s'utilitza les següents sentències que corresponen a aquest tipus de descripció:

- WHEN ELSE.

5.3.2. Descripció de comportament

Es tracta de programació del tipus sèrie, que es defineix em blocs mitjançant la sentencia *PROCESS*. Dins d'aquests blocs es poden declarar variables internes, que s'actualitzen automàticament dins del *PROCESS*, a diferència de les senyals que ho fan quan surten d'aquest. Les sentencies que es troben dins d'aquest tipus de blocs funcionen de manera seqüencial, però el conjunt d'aquests funcionen entre ells de forma concurrent.

- IF THEN ELSE.
- CASE.

5.3.3. Descripció estructural

S'ha utilitzat un tipus de descripció estructural per crear la xarxa neuronal escollida, on es declaren els diferents components del disseny per mitjà de la sentència *COMPONENT*. Cada component correspon a una entitat que s'ha descrit seguint els dos tipus de descripció anteriors i s'ha de declarar només un cop cada tipus de component, tot i que es faci servir a diferents parts diferents de la descripció.

Un cop declarats els components, s'ha de realitzar la referencia de cadascun d'ells. Això vol dir que s'ha de copiar aquest component tants cops com s'utilitzi a la descripció i assignar els valors que els hi correspongui (*PORT MAP).*

5.4. Unitats creades a la descripció

A continuació s'expliquen les diferents parts de la descripció que s'han creat per tal de realitzar la xarxa neuronal.

5.4.1. Registres de dades

Són porcions de memòria que permeten guardar temporalment dades que el processador necessita per treballar.

S'utilitzen registres per emmagatzemar la entrada sinàptica , la entrada de fuga, el llindar i el període refractari. Com s'ha comentat anterior, es tracta de registres de 16 bits.

Aquests dispositius funcionen amb dos senyals més en forma de bit a part del vectors d'entrada. Es tracta del enable i el reset. Si en un flanc de pujada de rellotge el valor del reset està a nivell alt la sortida del registre serà "0000000000000000". En cas contrari, si l'enable està a nivell alt en un flanc de pujada de rellotge es càrrega l'entrada i aquesta es transmet per la sortida al següent flanc de pujada.

5.4.2. Busos de dades

Són els elements que permeten la comunicació entre els diferents punts del datapath, sent els canals per on s'envia la informació digital necessària per poder treballar. Treballen sense dependre del cicle de rellotge, és a dir, transmeten la informació d'un punt a un altre de forma instantània.

5.4.3. Unitats aritmètiques lògiques

Es tracta de circuits digitals combinacionals (no depenen del senyal de rellotge) que calculen operacions entre dos nombres. Aquestes operacions poden ser aritmètiques (suma, resta, producte, etc.) o lògiques (AND, OR, XOR, etc.) i desplaçaments del contingut. La descripció de la xarxa d'aquest projecte només utilitza aquestes unitats per realitzar operacions aritmètiques i comparadors. Concretament, s'utilitzen en les següents parts del procés:

- Sumar el valor de les entrades sinàptiques i entrades de fuga que entren a cada cicle de rellotge entre elles per enviar el resultat final a l'acumulador.
- Suma el valor que hi ha a l'acumular a cada cicle de rellotge amb el valor de les noves entrades sinàptiques procedents del sumador anterior.
- Sumar el valor del llindar base amb el del període refractari per obtenir el valor del llindar de referència utilitzat en cada moment.
- En cas d'estar actiu, es resta el valor de '1' al període refractari a cada cicle de rellotge fins que aquest arriba a valer zero i el llindar torna a ser tenir el valor inicial sense afegir res més.
- El període refractari ha de disminuir fins al moment en que aquest valgui '0', per tal de que no arribi a tenir valor negatiu. Això es realitza per mitjà d'un comparador.
- S'utilitza un comparador per tal comprovar en quin moment el valor de l'acumulador és més gran que el llindar de la membrana neuronal i indicar així que s'ha d'activar el senyal d'impuls.

5.4.4. Multiplexors

Són circuits electrònics utilitzats en circuits digitals que, en funció d'un senyal de control, selecciona una de les diverses entrades que rep i transmet el seu valor cap a la sortida.

A la descripció de la xarxa s'ha utilitzat un multiplexor per tal de triar el llindar utilitzat, tenint com a opcions el llindar base o el llindar amb l'afegit del període refractari en cas de que aquest estigui actuant. No depenen del senyal de rellotge, és a dir, actua de forma immediata en quan rep les entrades.

Aquests circuits també són utilitzats per tal de triar els valors dels diferents elements de les neurones segons quina amb quina configuració s'estigui treballant. El valor de la configuració és el que actua com a senyal de control.

5.4.5. Demultiplexors

Aquests elements no han estat utilitzats a la descripció de la xarxa, però també és important i s'ha de tenir en compte per possibles futures extensions.

Funcionen en sentit invers que els multiplexors. S'utilitzen per controlar el flux d'informació i gràcies a ells diversos senyals poden compartir un mateix dispositiu. A partir d'una entrada i d'una senyal de control es fa una selecció entre diferents opcions per tal de treure la sortida digital.

5.5. Unitat de control de la xarxa

El datapath està dissenyat per tal de manipular el conjunt de dades i poder realitzar unes funcions determinades desitjades mitjançant un algoritme particular. Aquesta manipulació de dades es produeix gràcies a la especificació d'una sèrie de senyals de control, que en aquest cas concret seria el reset, l'enable o els senyals de que determinen el funcionament dels diferents multiplexors. Un datapath real que s'executi automàticament generaria aquests senyals de control a cada cicle de rellotge per mitjà d'una unitat de control.

La unitat de control es trobaria dins del microprocessador i es tracta d'una màquina d'estats finits. A mesura que es va avançant a través de la seqüència d'estats, aquesta unitat va controlant totes les operacions que intervenen al llarg del recorregut de les dades. Per cada un dels estats la unitat de control genera les senyals de control apropiades perquè el datapath realitza les diverses operacions.

Ja que no s'ha realitzat el disseny del microprocessador complert, en aquest treball s'ha prescindit de la unitat de control. Això no vol dir que no es doni valor als diferents senyals de control. S'ha dissenyat el sistema de manera que el mateix datapath tingui la capacitat de funcionar com una unitat de control i les senyals de control són generades internament a cada cicle de rellotge sense necessitat de tenir cap altre element extern mitjançant diferents assignacions de valors segons les condicions en les que es troba la xarxa en cada moment.

5.6. Simulacions i síntesi de la xarxa

Un cop finalitzat el codi de la descripció en VHDL del dataph, s'ha realitzat una sèrie de simulacions per tal de verificar que aquest funciona correctament tal i com s'espera. Aquestes simulacions s'han realitzat mitjançant el software Xilinx ISE Design Suite, concretament la versió 14.2.

Per tal de finalitzar la part pràctica del projecte amb èxit, a més de veure les simulacions, s'ha de comparar aquestes amb els resultats físics que s'obtenen de

la xarxa dissenyada. Per això s'ha realitzat la implementació del codi de la descripció en VHDL en una placa Xilinx Spartan 3E-500 FG320. A l'annex del treball s'explica pas per pas el procés seguit tant per crear les simulacions com per implementar el codi a la placa.

El hardware on s'ha implementat la descripció de la xarxa neuronal creada amb VHDL es tracta d'una placa de la casa *Xilinx* del tipus Spartan 3E-500 FG320. La família Spartan-3E de FPGAs són específicament dissenyats per satisfer necessitats de gran volum de manera sense suposar un gran cost econòmic. Els cinc membres d'aquesta família ofereixen densitats des de 100.000 fins a 1.6 milions d'entrades.

Les Spartan-3E sorgeixen a partir de l'èxit dels models anteriors i incrementen la quantitat de lògica per les entrades i sortides, reduint significadament el cost per cel·la lògica. Tenen funcionalitats millors en el sistema i es redueix el cost de la configuració. En definitiva, aquestes places són ideals per un gran rang d'aplicacions electròniques. Concretament, la Spartan 3E-500 FPG320 utilitzada consta de 500K de portes, un processador RISC de 32 bits i interfases DDR.

CAPÍTOL 6: RESULTATS OBTINGUTS

A continuació es mostren quins han sigut els resultats físics obtinguts un cop feta la implementació de la xarxa neuronal a la placa Xilinx Spartan 3E-500. Es comparen aquests resultats amb els que s'esperaven obtenir a partir de les simulacions vistes per mitjà del software Xilinx ISE Simulator (ISim).

6.1. Visualització dels impulsos neuronals

Al moment de decidir com es realitzaria la visualització de les sortides de la xarxa neuronal, és a dir, com veuríem els impulsos produïts per les neurones del sistema, es van tenir en compte i valorar diferents possibles solucions, com per exemple díodes LED o algun comptador amb display, però la seva representació gràfica no era el suficientment clara i visual com per poder interpretar correctament els resultats.

La decisió final i solució utilitzada va ser fer servir l'analitzador lògic de l'oscil·loscopi digital RIGOL DS1102D del laboratori d'electrònica. Aquest oscil·loscopi de 100MHz d'amplada de banda té dos canals analògics i un analitzador lògic de setze canals integrat, de manera que podem veure fins a setze senyals digitals diferents al mateix temps. Per tal d'obtenir la senyal analògica de cada neurona s'utilitzen unes petites sondes connectades als pins de sortida de la placa Spartan 3E.

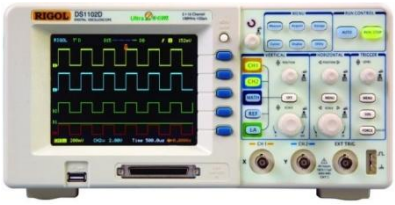

Figura 19. *RIGOL DS1102D.*

Ja que no s'havia fet servir abans aquest analitzador lògic al laboratori de la universitat, s'ha hagut de estudiar el manual del producte per tal de poder configurar els canals i obtenir la representació de les sortides de manera correcta.

6.2. Funcionament de l'analitzador lògic

La utilització d'un analitzador lògic (LA) és molt recomanable quan es necessita realitzar l'anàlisi simultani d'un gran número de senyals digitals o quan es requereix d'un sistema complex de impulsos lligats a un determinat patró establert a partir de múltiples senyals digitals on no és necessari una gran exactitud en les mesures d'amplitud i temps. La diferencia bàsica entre un oscil·loscopi digital i un analitzador lògic es troba en el número i complexitat dels seus convertidors analògics/digitals, ja que mentre els primers disposen de com a màxim quatre convertidors els analitzadors lògics poden disposar de fins més d'un centenar.

Les funcions bàsiques d'un analitzador analògic són:

- Captura i mostreig. Els senyals es capturen directament mitjançant unes petites sondes. Les senyals analògiques recollides per aquestes sondes es converteixen en dades després de passar pels convertidors analògic/digital (comparadors) i el registre de mostreig.
- Dispar i adquisició. L'analitzador requereix d'una o mes senyals de rellotge per realitzar l'anàlisi de la resta de senyals. Aquest senyal, obtingut de la sortida d'un generador intern, s'utilitza per sincronitzar el sistema de dispar i gestionar la memòria d'adquisició de l'analitzador on s'emmagatzema la informació requerida.
- Anàlisi i visualització. A partir de la informació memoritzada es realitza el seu anàlisi i presentació amb els formats desitjats.

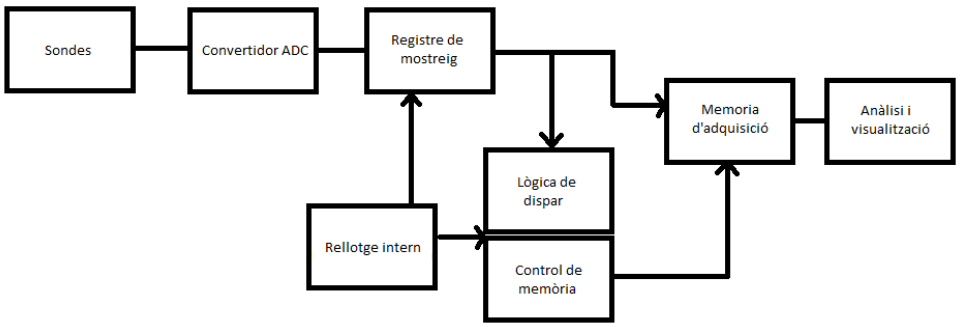

Figura 20. *Diagrama de blocs d'un analitzador lògic.*

6.2.1. Mostreig de l'analitzador lògic

El tipus de mostreig utilitzat en l'adquisició de dades ha sigut un mostreig asíncron (timing analyzer mode). L'analitzador mostra gràfics de diferents entrades verticals amb un eix horitzontal comú que representa l'escala del temps. La informació dels diferents canals d'entrada es mostreja a partir d'una senyal de rellotge interna amb una freqüència que pot ser configurada en funció de la freqüència pròpia de la senyal d'entrada i de la profunditat de la memòria d'adquisició. D'aquesta manera, es pot analitzar l'evolució temporal de les senyals.

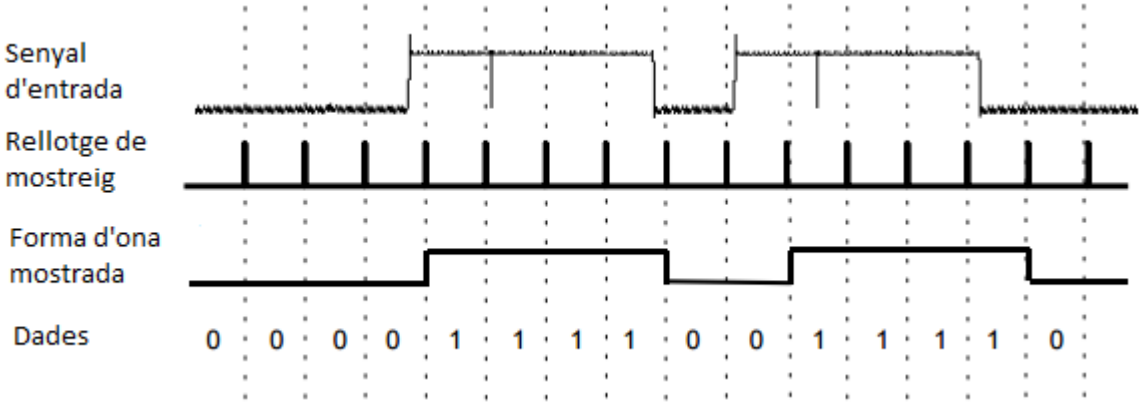

Figura 21. *Exemple de mesures amb mostreig asíncron.*

6.2.2. Sistema de dispar

La manera amb la qual es s'adquireixen les sortides la xarxa neurona és mitjançant la detecció a l'entrada de l'analitzador de transaccions positives o negatives de la senyal d'impuls neuronal. Primer de tot, s'ha d'escollir i fixar manualment una tensió de referencia que s'adapti a les necessitats del sistema. A partir d'aquí, en el moment en que a l'entrada de l'analitzador es rep un senyal de valor superior a aquest vol dir que existeix una transacció positiva i per tant es representa digitalment l'impuls detectat per mitjà d'un '1'. Un cop es té aquest valor, quan la tensió torna a disminuir i baixa del valor fixat, té lloc una nova transacció, aquest cop negativa, i el senyal representat torna a ser '0'.

El procés d'adquisició de dades es realitza quan hi ha aquests dispars, és a dir, quan es produeixen els impulsos al sistema amb l'objectiu de realitzar un anàlisi de les diferents sortides de les neurones selecciones en un determinat interval de temps.

6.2.3. Prova amb comptador

Per tal de veure quin seria el llindar de tensió adient per aquest projecte, s'ha realitzat un experiment previ amb la descripció en VHDL d'un comptador. A més, amb aquesta prova es comprova quin és l'espai de temps mínim necessari que hauria de tenir un impuls neuronal per tal de que el senyal tingui transaccions prou clares i diferencies com per ser detectades per l'analitzador lògic. En definitiva, es vol veure a partir de quin bit del comptador la es pot representar el senyal mitjançant una senyal digital correcte.

A continuació, es mostra la captura obtinguda mitjançant un canal analògic de l'oscil·loscopi que mostra el primer bit del comptador (bit 0).

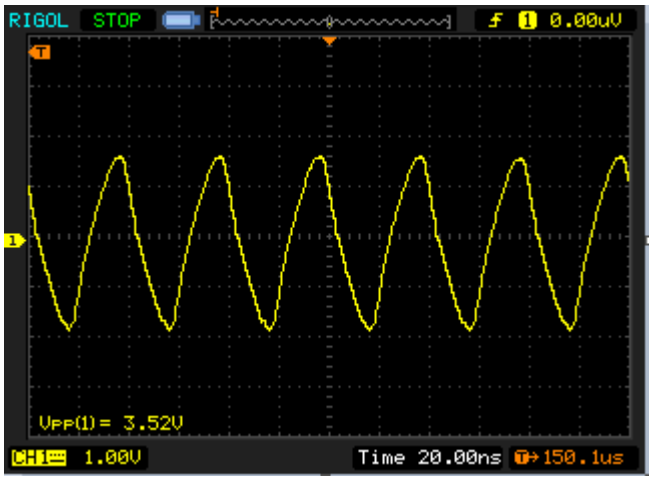

Figura 22. *Primer bit del comptador.*

A la captura es veu que aquest senyal té una amplitud de 3.52V, per tant, sabent que d'un inici el llindar fixat amb l'oscil·loscopi lògic no pot sobrepassar aquest valor. Fent les proves amb l'analitzador lògic es veu es comença a representar de manera clara els nivells alts i baixos dels senyals amb un llindar de 1,5V. Aquest primer bit ja es podria representar correctament mitjançant l'analitzador lògic, ja que les seves transaccions són molt clares, però interessa veure un senyal de freqüència més elevada. Concretament, el senyal de sortida que s'obté de la xarxa neuronal té una freqüència de 50Mhz. La següent figura mostra el senyal corresponent al cicle de rellotge del comptador, que té aquesta mateixa freqüència.

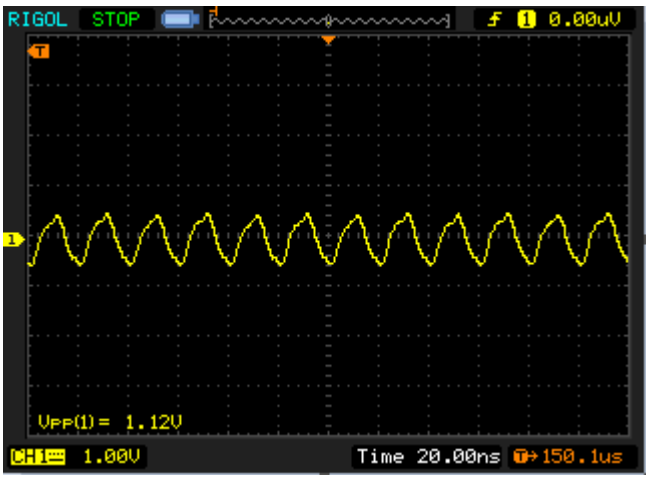

Figura 23. *Rellotge del comptador.*

Es pot apreciar que hi ha un pic que dura 20ns, al igual que els impulsos neuronals que es produeixen a la xarxa. En aquest pic es distingeix tant la transició positiva com la negativa, per tant, no hi ha d'haver problema en que l'analitzador lògic detecti el pic dels impulsos neuronal i adquireixi les dades correctament. En cas contrari, és a dir, si no es s'apreciessin bé les transaccions, s'hagués hagut de reduir la freqüència del senyal de sortida de la placa d'alguna manera per poder ser representada com a senyal digital.

6.2.4. Sondes utilitzades

Per tal d'establir la connexió s'utilitza un cable que va connectat a l'entrada de l'analitzador i acaba per l'altre extrem en setze sondes, numerades del zero al quinze, a connectar als punts on es troben les sortides a representar gràficament. La connexió es realitza amb unes petites pinces que sobresurten al exercir-se una mica de pressió sobre elles.

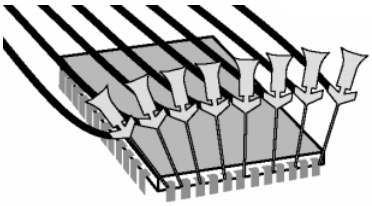

Figura 24. *Forma que de les pinces connectes a la placa.*

6.3. Resultats obtinguts

Un cop es té el codi VHDL finalitzat i implementat a la Spartan 3E, l'analitzador lògic s'ha configurat correctament i s'ha realitzat totes les connexions pertinents entre oscil·loscopi i la placa, només cal veure els resultats finals i verificar que aquests són satisfactoris. Per tal de comprovar que la xarxa neuronal funciona correctament amb les diferents opcions de funcionament creades, s'ha realitzat simulacions d'algunes d'aquestes configuracions mitjançant el software Xilinx Simulator ISim.

Les simulacions realitzades amb aquest software es realitzen a partir de la creació d'un fitxer tipus Test Bench, encarregat de seleccionar quina serà la configuració de treball de la xarxa neuronal. A partir d'aquí, es tria el valor concret de la configuració, que assigna el valor de la entrada sinàptica, entrada de fuga, llindar, període refractari i retard de cada neurona de la xarxa.

Com s'explica en capítols anteriors, a les simulacions s'ha de veure com augmenta l'acumulador de la neurona a mesura que rep entrades fins superar el llindar establert. És en aquest moment quan es dona l'impuls i s'envien entrades sinàptiques cap a les altres neurones del sistema, establint-se així les diferents connexions dins la xarxa.

La idea es comparar els resultats físics mostrats per l'analitzador lògic amb les simulacions de l'ordinador on es veuen els impulsos que cada neurona experimenta en un espai de temps determinat. Tot i que les neurones estiguin connectades entre elles i que depenguin les unes de les altres per tal de rebre més o menys entrades sinàptiques en diferents moments, totes les neurones acaben seguint una seqüència constant en la que es van produint els impulsos en un temps determinat. Això fa que sigui fàcil veure quin patró segueixen i comprovar si aquest és el mateix que es repeteix tant a les simulacions com a la pràctica. Segons la configuració escollida per l'usuari s'obtenen resultats diferents, obtenint en cada cas uns impulsos neuronals produïts en diferents instants i amb diferents freqüències. La neurona 1 estarà representat pel canal D1, la neurona 2 pel canal D2, la neurona 3 pel canal D3, la neurona 4 pel canal D4 i, per últim, la neurona 5 pel canal D5.

El principal inconvenient que s'ha trobat a l'hora de representar els resultats obtinguts amb l'analitzador lògic ha estat amb el senyal de rellotge. Com s'ha mostrat en l'apartat de la prova realitzada amb el comptador, aquest senyal de té una tensió de 1,1V de pic a pic aproximadament. Comparat amb els 3,5V del impulsos neuronals, la tensió del rellotge és molt petita i això fa que el llindar adequat per tal de fer el mostreig de dades no sigui el mateix pels dos senyals. Concretament, el llindar ideal per que es vegin els impulsos correctament seria de entre 1,5V i 2V. Si s'agafa aquest llindar per representar el senyal de rellotge no s'aconsegueix distingir les transaccions positives i negatives i per tant no es pot veure res que serveixi. Una solució eficaç hagués estat fixar un llindar diferent per cada tipus de senyal, però l'analitzador lògic no deixa distingir entre diferents llindars a la vegada i s'ha d'establir un global pels setze canals digitals.

Degut als problemes trobats per representar els dos senyals a la vegada i que es vegin amb prou claredat, es mostren únicament els senyals dels impulsos neuronals. Gràcies a la base de temps que es veu a la pantalla de l'oscil·loscopi, es pot fer realitzar la comprovació amb les simulacions i verificació dels resultats de manera correcta i segura, ja que es possible distingir cada quan es produeixen els impulsos i quina seqüència segueix cada neurona a l'hora de experimentar-los.

Per demostrar el correctament funcionament del sistema i la seva capacitat adaptatiu, es mostren els resultats de tres configuracions diferents de xarxa neuronal.

6.3.1. Configuració 000001

Aquesta primera configuració es tracta d'una xarxa neuronal amb entrades sinàptiques i de fuga bastant petites i llindars també força petits. A continuació, es fa un anàlisi per parts de la xarxa neuronal quan es selecciona aquesta primera configuració de treball.

La primera part del sistema en analitzar són les dues primeres neurones. S'assignen els següents valors als diferents elements de la neurona 1 i 2:

- Entrada sinàptica de la neurona 1 (Is neu1) és 0000000000000001, que equival al valor decimal de 1.
- Entrada de fuga de la neurona 1 (Ie neu1) és 0000000000000010, que equival al valor decimal de 2.
- Llindar de la neurona 1 (Llindar neu1) és 0000000000000101, que equival al valor decimal de 5.
- Període refractari de la neurona 1 (PR neu1) és 0000000000000011, que equival al valor decimal de 3.
- Retard de la entrada sinàptica de la neurona 1 (Retard neu1) és 00000010, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de dos cicles de rellotge.
- Entrada sinàptica de la neurona 2 (Is neu2) és 0000000000000010, que equival al valor decimal de 2.

- Entrada de fuga de la neurona 2 (Ie neu2) és 0000000000000001, que equival al valor decimal de 1.
- Llindar de la neurona 2 (Llindar neu2) és 0000000000000101, que equival al valor decimal de 5.
- Període refractari de la neurona 2 (PR neu2) és 0000000000000011, que equival al valor decimal de 3.
- Retard de la entrada sinàptica de la neurona 2 (Retard neu2) és 00000100, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de tres cicles de rellotge.

A la següent captura del Xilinx Simulatar ISim es veu com funcionaria aquest parell neuronal. Els valors de les entrades sinàptiques, de fuga, llindars, acumuladors i períodes refractaris s'han representat en forma decimal per tal de poder realitzar un estudi i valoració dels resultats d'una manera més entenedora.

Mitjançant el Test Bench, es fa una inicialització prèvia de les neurones amb un reset, necessari perquè el programa sàpiga quin es el punt de partida i a partir de quin punt ha d'executar la simulació. Passat un cicle de rellotge s'introdueixen els valors corresponents a cada variable. A partir d'aquí, els cicles de rellotge transcorren fins el moment que es desitgi finalitzar la simulació.

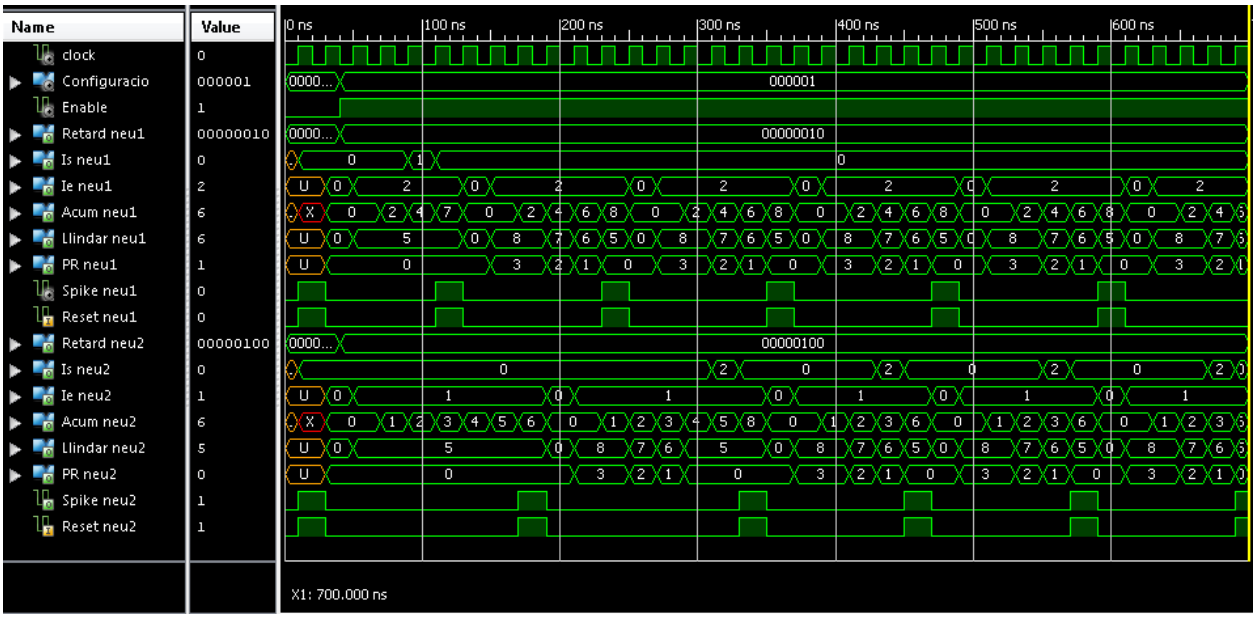

Figura 25. *Simulació de les neurones 1 i 2 de la primera configuració.*

A partir de que s'activa la senyal que permet carregar les entrades (Enable), a aquestes neurones (al igual que la resta de neurones de la xarxa) es van introduint petites entrades de fuga de manera constant. A la neurona 1 s'introdueixen entrades sinàptiques quan l'usuari les activa manualment mitjançant l'interruptor de la placa Spartan que té assignat l'Enable. Aquestes dues tipus d'entrades es van sumant i guardant a l'acumulador (Acum). Com es pot veure, els impulsos (Spike) es donen en el moment correcte en que l'acumulador supera el llindar de 5. Quan això succeeix, s'envia una entrada sinàptica a la segona neurona. Degut a que les entrades sinàptiques són petites,

aquestes no tenen massa influència sobre el moment en que es produeixen els impulsos.

A la simulació és veu que les dues entrades sinàptiques arriben al moment just a la seva neurona corresponent d'acord amb el seu retard. A la primera neurona (entrada sinàpica de valor 1) arriba dos cicles de rellotge més tard del que li correspondria i a la segona neurona (entrada que val 2) ho fa un cicle de rellotge tard, per tant els retards funcionen correctament.

Al tenir lloc un impuls a alguna de les neurones, durant el següent cicle de rellotge tant el valor de l'acumulador, com del llindar, de les entrades sinàptiques i de fuga valen 0 (reset). Un cicle de rellotge més tard les entrades tornen al tenir el valor que correspongui i el llindar, a causa del període refractari (PR), augmenta de cop i comença a disminuir progressivament fins adoptar el seu valor inicial.

A continuació es mostra una simulació més simplificada d'aquestes dues neurones, on només es mostren únicament els moments en que es produeixen els impulsos neuronals. Això es fa per poder fer de manera més clara i ràpida la comparació amb els resultats obtinguts amb l'analitzador lògic.

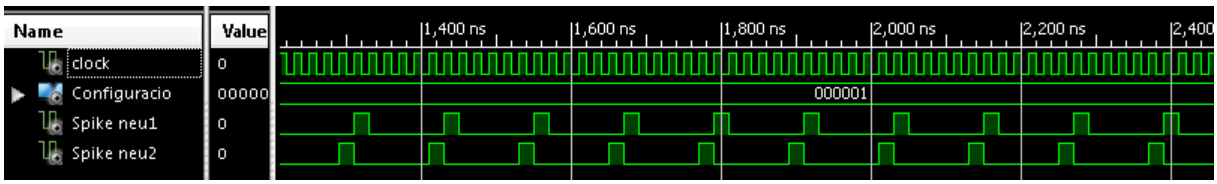

Figura 26. *Simulació dels impulsos de les dues primeres neurones de la primera configuració.*

Per la manera com estan configurades les dues neurones, s'estableix un ordre en el qual els impulsos de la segona neurona es produeixen just abans de produir-se a la primera. Els dos impulsos es donen cada 120ns.

Per poder finalitzar amb l'anàlisi d'aquesta primera part de la xarxa, es mostren els resultats obtinguts mitjançant l'analitzador lògic.

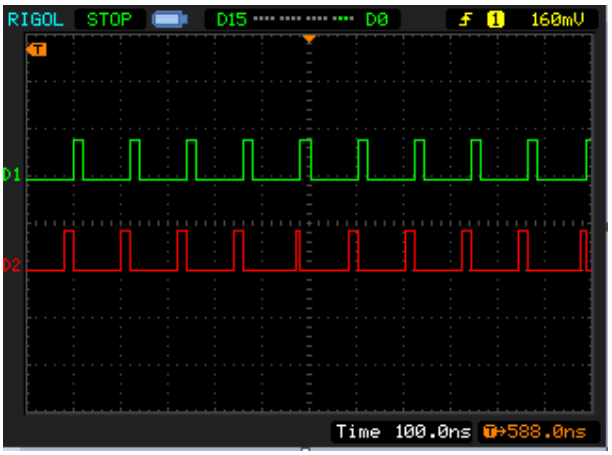

Figura 27. *Resultats obtinguts amb l'analitzador lògic de les dues primeres neurones de la primera configuració.*

Els moments en que es produeixen els impulsos són els mateixos que els vistos en les simulacions anteriors, es segueix exactament la mateixa seqüencia i en el

mateix ordre. Tant a la neurona 1 com a la 2 els impulsos es donen cada 120ns i duren 20ns, el que correspon a un cicle de rellotge.

La segona part de la xarxa neuronal està formada per les neurones 3 i 4, que treballen exactament que la primera part comentada anteriorment. Aquestes són les dades introduïdes pel Test Bench d'aquesta part:

- Entrada sinàptica de la neurona 3 (Is neu3) és 0000000000000001, que equival al valor decimal de 1.
- Entrada de fuga de la neurona 3 (Ie neu3) és 0000000000000010, que equival al valor decimal de 2.
- Llindar de la neurona 3 (Llindar neu3) és 0000000000000111, que equival al valor decimal de 7.
- Període refractari de la neurona 3 (PR neu3) és 0000000000000011, que equival al valor decimal de 3.
- Retard de la entrada sinàptica de la neurona 3 (Retard neu3) és 00000100, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de tres cicles de rellotge.
- Entrada sinàptica de la neurona 4 (Is neu4) és 0000000000000010, que equival al valor decimal de 2.
- Entrada de fuga de la neurona 4 (Ie neu4) és 0000000000000011, que equival al valor decimal de 3.
- Llindar de la neurona 4 (Llindar neu4) és 0000000000000110, que equival al valor decimal de 6.
- Període refractari de la neurona 4 (PR neu4) és 0000000000000100, que equival al valor decimal de 4.
- Retard de la entrada sinàptica de la neurona 4 (Retard neu4) és 00000010, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de dos cicles de rellotge.

Les entrades sinàptiques i de fuga són igual de petites que a les dues primeres neurones, però ara hi ha llindars una mica més elevats. Al accionat manualment es carreguen les entrades i es mantenen de forma constant fins que hi ha un impuls. Les úniques entrades que no són constants tornen a ser les sinàptiques. En el cas de la neurona 3, arriba tres cicles de rellotges més d'haver activat l'Enable, a causa del retard fixat amb el Test Bench. La neurona 4 rep l'entrada sinàptica dos cicles de rellotge més tard de produir-se l'impuls a la neurona 3. Es pot dir que els retards funcionen correctament. Al igual que succeeix amb les neurones 1 i 2, les entrades sinàptiques són petites i no fan variar la freqüència amb la qual es van succeint els impulsos neuronals.

Un cop es produeix l'impuls a una neurona, el llindar es dispara. A la neurona 3 passa de tenir un valor de 7 fins a 10, a causa del període refractari decimal de 3 que si li afegeix. A la neurona 4 el llindar passa de valor 6 a 10, ja que el període refractari val 4.

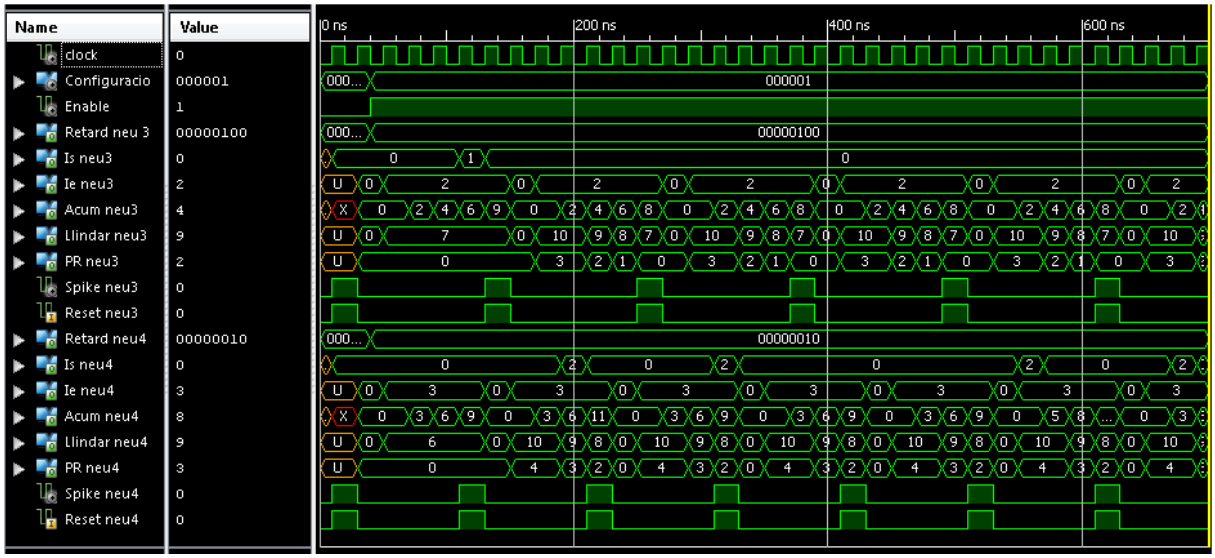

Figura 28. *Simulació de les neurones 3 i 4 de la primera configuració.*

Ara es mostra la simulació únicament amb els impulsos de les neurones 3 i 4, per així veure de manera més clara quina relació guarden entre els moments en que es produeixen i comparar amb els resultats físics.

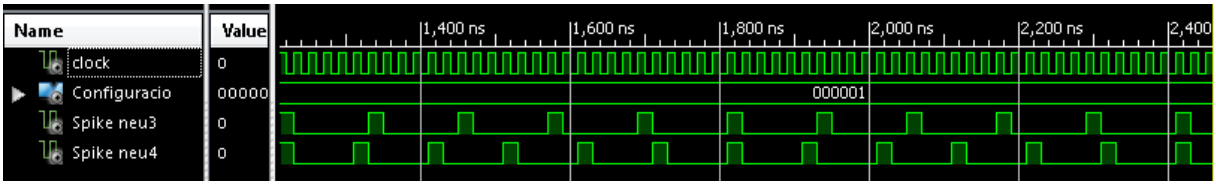

Figura 29. *Simulació dels impulsos de les neurones 3 i 4 de la primera configuració.*

Els impulsos de la neurona 3 es produeixen cada 120ns i els de la neurona 4 es donen una mica menys sovint, cada 100ns. Amb la següent captura comprova si amb l'analitzador lògic s'obtenen els mateixos resultats.

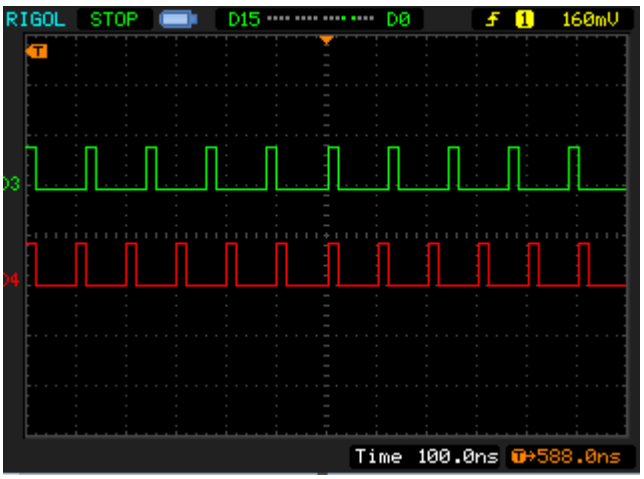

Figura 30. *Resultats obtinguts amb l'analitzador lògic de les neurones 3 i 4 de la primera configuració.*

Els impulsos es produeixen exactament de la mateixa manera que a les simulacions, cada 120ns a la primera neurona i cada 100ns a la segona. A més, s'ha capturat un moment del procés en el que els impulsos es troben en la mateixa posició l'un respecte l'altre que en la simulació anterior, de manera que, fins ara, els resultats obtinguts són correctes i es pot dir que el sistema funciona correctament com s'havia previst.

A la última part de l'anàlisi es fa una unificació de les dues primeres. Al igual que succeeix amb les connexions entre les neurones 1 i 2 i les neurones 3 i 4, ara s'estableix una unió entre les neurones 2, 4 i 5. Quan a la neurona 2 s'hi produeix un impuls, s'envia una primera entrada sinàptica cap a la neurona 5. La segona entrada sinàptica es rep en el moment en que es dona un impuls a la neurona 4. D'aquesta manera, es tanca el sistema, de manera que la neurona 5 dependrà dels impulsos experimentats per les neurones 2 i 4, mentre aquestes depenen dels impulsos de les neurones 1 i 3 respectivament. Els valors de les variables d'aquesta nova neurona 5 són els següents:

- Primera entrada sinàptica de la neurona 5 (Is1 neu5) és 0000000000000001, que equival al valor decimal de 1.
- Segona entrada sinàptica de la neurona 5 (Is2 neu5) és 0000000000000011, que equival al valor decimal de 3.
- Entrada de fuga de la neurona 5 (Ie neu5) és 0000000000000011, que equival al valor decimal de 3.
- Llindar de la neurona 5 (Llindar neu5) és 0000000000000101, que equival al valor decimal de 5.
- Període refractari de la neurona 5 (PR neu5) és 0000000000000011, que equival al valor decimal de 3.
- Retard de la primera entrada sinàptica de la neurona 5 (Retard1 neu5) és 00000010, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de dos cicles de rellotge.
- Retard de la segona entrada sinàptica de la neurona 5 (Retard2 neu5) és 00000001, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de un cicle de rellotge.

La següent simulació mostra el procés en que la neurona 5 experimenta impulsos al superar un llindar que es bastant petit comparat amb el valor de les seves entrades.

Juntament amb les dades de la neurona 5, també es representen els impulsos de les neurones 2 i 4 per tal de tenir la referència del moment a partir de qual s'envien els senyals de les entrades sinàptiques cap a aquesta última neurona de la xarxa dissenyada.

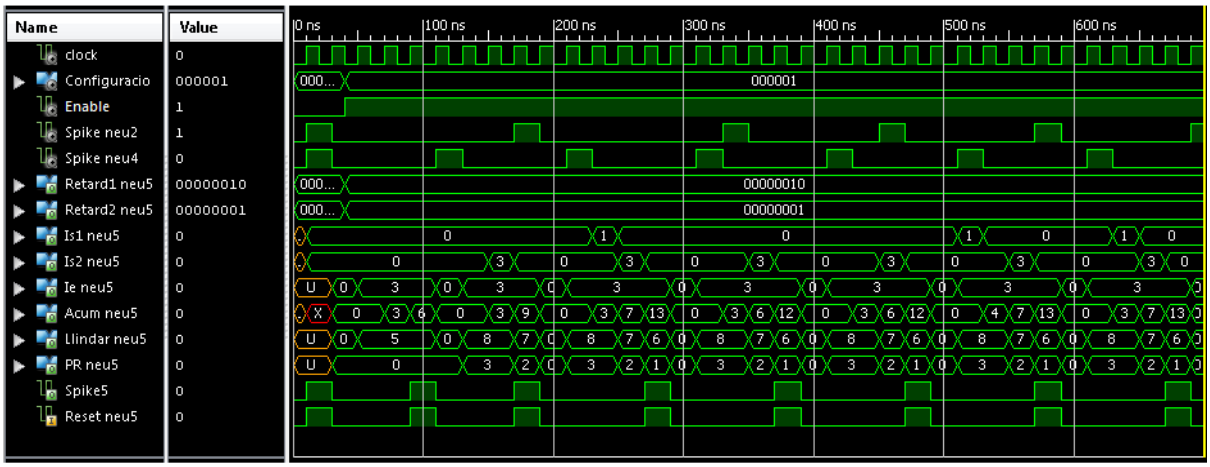

Figura 31. *Simulació de les neurones 2, 4 i 5 de la primera configuració.*

A partir de que hi ha un impuls a la neurona 2, es triga 2 cicles de rellotge en arribar la primera entrada sinàptica a la neurona 5. Per un altre banda, la segona entrada sinàptica arriba només un cicle de rellotge més tard de produir-se el impuls a la neurona 4. Això vol dir que els retards estan actuant correctament.

A cada cicle de rellotge entra una entrada de fuga de 3, cosa que fa es superi el llindar inicial de 5 amb facilitat. Quan això succeeix, el llindar passa a valer 8 després al afegir-se el període refractari de 5. A partir d'aquí, el llindar disminueix poc a poc però, abans de tornar de nou al seu valor normal, es tornen a produir impulsos de nou. La entrada sinàptica es petita, això fa que quan aquesta arriba, no influència gairebé res en el moment en que es dona l'impuls.

Es realitza la comparació de la simulació amb els resultats físics mitjançant, com s'ha fet amb les dues primeres parts de la xarxa, la simulació dels impulsos neuronals.

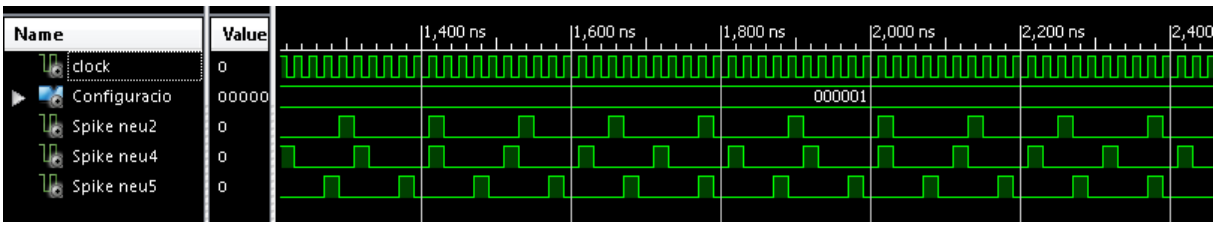

Figura 32. *Simulació dels impulsos de les neurones 2, 4 i 5 de la primera configuració.*

Els impulsos de la neurona 2 es produeixen cada 120ns, i els de la neurona 4 i 5 cada 100ns. Amb la captura dels tres canals digitals de vistos a l'oscil·loscopi es comprovar si els resultats coincideixen amb els vistos a la simulació o no. S'ha captat just el moment en que els impulsos es troben en la mateixa posició els uns respecte els altres per realitzar una valoració fiable.

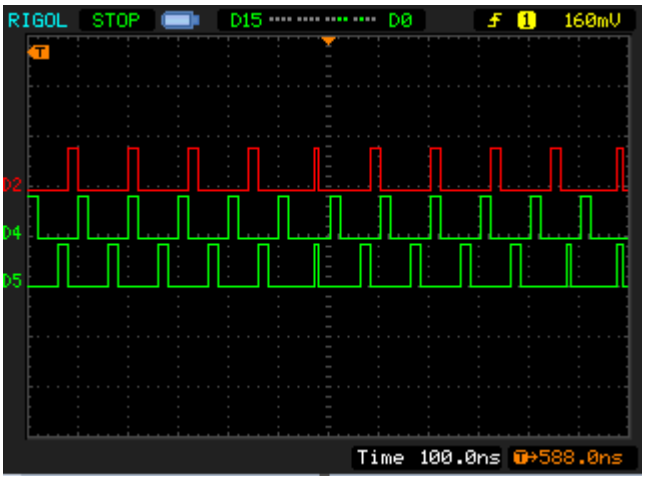

Figura 33. *Resultats obtinguts amb l'analitzador lògic de les neurones 2, 4 i 5 de la primera configuració.*

Els impulsos de la neurona 2 es produeixen cada 120ns i els de la neurona 4 cada 100ns, com s'havia comprovat en anteriorment quan s'ha estudiat les seves parts corresponents de la xarxa neuronal. A més, la neurona 5, que és la que sobretot interessa en aquesta part final de l'anàlisi de resultats, també experimenta impulsos cada 100ns com s'ha vist a la simulació prèvia.

S'ha vist que totes les neurones experimenten impulsos de la mateixa manera que es veu a les simulacions, per tant tots els elements funcionen de forma correcta i la implementació del codi a la placa Spartan ha estat realitzada de forma satisfactòria per aquesta primera configuració de treball.

Per acabar, es representen les simulacions i els resultats experimentals de les cinc neurones de la xarxa a la vegada amb els seus impulsos, per veure quina forma global de funcionament tindria el conjunt que forma el sistema amb totes les seves connexions.

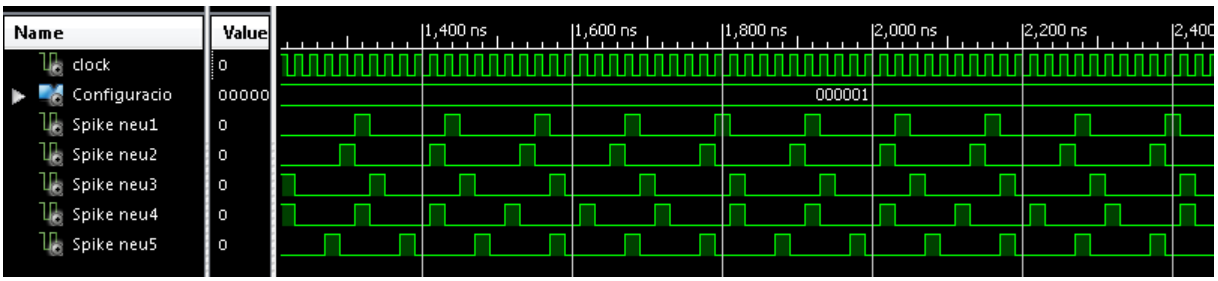

Figura 34. *Simulació dels impulsos de les cinc neurones de la primera configuració.*

Un cop més, a la hora de treure per la pantalla de l'oscil·loscopi els impulsos neuronals, s'ha buscat un moment concret en que la posició dels senyals sigui la mateixa que la que s'obté amb el Xilinx Simulator Isim, donant així la confirmació amb fiabilitat de que els resultats que es veu coincideixen i són correctes.

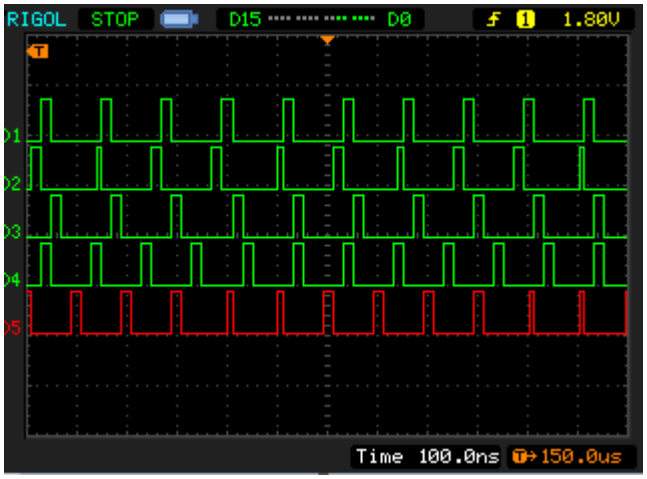

Figura 35. *Resultats obtinguts amb l'analitzador lògic de les cinc neurones de la primera configuració.*

Comparant les dues imatges, tant les freqüències en que es donen els impulsos com la posició dels diferents senyals coincideixen.

Taula 2. *Temps que transcorre entre impulsos a les diferents neurones amb la primera configuració.*

	Temps ISim (ns)	Temps LA (ns)
Neurona 1	120,00	120,00
Neurona 2	120,00	120,00
Neurona 3	120,00	120,00
Neurona 4	100,00	100,00
Neurona 5	100,00	100,00

Es dona doncs per finalitzat l'estudi dels resultats de la primera configuració, arribant a una valoració final positiva ja que totes les proves han sigut satisfactòries i la part pràctica coincideix amb les simulacions obtingudes a partir del codi VHDL que s'ha implementat a la placa.

6.3.2. Configuració 000010

La segona configuració es tracta d'una xarxa semblant a la primera, amb petites diferències que es van comentat a la part que correspongui de l'anàlisi del sistema que s'ha realitzat. De la mateixa manera que s'ha fet en la primera configuració, es fa estudi part per part de la xarxa neuronal. Primer de tot s'observa el comportament de les neurones 1 i 2, que tenen els següents valors per aquesta nova configuració:

- Entrada sinàptica de la neurona 1 (Is neu1) és 0000000000000010, que equival al valor decimal de 2.
- Entrada de fuga de la neurona 1 (Ie neu1) és 0000000000000001, que equival al valor decimal de 1.

- Llindar de la neurona 1 (Llindar neu1) és 0000000000001000, que equival al valor decimal de 8.
- Període refractari de la neurona 1 (PR neu1) és 0000000000000010, que equival al valor decimal de 2.
- Retard de la entrada sinàptica de la neurona 1 (Retard neu1) és 00000001, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de un cicle de rellotge.
- Entrada sinàptica de la neurona 2 (Is neu2) és 0000000000000011, que equival al valor decimal de 3.
- Entrada de fuga de la neurona 2 (Ie neu2) és 0000000000000010, que equival al valor decimal de 2.
- Llindar de la neurona 2 (Llindar neu2) és 0000000000001001, que equival al valor decimal de 9.
- Període refractari de la neurona 2 (PR neu2) és 0000000000000101, que equival al valor decimal de 5.
- Retard de la entrada sinàptica de la neurona 2 (Retard neu2) és 00010000, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de cinc cicles de rellotge.

Els llindars d'aquestes dues neurones són més alts que els de la primera configuració. Les entrades de la neurona 2 són també més grans, però les de la neurona 1 segueixen sent igual petites, això vol dir que els impulsos han de succeir menys sovint.

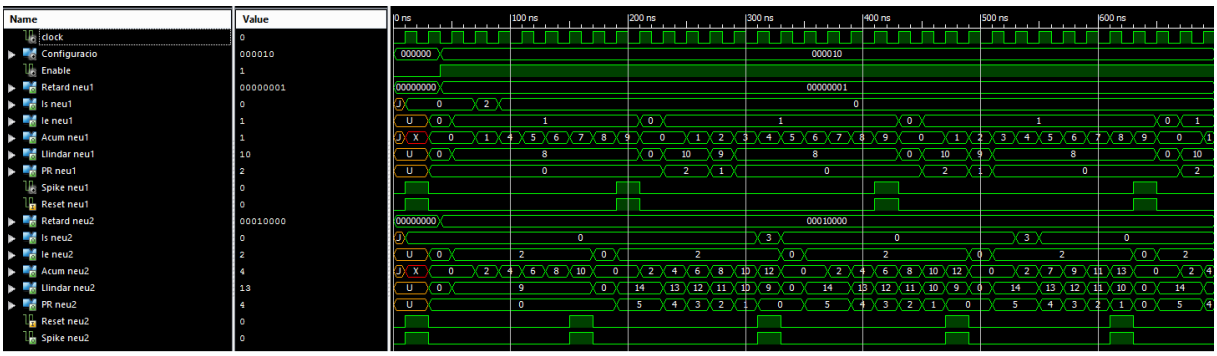

Figura 36. *Simulació de les neurones 1 i 2 de la segona configuració.*

Com a novetat respecte la primera configuració, hi ha un retard més grans que els que s'han vist fins ara, ja que la entrada sinàptica de la neurona 2 arriba amb un retard de fins a 5 cicles de rellotge. Per contra, el retard de la neurona 1 es de només un cicle de rellotge.

Degut a que la entrada sinàptica de la neurona 2 té un valor de 3 i és més gran que la entrada de fuga, aquesta és bastant influent sobre el moment en que es produeix un impuls en aquesta neurona 2.

Amb la simulació dels impulsos es veu amb claredat cada quan es produeixen els impulsos i com es situen al llarg del temps els pics de la primera neurona respecte la segona.

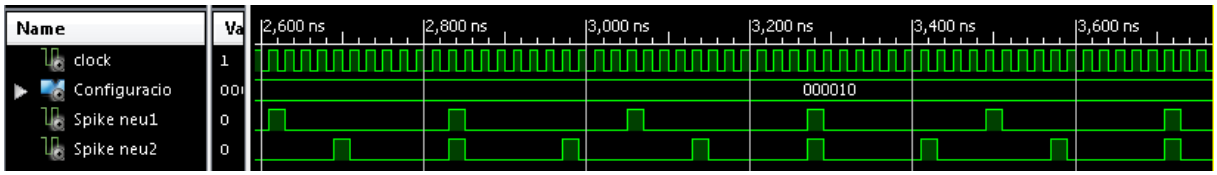

Figura 37. *Simulació dels impulsos de les neurones 1 i 2 de la primera configuració.*

Els impulsos de la neurona 1 es produeixen amb menys freqüència que els de la neurona 2, com s'ha comentat anteriorment, degut a les petites entrades que rep. Concretament, es produeix un impuls cada 220ns a la neurona 1 i cada 140ns o 160ns a la neurona 2, depenent de si arriba o no la entrada sinàptica provinent de l'impuls de la primera neurona.

A continuació es veuen els impulsos des de la pantalla de l'oscil·loscopi captats per l'analitzador lògic.

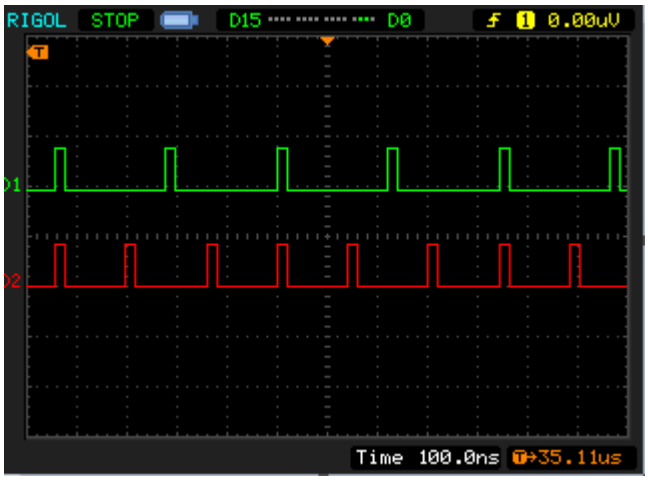

Figura 38. *Resultats obtinguts amb l'analitzador lògic de les neurones 1 i 2 de la segona configuració.*

La neurona 1, al igual que succeeix en la simulació, experimenta impulsos amb baixa freqüència comparat amb la neurona 2. Els impulsos es donen cada 220ns a la primera i cada 140ns o 160ns a la segona, pel cas de que arribi una entrada sinàptica respectivament. Per tant, el funcionament a la placa d'aquestes dues neurones es correcte d'acord amb el que s'esperava.

A continuació, es passa al segon bloc de neurones. Les neurones 3 i 4, connectades un cop més entre elles, tenen els següents valors:

- Entrada sinàptica de la neurona 3 (Is neu3) és 0000000000000110, que equival al valor decimal de 6.
- Entrada de fuga de la neurona 3 (Ie neu3) és 0000000000000010, que equival al valor decimal de 2.
- Llindar de la neurona 3 (Llindar neu3) és 0000000000001110, que equival al valor decimal de 14.
- Període refractari de la neurona 3 (PR neu3) és 0000000000000101, que equival al valor decimal de 5.

- Retard de la entrada sinàptica de la neurona 3 (Retard neu3) és 00000100, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de tres cicles de rellotge.
- Entrada sinàptica de la neurona 4 (Is neu4) és 0000000000000110, que equival al valor decimal de 6.
- Entrada de fuga de la neurona 4 (Ie neu4) és 0000000000000111, que equival al valor decimal de 7.
- Llindar de la neurona 4 (Llindar neu4) és 0000000000010100, que equival al valor decimal de 20.
- Període refractari de la neurona 4 (PR neu4) és 0000000000000111, que equival al valor decimal de 7.
- Retard de la entrada sinàptica de la neurona 4 (Retard neu4) és 00000000, voldrà dir que la entrada sinàptica arriba a la neurona sense cap cicle de rellotge de retard.

La neurona 3 té una entrada de fuga de valor 2 bastant petita comparat amb el seu llindar de 14, però cada cop que entrada una entrada sinàptica que val 6 el seu acumulador creix de cop i genera un impuls o es queda molt a prop. El període refractari no és massa gran, de manera que al llindar li dona temps a arribar al seu valor inicial abans de produir-se nous impulsos.

Pel que fa a la neurona 4, te un llindar gran comparat amb els vistos anteriorment, ja que el seu valor base es 20, però, per una altra banda, a aquesta neurona li arriben entra de fuga força altes, cosa que fa que els impulsos no siguin difícils de produir-se, fins i tot amb més regularitat que a la neurona 3. La entrada sinàptica d'aquesta neurona també és molt alta, això provoca que quan aquesta arriba l'acumulador pugi molt de cop i l'impuls estigui a prop de aparèixer. El període refractaria també és elevat, tant que no permet al llindar arribar al seu valor normal abans de que es doni un nou impuls.

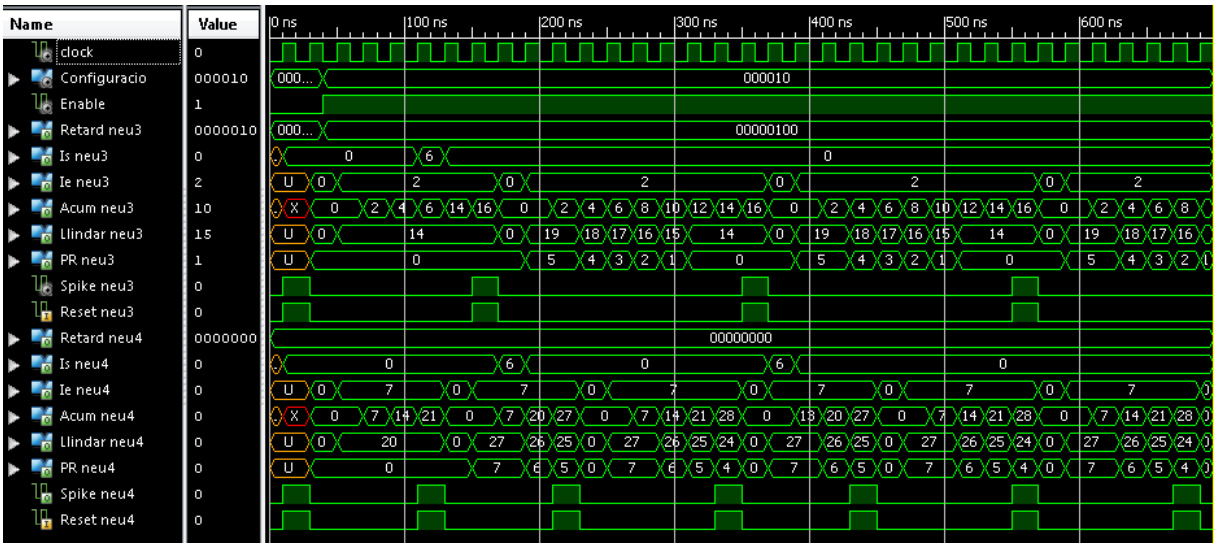

Figura 39. *Simulació de les neurones 3 i 4 de la segona configuració.*

A la següent imatge es veu millor la comparativa dels impulsos produïts per ambdues neurones.

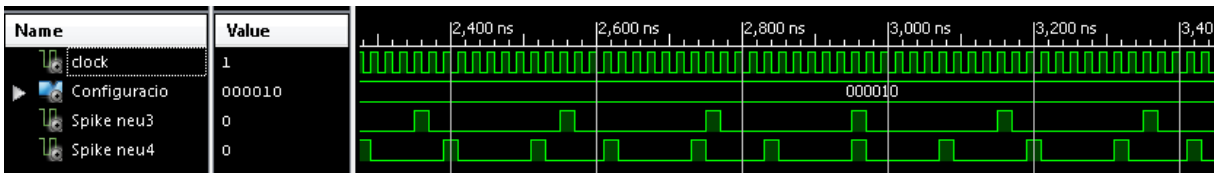

Figura 40. *Simulació dels impulsos de les neurones 3 i 4 de la segona configuració.*

Els impulsos de la neurona 3 es donen cada 200ns sempre, ja que la entrada sinàptica no apareix a no ser que sigui introduïda per l'usuari de forma manual. En canvi, com a la neurona 4 si que van arribant entrades sinàptiques provinents de la neurona 3, els impulsos poden donar-se cada més o menys temps. Concretament, si es dona el cas en que es rep una entrada sinàptica, l'impuls triga només 100ns des de l'anterior que s'ha donat. En canvi, si no arriba cap entrada sinàptica, les entrades de fuga fan que els impulsos triguin 120ns en arribar.

Amb l'analitzador lògic s'ha observat els resultats d'aquestes dues neurones treballant amb la segona configuració seleccionada.

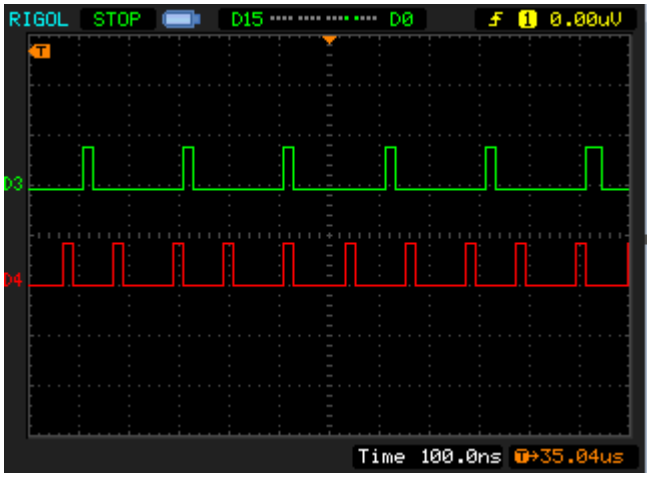

Figura 41. *Resultats obtinguts amb l'analitzador lògic de les neurones 3 i 4 de la segona configuració.*

De manera correcta, degut a les grans entrades de la neurona 4, apareixen més impulsos d'aquesta que de la neurona 3. Els temps són iguals que a les simulacions, ja que el primer senyal fa pics cada 200ns i el segon els fa cada 100ns si rep entrada sinàptica o cada 120ns si no ho fa.

Per acabar amb aquesta segona configuració, s'estudia la importància que tenen a la xarxa els impulsos de les neurones 2 i 4 vistes anteriorment. Quant es produeix en alguna de les dues, s'envia una entrada sinàptica cap a la última neurona del sistema, la neurona 5, que rep el senyal amb el retard que tingui assignat. La informació d'aquesta neurona és la següent:

- Primera entrada sinàptica de la neurona 5 (Is1 neu5) és 0000000000000111, que equival al valor decimal de 7.
- Segona entrada sinàptica de la neurona 5 (Is2 neu5) és 0000000000000010, que equival al valor decimal de 2.
- Entrada de fuga de la neurona 5 (Ie neu5) és 0000000000000001, que equival al valor decimal de 1.
- Llindar de la neurona 5 (Llindar neu5) és 0000000000001111, que equival al valor decimal de 15.
- Període refractari de la neurona 5 (PR neu5) és 0000000000000101, que equival al valor decimal de 5.
- Retard de la primera entrada sinàptica de la neurona 5 (Retard1 neu5) és 00000001, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de un cicle de rellotge.
- Retard de la segona entrada sinàptica de la neurona 5 (Retard2 neu5) és 00000010, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de dos cicles de rellotge.

La primera i segona entrada sinàptica de la neurona es enviada a partir de que es produeix el pic a la neurona 2 i 4 respectivament. Són entrades amb poc retard i bastant petites, al igual que la entrada de fuga. Si això se li suma que el llindar es força elevat, tenim una neurona que ha de rebre un nombre d'entrades elevat per produir un impuls, semblant al que succeeix amb la neurona 3.

A la següent simulació es mostra el comportament de la neurona 5, juntament amb els impulsos de les neurones 2 i 4, per tal de poder comprovar que les entrades sinàptiques 1 i 2 arriben amb el seu retard correcte, que es tracte de un i dos cicles de rellotge respectivament.

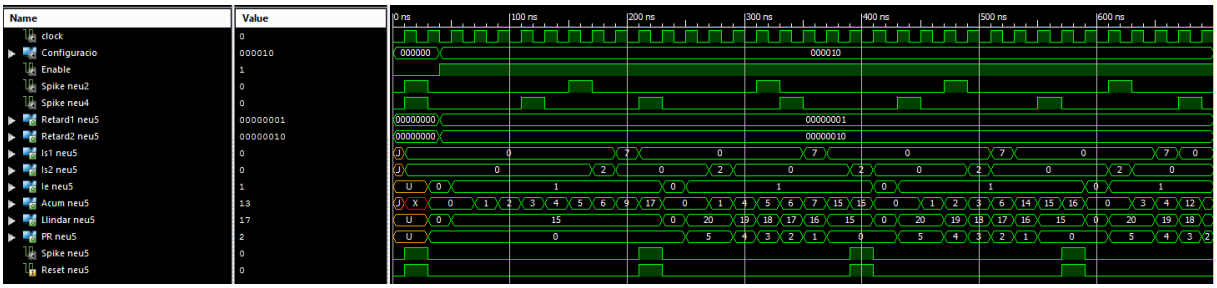

Figura 42. *Simulació de les neurones 2, 4 i 5 de la segona configuració.*

Les dues entrades sinàptiques arriben en el moment que toca a la neurona final i l'impuls es dona de manera correcta quan es supera el llindar de 15. L'acumulador sempre ha de superar el valor inicial de llindar per produir l'impuls, ja que quan es suma el període refractari de 5, aquest comença a disminuir i sempre arriba al llindar base abans de que les sumes superin el valor de 15.

Un cop més, la simulació dels impulsos mostra els senyals que més importen per tal de fer la comprovació de resultats obtinguts amb l'analitzador lògic.

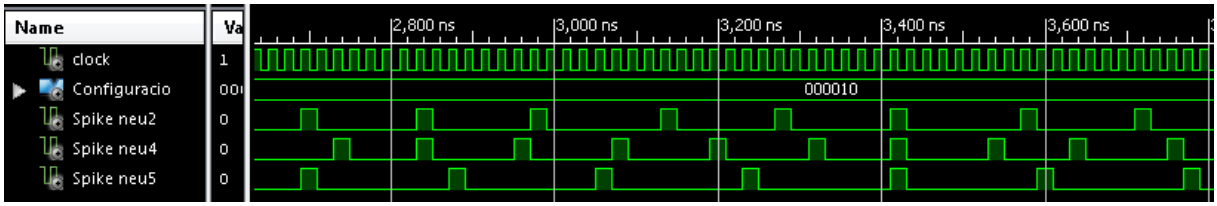

Figura 43. *Simulació dels impulsos de les neurones 2, 4 i 5 de la segona configuració.*

Com s'ha vist anteriorment, els impulsos de la neurona 2 es donen cada 140ns o cada 160ns, depenent de si rep entrada sinàptica provinent de la neurona 1 o 2. El mateix passa amb la neurona 4, depèn de la neurona 3 que a la que està connectada i produeix impulsos cada 100ns en el cas de que rebi entrada sinàptica o 120ns en casa que no ho faci. La nova neurona 5, per un altra banda, tot i rebre entrades sinàptiques provinents de dos llocs diferents, experimenta impulsos amb menys freqüència. Els seus impulsos es donen sempre cada 180ns, això es degut a que sempre rep una entrada sinàptica procedent de cada lloc abans de que aquests es produeixin i llavors el temps que triga entre cada pic es manté constant.

A continuació, la imatge vista des de l'oscil·loscopi que mostra els impulsos de les neurones 2, 4 i 5. Es tracta d'un instant que coincideix amb el moment en que es troben les tres neurones vistes en la figuració de la simulació anterior, d'aquesta manera es verifica que tot funciona com hauria i els resultats es poden donar com totalment correctes.

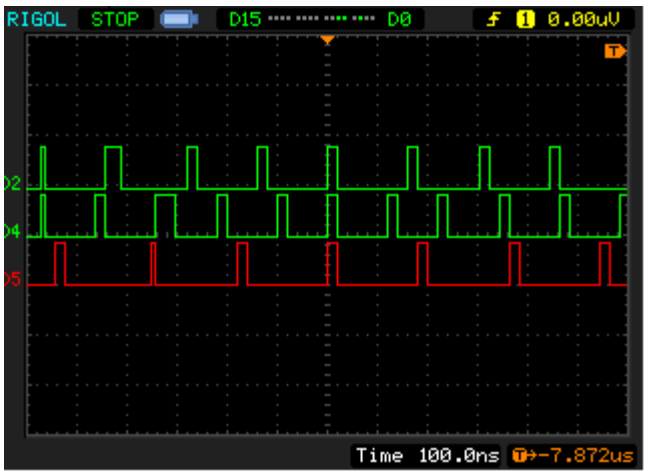

Figura 44. *Resultats obtinguts amb l'analitzador lògic de les neurones 2, 4 i 5 de la segona configuració.*

Aquests tres senyals digitals demostren, un cop més, que els resultats encaixen amb el que s'esperava a partir del que s'ha vist a les simulacions, ja que la neurona 5 produeix impulsos cada 180ns, la neurona 2 cada 140ns i 160 i la neurona 4 cada 100ns i 120ns.

Ja per acabar amb l'estudi de la segona configuració, al igual que s'ha fet amb la primera, es mostren els resultats de les cinc neurones que forma la xarxa a la vegada.

Primer es té la simulació obtinguda amb el Xilinx Simulator ISim, on únicament representem els impulsos neuronals de la xarxa.

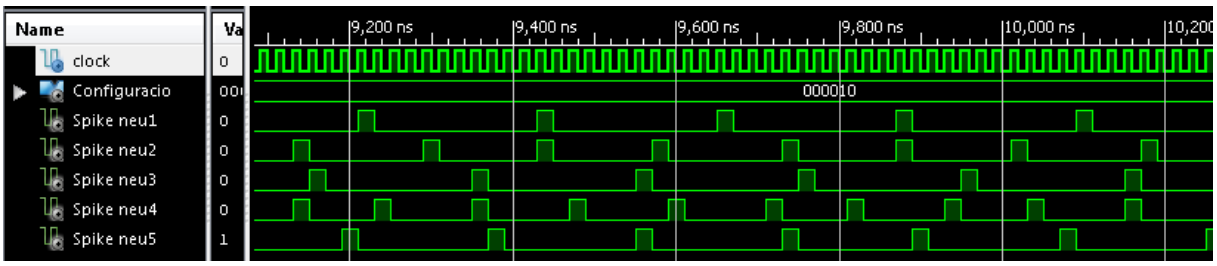

Figura 45. *Simulació dels impulsos de les cinc neurones de la segona configuració.*

Un cop simulat, s'implementa a la placa i s'observen els mateixos cinc senyals captats amb l'analitzador lògic. El capta la pantalla del mateix moment en que es troben treballen les neurones a la simulació anterior.

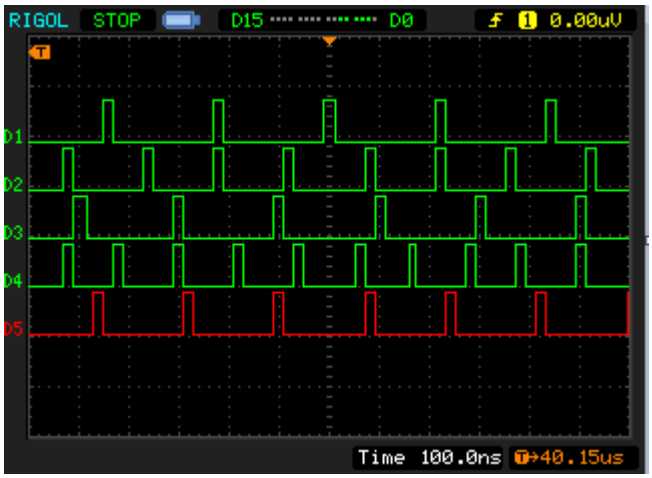

Figura 46. *Resultats obtinguts amb l'analitzador lògic de les cinc neurones de la segona configuració.*

La freqüència a la que es produeixen els impulsos són exactament les mateixes i el moment en que es dona cada pic respecte el moment en que apareixen els altres coincideix. La taula comparativa dels temps dels impulsos vistos en la simulació i en l'analitzador lògic demostra que la segona configuració funciona de forma correcta.

Taula 3. *Temps que transcorre entre impulsos a les diferents neurones amb la segona configuració.*

	Temps ISim (ns)	Temps LA (ns)
Neurona 1	220,00	220,00
Neurona 2	140,00-160,00	140,00-160,00
Neurona 3	100,00	100,00
Neurona 4	100,00-120,00	100,00-120,00
Neurona 5	180,00	180,00

Per tant, es dona com a verificada a aquesta segona configuració neuronal i queda demostrat que pot funcionar com una xarxa de manera correcta, tenint les neurones les seves connexions realitzades i treballen donant resultats satisfactoris.

6.3.3. Configuració 000100

La última configuració que s'estudia es la que té les entrades, tant sinàptiques com de fuga, i els llindars més elevats. Aquest tipus de xarxa demostra que també es pot simular xarxes amb connexions neuronals que envien entrades de pes elevat, cosa que no es veia de manera tant clara a les configuracions anteriors. Es pot dir que amb l'estudi d'aquesta configuració s'hauran vist les diferents opcions de xarxes neuronals que es poden trobar besants en el model treball a aquest projecte, amb entrades, llindars i retards de diferents tipus.

Un cop, es realitza un anàlisi per parts de la xarxa neuronal per tal de poder obtenir uns resultats desglossats i poder fer un estudi més concret de cada element del sistema. La primera de les parts està formada per les neurones 1 i 2, connectades entre elles. Els elements d'aquesta d'aquestes neurones tenen els següents valors:

- Entrada sinàptica de la neurona 1 (Is neu1) és 0000000000000011, que equival al valor decimal de 3.
- Entrada de fuga de la neurona 1 (Ie neu1) és 0000000000000110, que equival al valor decimal de 6.
- Llindar de la neurona 1 (Llindar neu1) és 0000000000011001, que equival al valor decimal de 25.
- Període refractari de la neurona 1 (PR neu1) és 0000000000001100, que equival al valor decimal de 12.
- Retard de la entrada sinàptica de la neurona 1 (Retard neu1) és 00000100, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de tres cicles de rellotge.
- Entrada sinàptica de la neurona 2 (Is neu2) és 0000000000000111, que equival al valor decimal de 7.
- Entrada de fuga de la neurona 2 (Ie neu2) és 0000000000001101, que equival al valor decimal de 13.
- Llindar de la neurona 2 (Llindar neu2) és 0000000000011000, que equival al valor decimal de 24.
- Període refractari de la neurona 2 (PR neu2) és 0000000000001000, que equival al valor decimal de 8.
- Retard de la entrada sinàptica de la neurona 2 (Retard neu2) és 00000001, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de un cicle de rellotge.

A les dues primeres neurones hi ha llindars molt alts, de 25 i 24, que són complementats amb períodes refractaris també elevats de 12 i 8. Anteriorment s'havia vist algun llindar d'aquestes dimensions, però aquest cop apareixen

entrades de dimensions també molt grans, com la entrada sinàptica i de fuga de la neurona 2, amb un valor decimal de 7 i 13 respectivament. Les entrades de la neurona 1 són semblants a les vistes anteriorment.

Es realitza la simulació de la manera de treballar que té aquesta primera part de la xarxa, on es pot apreciar quina es la interacció que tenen entre elles.

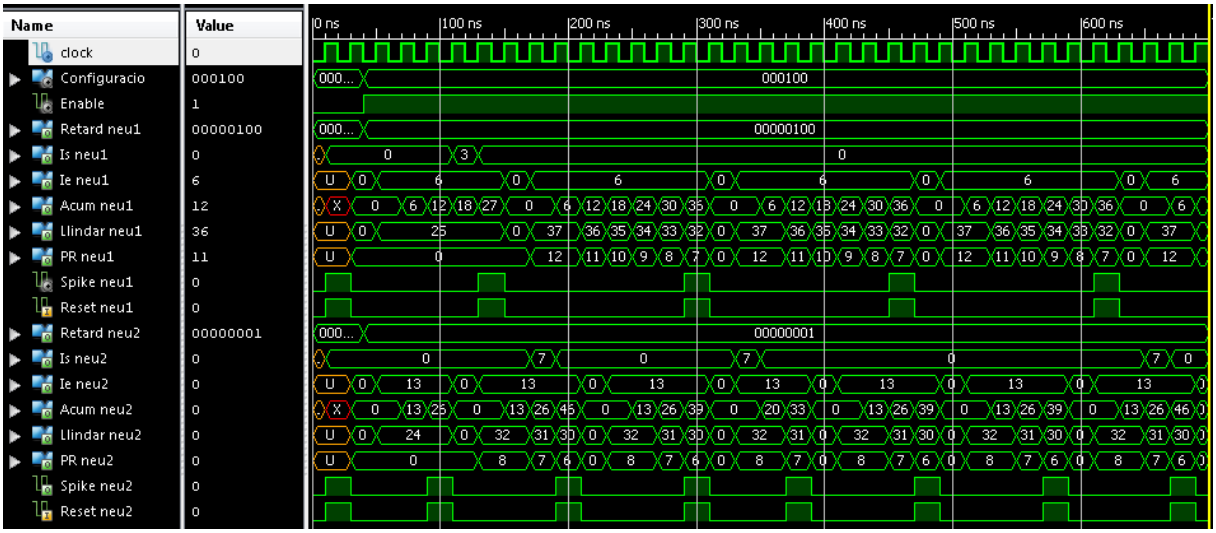

Figura 47. *Simulació de les neurones 1 i 2 de la tercera configuració.*

Tant a la neurona 1 com la 2, l'acumulador d'entrades va creixent amb bastant rapidesa degut a les grans entrades de fuga que es reben. Els llindars doncs, tot i ser molt alts, no triguen massa temps en ser superats i es produeixen impulsos bastant sovint. En el cas concret de la neurona 2, hi entra l'entrada de fuga més alta que s'ha vist fins al moment, això fa que els impulsos es produeixen amb una freqüència molt elevada comparat amb la neurona 1, tot i aquesta tenir un llindar molt semblant i una entrada de fuga també bastant gran. L'elevat període refractari fa que no s'arribi al llindar inicial entre impuls i impuls a cap de les dues neurones.

Pel que fa a les entrades sinàptiques, en els dos casos arriben a l'instant correcte, trigant tres cicles de rellotge respecte el moment en que hauria d'arribar sense retard a la neurona 1 i només un cicle de rellotge a la neurona 2.

La simulació dels impulsos neuronals de les dues primeres neurones permet mesurar amb facilitat amb quina freqüència es produeixen els impulsos.

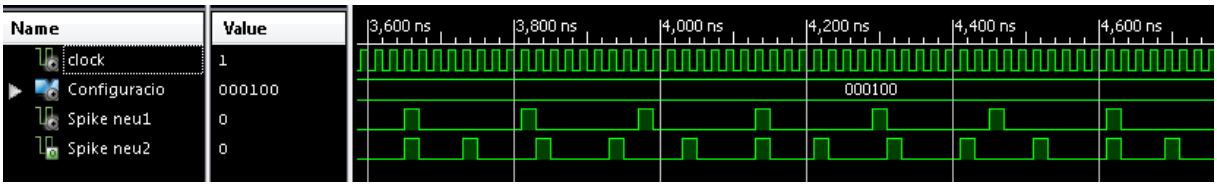

Figura 48. *Simulació dels impulsos de les neurones 1 i 2 de la tercera configuració.*

Com s'ha comentat abans, la neurona 2 experimenta impulsos amb molta facilitat, gairebé es produeixen el doble que a la neurona en la mateixa franja de temps. La neurona 1 fa pics exactament cada 160ns, mentre que a la neurona 2

es triga en produir-se només 80ns si rep entrada sinàptica provinent de la primera neurona i 100ns si no arriba cap altre entrada més a part de les de fuga.

A continuació, es mostra la primera de les captures de l'oscil·loscopi captades per l'analitzador lògic pertanyent a aquesta tercera configuració. Al igual que a la simulació anterior, es mostren els impulsos produïts per la neurona 1 i la neurona 2. De la mateixa manera que s'ha fet a les comparacions anteriors, es mostra un tram del treball neuronal que coincideix amb el que es veu a la simulació dels impulsos realitzada mitjançant el Xilinx Simulator ISim.

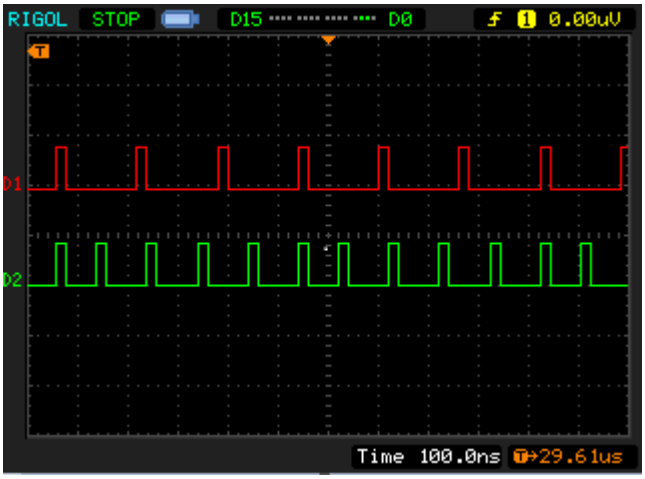

Figura 49. *Resultats obtinguts amb l'analitzador lògic de neurones 1 i 2 de la tercera configuració.*

Com es pot veure, els resultats d'aquesta primera part de l'anàlisi de la xarxa neurona dona un resultats satisfactoris, ja que, tant a la simulació com als resultats físics, els impulsos neuronals es van succeint de la mateixa manera a les dues primeres neurones del sistema. L'oscil·loscopi mostra els dos canals digitals on es confirma que els impulsos de neurona 1 es donen cada 160ns i que els de la neurona 2 apareixen cada 100ns si no arriba cap entrada sinàptica o 80ns en cas de que si hi arribin.

Un cop confirmat el correcte funcionament d'aquest primer bloc de neurones, es passa a estudiar el següent format per les neurones 3 i 4 que treballen amb aquesta mateixa tercera configuració. El sistema és el mateix, quan la neurona 3 experimenta un impuls s'envia una nova entrada sinàptica cap a la neurona 4. Els elements que formen part d'aquestes noves neurones són els següents:

- Entrada sinàptica de la neurona 3 (Is neu3) és 0000000000000101, que equival al valor decimal de 5.
- Entrada de fuga de la neurona 3 (Ie neu3) és 0000000000000101, que equival al valor decimal de 5.
- Llindar de la neurona 3 (Llindar neu3) és 0000000000011111, que equival al valor decimal de 31.
- Període refractari de la neurona 3 (PR neu3) és 0000000000000100, que equival al valor decimal de 4.
- Retard de la entrada sinàptica de la neurona 3 (Retard neu3) és 00010000, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de cinc cicles de rellotge.

- Entrada sinàptica de la neurona 4 (Is neu4) és 0000000000000011, que equival al valor decimal de 3.
- Entrada de fuga de la neurona 4 (Ie neu4) és 0000000000000001, que equival al valor decimal de 1.
- Llindar de la neurona 4 (Llindar neu4) és 0000000000010000, que equival al valor decimal de 16.
- Període refractari de la neurona 4 (PR neu4) és 0000000000001001, que equival al valor decimal de 9.
- Retard de la entrada sinàptica de la neurona 4 (Retard neu4) és 00000000, voldrà dir que la entrada sinàptica arriba a la neurona sense cap cicle de rellotge de retard.

A diferència de les dues primeres neurones, aquest segon bloc hi trobem neurones amb entrades molt petites respecte als seus llindars, per tant el número de impuls que es produiran serà bastant més reduït que el vist anteriorment. Ara els llindars si que els hi dona temps a arribar als seus valors inicials abans que es vagin repetint els pics, sobretot a la neurona 3, on s'arriba a aquest nivell molt ràpid i es manté durant més temps abans que es produeix un pic degut al seu petit període refractari.

Les entrades sinàptiques arriben a les seves neurones en el moment adequat, ja que a la neurona 3 triga just cicles de rellotge a partir de que l'usuari l'introdueix manualment i a la neurona 4 no hi ha cap tipus de retard en arribar des de que es produeix l'impuls a la neurona 3.

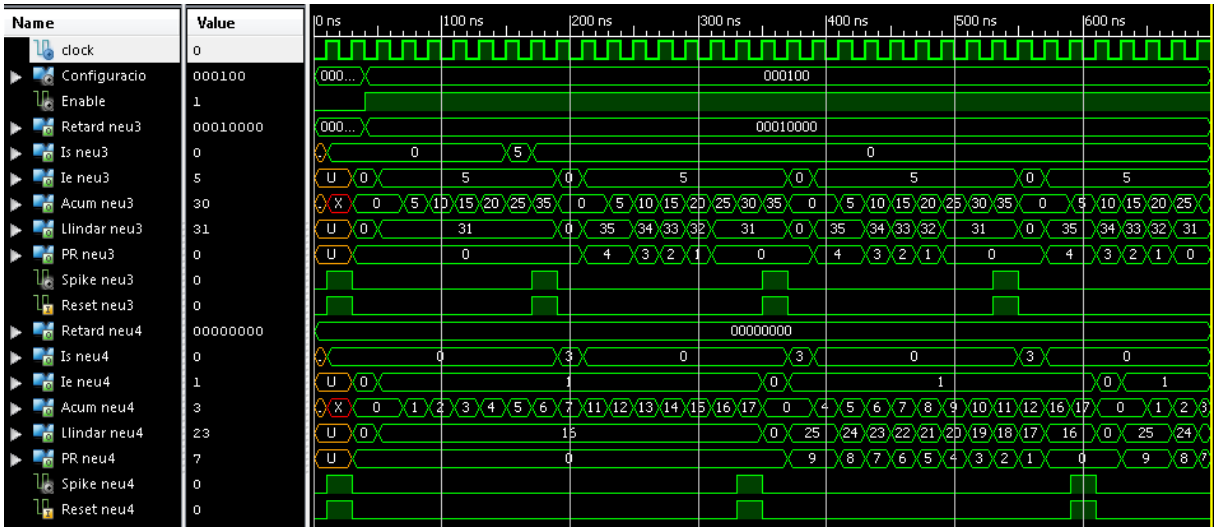

Figura 50. *Simulació de les neurones 3 i 4 de la tercera configuració.*

Es simplifica la figura anterior i s'estudia el comportament dels impulsos de cada neurona a partir de la següent simulació on només aquests són representat i deixen de mostrar la resta d'elements neuronals, que no són importants per poder comparar els resultats obtinguts amb l'analitzador lògic al laboratori.

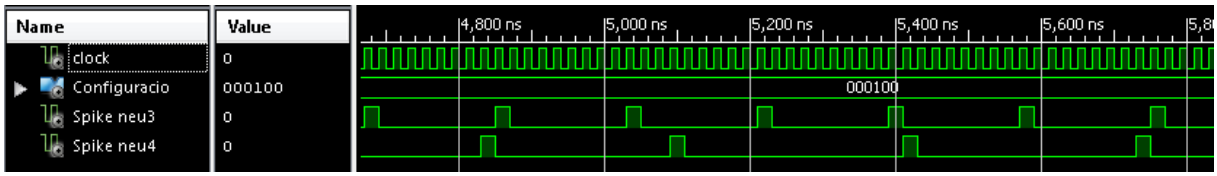

Figura 51. *Simulació dels impulsos de les neurones 3 i 4 de la tercera configuració.*

La neurona 3 experimenta impulsos cada 180ns, mentre que la neurona 4, amb entrades sinàptiques i de fuga molt més petites, produeix 260ns si estan arribant entrades sinàptiques de la neurona 3 i 320ns si només se li sumen entrades de fuga al seu acumulador.

Com es pot apreciar, hi ha una diferència de tres cicles de rellotge entre els dos temps en que es poden donar els impulsos de la neurona 4, això es degut a que la entrada sinàptica té un valor de 3, és a dir, el triple del que val la entrada de fuga, per tant, aquesta entrada provinent de la neurona 3 és molt influent a l'hora de produir-se els pics.

Mitjançant l'oscil·loscopi, es mostren els senyals digitals que representen els impulsos de les neurones 3 i 4 i es procedeix a fer la verificació dels resultats per veure si el sistema segueix treballant correctament amb la tercera configuració en aquest segon bloc neuronal.

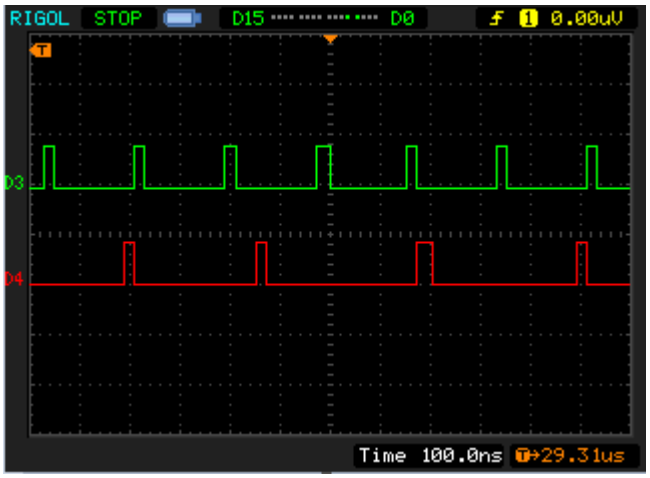

Figura 52. *Resultats obtinguts amb l'analitzador lògic de neurones 3 i 4 de la tercera configuració.*

Tant els impulsos de la neurona 3 com els de la neurona 4 es produeixen correctament tal qual s'esperava segons la simulació anterior. Es veu com la neurona 3 té pics cada 180ns, mentre la neurona 4 els té cada 260ns quan arriba entrada sinàptica procedent de la neurona 3 i cada 320ns quan aquesta no hi arriba. Per tant, es pot dir que al igual que ha succeït al primer parell neuronal, en aquest segon bloc de la xarxa el funcionament es correcte i es verifica que el sistema s'ha implementat de manera satisfactòria a la placa.

Per acabar amb l'anàlisi de les diferents neurones de l'última configuració que s'estudia en aquest projecte, s'observa el comportament de l'última part. Aquest últim tram de la xarxa neuronal incorpora la neurona 5, connecta amb la neurona 2 i la neurona 4.

En el moment en que es produeix un pic a la neurona 2 s'envia una primera entrada sinàptica cap a la última neurona. Succeeix el mateix quan es dona un impuls a la neurona 4. Aquestes entrades sinàptiques, al igual que succeeix amb la resta de neurones de la xarxa, han d'arribar al moment que els hi correspongui tenint en compte els retards que tinguin assignats.

Els valors que la tercera configuració assigna als elements de la neurona 5 són els mostrats a continuació:

- Primera entrada sinàptica de la neurona 5 (Is1 neu5) és 0000000000000111, que equival al valor decimal de 7.
- Segona entrada sinàptica de la neurona 5 (Is2 neu5) és 0000000000000101, que equival al valor decimal de 5.
- Entrada de fuga de la neurona 5 (Ie neu5) és 0000000000000111, que equival al valor decimal de 7.
- Llindar de la neurona 5 (Llindar neu5) és 0000000000001100, que equival al valor decimal de 12.
- Període refractari de la neurona 5 (PR neu5) és 0000000000000111, que equival al valor decimal de 7.
- Retard de la primera entrada sinàptica de la neurona 5 (Retard1 neu5) és 00000001, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de un cicle de rellotge.
- Retard de la segona entrada sinàptica de la neurona 5 (Retard2 neu5) és 00000010, voldrà dir que la entrada sinàptica arriba a la neurona amb un retard de dos cicles de rellotge.

Mitjançant el Xilinx Simulator ISim, es pretén mostrar el funcionament de la neurona 5 i, a la vegada, veure en quins moments es van produint els impulsos de les neurones 2 i 4 per comprovar que les entrades sinàptiques arriben al moment correcte.

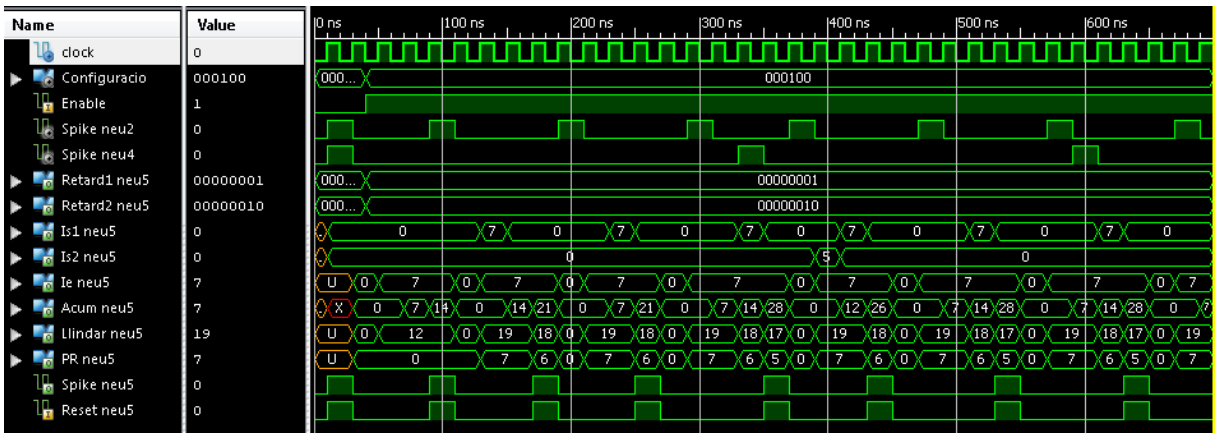

Figura 53. *Simulació de les neurones 2, 4 i 5 de la tercera configuració.*

La primera entrada sinàptica arriba un cicle de rellotge més tard de que es produeix l'impuls de la neurona 2, mentre que la segona ho fa després de dos cicles de rellotge de que la neurona 4 faci un pic. Com que aquests són els

retards que tenen assignades, les entrades sinàptiques funcionen correctament. La neurona 5 té unes entrades molt altes comparades amb el llindar, ja que aquest és de 14, les entrades sinàptiques tenen valor de 7 i 5 i la de fuga de 7. Això fa que sigui molt fàcil produir impuls i que el llindar s'estigui disparant constantment a causa del període refractari, de manera que mai arriba a valer el seu valor inicial de nou un cop s'ha realitza el primer impuls, com es pot veure a la simulació anterior.

A la següent simulació veiem només els impulsos neuronals de les neurones 2, 4 i 5 i així es fa més fàcil fer la comparació amb els resultats digitals que es veuran a l'oscil·loscopi més endavant.

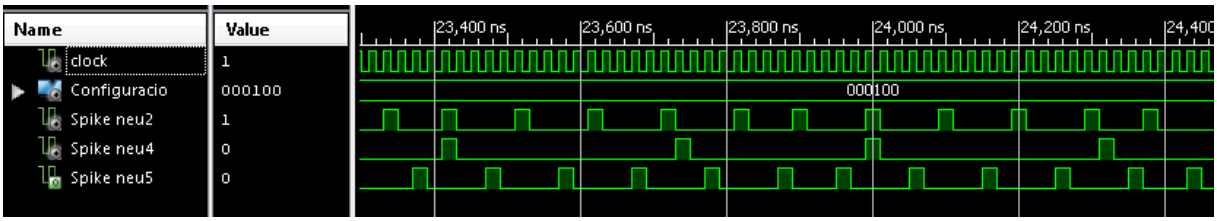

Figura 54. *Simulació dels impulsos de les neurones 2, 4 i 5 de la tercera configuració.*

Com ja s'havia vist anteriorment, la neurona 2 produeix pic cada 80ns o 100ns i la neurona 4 ho fa cada 260ns o 320ns, depenent si els hi arriba entrades sinàptiques de les seves respectives connexions. La neurona 5, com s'ha comentat anteriorment, té impulsos molt sovint provocats per un llindar petit, concretament tenen lloc cada 100ns si rep només la primera entrada sinàptica o 80ns si just rep les dues entrades sinàptiques, tot i que aquest cas es dona amb menys freqüència.

Ara es comprova que a partir dels senyals de sortida de la placa amb el codi implementat s'obtinguin exactament els mateixos resultats i, per tant, el funcionament d'aquesta última neurona de la xarxa neuronal sigui el correcte.

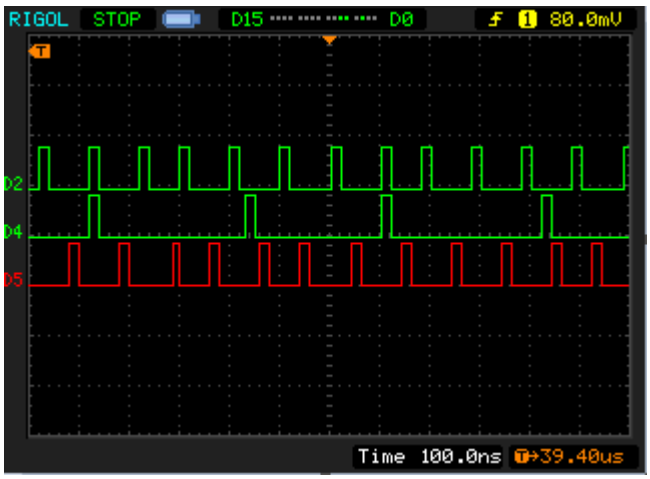

Figura 55. *Resultats obtinguts amb l'analitzador lògic de neurones 2, 4 i 5 de la tercera configuració.*

Aquesta captura mostra els senyals d'aquestes tres neurones treballant just al mateix moment en que es mostrava a la simulació dels tres impulsos i es veu que aquests es produeixen de la mateixa manera en les dues figures. La neurona

5 té pics cada 100ns i cada 80ns, depenent de si arriba només una entrada sinàptica o les dues.

Per acabar amb l'estudi de la tercera configuració de treball, es representen els cinc senyals corresponents a les cinc neurones que formen la xarxa neuronal, tant en forma de simulació com en captura de l'oscil·loscopi dels resultats físics en forma digital.

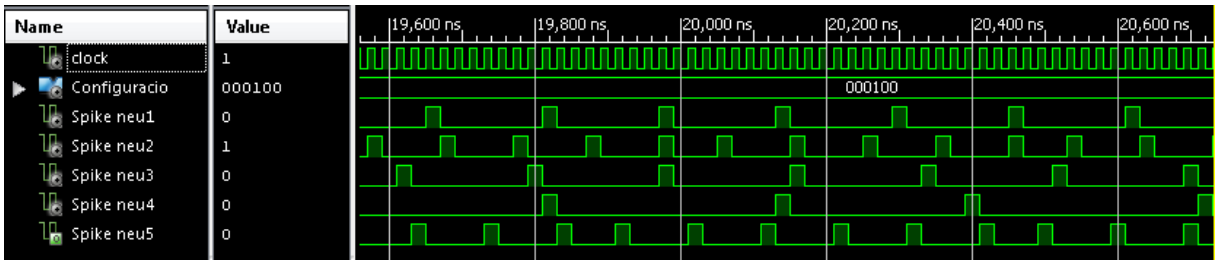

Figura 56. *Simulació de les cinc neurones de la tercera configuració.*

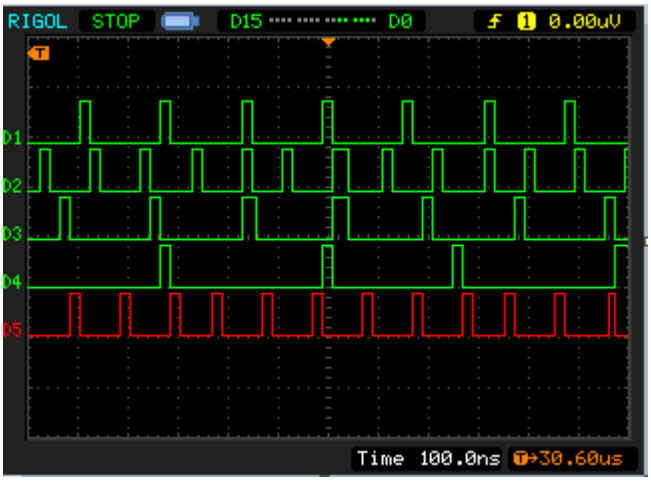

Figura 57. *Resultats obtinguts amb l'analitzador lògic de les cinc neurones de la tercera configuració.*

Amb aquestes darreres imatges, es fa la última comparació i verificació de resultats del present projecte. Les freqüències amb les que apareixen els impulsos neuronals de la xarxa amb la tercera configuració es mostren a la següent taula.

Taula 4. *Temps que transcorre entre impulsos a les diferents neurones amb la tercera configuració.*

	Temps ISim (ns)	Temps LA (ns)
Neurona 1	160,00	160,00
Neurona 2	80,00-100,00	80,00-100,00
Neurona 3	180,00	180,00
Neurona 4	260,00-320,00	260,00-320,00
Neurona 5	80,00-100,00	80,00-100,00

CAPÍTOL 7: CONCLUSIONS I TREBALL FUTUR

En aquest capítol es comenten les conclusions obtingudes un cop s'ha finalitzat la part pràctica del treball i es fa un anàlisi sobre el treball que s'espera realitzar en un futur a partir d'aquest projecte, com per exemple quines accions correctores es podrien aplicar o possibles ampliacions per tal d'aconseguir un millor resultat final.

7.1. Conclusions

Un cop finalitzada la verificació dels resultats experimentals obtinguts al laboratori, es pot donar com a finalitzat el projecte i es pot realitzar una valoració del treball realitzat i veure si s'han pogut complir tots els objectius marcats des de l'inici.

S'ha realitzat un estudi dels diferents models neuronals i xarxes d'impulsos. Gràcies a aquest treball previ s'han obtingut uns coneixements molt útils mitjançant els quals s'ha triat el model més adient pel disseny d'una xarxa eficaç i adaptativa.

Un cop realitzat l'anàlisi previ i triat el model a utilitzar, s'ha dissenyat la xarxa neuronal Integrate and Fire amb diferents configuracions. S'ha creat la descripció amb VHDL tal i com es va planejar a l'inici del projecte, quedant a la espera de realitzar les simulacions per comprovar el correcte funcionament del sistema.

Per tal de realitzar les simulacions, prèviament s'ha preparat el Test Bench per poder dur a terme totes les comprovacions que calgui. Després de realitzar

diferents proves i anar realitzant diferents canvis al codi, les simulacions finals realitzades amb el software Xilinx ISE han donat resultats satisfactoris que demostren que la xarxa funciona tal i com s'espera.

Després de finalitzar les simulacions, s'ha hagut d'implementar la descripció de la xarxa físicament per poder comprovar el seu funcionament experimentalment. S'ha optat per utilitzar el software *Adept* de la casa *Diligent* per carregar el codi al dispositiu lògic programable Spartan 3E-500 FG320. Després d'estudiar el software i crear el fitxers de càrrega corresponents, s'ha finalitzat aquest procés amb èxit.

Per últim, s'ha utilitzat els canals digitals de l'oscil·loscopi per poder obtenir els senyals de sortida de la placa corresponents als impulsos neuronals i comprovar que coincideixen amb les simulacions realitzades anteriorment. S'ha realitzat la verificació per tres configuracions de treball neuronal diferents, obtenint en cadascuna d'elles resultats experimentals correctes, ja que la freqüència en que es produeixen impulsos coincideixen en tots els casos vistos. Per tant, queda demostrat que el codi VHDL està correctament implementat a la placa Spartan 3E i que el seu funcionament és totalment correcte.

Com a conclusió final, s'ha pogut complir amb tots els objectius establerts a l'inici del projecte i per tant es dona la feina realitzada al llarg del treball com a finalitza amb èxit.

7.2. Treball futur

Com a possibles accions correctores, comentar que es podria haver afegit entrades sinàptiques del tipus inhibidores que fessin disminuir el valor del potencial neuronal, ja que només s'han utilitzat del tipus excitadores per veure el funcionament de la xarxa de forma més clara i entenedora.

Pel que fa a ampliacions de futur, hi ha moltes possibilitats per poder fer la xarxa neuronal més amplia i complerta. Es podria afegir més neurones i que entrin un número més gran d'entrades sinàptiques a cada neurona. Un altre ampliació seria augmentar el número de retard fins al número que es volgués, ja que el projecte ha finalitzat amb la possibilitat de tenir només fins a vuit cicles de rellotge de retard a la entrada sinàptica.

Per últim, com s'ha comentat des de bon principi, un clar objectiu futur és finalitzar el dispositiu FPGA complert a partir del datapath que s'ha dissenyat en aquest projecte amb codi VHDL.

CAPÍTOL 8: PLANIFICACIÓ DEL TREBALL

En aquest capítol es fa referència a la planificació que s'ha fet per realitzar el treball de fi de grau i del període de temps que s'ha emprat per fer cada part del treball.

8.1. Diagrama de Gantt

A continuació, es mostra un Diagrama de Gantt on es mostra la distribució setmanal que s'ha seguit per tal de finalitzar totes les tasques en un temps raonable per tenir suficient marge per corregir possibles errors i realitzar les ampliacions pertinents quan ha estat necessari.

Setmana de treball (del 09-02 al 01-06)	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
Anàlisi inicial del projecte																
Cerca d'informació																
Estudi previ del models neuronals																
Elecció del model a utilitzar																
Elaborar disseny de la xarxa																
Estudi del software a utilitzar																
Crear de la descripció VHDL																
Simulacions amb diferents configuracions																
Implementació del codi a la Spartan 3E																
Capturar senyals amb analitzador lògic																
Verificar els resultats																
Elaborar memoria i annexes																

Figura 58. *Diagrama de Gantt.*

Tenint en compte que el projecte es va iniciar la setmana del 09-02-2015 i s'ha finalitzat el 01-06-2015, s'ha dividit aquest espai de temps en 16 setmanes. Tenint en compte que la setmana té 7 dies i que s'ha dedicat un temps mitjà de 4 hores diàries, s'obté una dedicació de 28 hores setmanes i un total de 448 hores en tot el quadrimestre.

CAPÍTOL 9: BIBLIOGRAFIA

La bibliografia d'aquest projecte està dividida en dues parts. La primera tracta de les cites aparegudes al text. La segona part correspon a aquelles obres no citades explícitament en el text, però que han servit per consultar informació.

9.1. Referències bibliogràfiques

Cosp, Jordi. Apunts d'Electrònica Digital i Microprocessadors.

Burkitt, A. N. 2006. A review of the integrate-and-fire neurona model: I. Homogeneous synaptic input. Biological Cybernetics Volume 95, 1-19.

Cassidy, A., Denham, S., Kanold, P. and Andreou, A. 2007. FPGA Based Silicon Spiking Neural Array. Biomedical Circuits and Systems Conference, 75-78.

Gutiérrez, Félix. Apunts d'Electrònica Digital i Microprocessadors.

Xilinx homepage. [Online]. Available: http://www.xilinx.com/

Diligent Inc. homepage [Online]. Available: http://www.diligentinc.com/

9.2. Bibliografía de Consulta

Bailey, J. A., Wilson, P. R., Brown, A. D. and Chad, J. 2007. Behavioral simulation of biological neuron systems using VHDL and VHDL-AMS. Behavioral Modeling and Simulation Workshop, 153-158.

Cheung, K., Schultz, S. and Leong, Philip H. W. 2009. A Parallel Spiking Neural Simulator. Field-Programmable Technology, 247-254.

Hwang, Enouch O. 2004. Digital Logic and Microprocessor Design with VHDL. La Sierra University, Riverside.

Hooper, Scott L. 2000. Central Pattern Generators, Ohio University, Ohio, USA.

Sahin, S., Becerikli, Y. and Yazici, S. 2006. Neural Network Implementation in Hardware Using FPGAs. ICONIP, Part III, LNCS 4234, 1105-1112.

Torres-Huitzil, C. 2009. On the implementation of central pattern generators for periodic rhythmic locomotion. Reconfigurable Computing and FPGAs, 422-426.

Zaharakis, Ioannins D. and Kameas, Achilles D. 2007. Modeling spiking neural networks, University Campus, Hellas, Grecee,.