



UNIVERSITAT POLITÈCNICA DE CATALUNYA  
BARCELONATECH

---

**Escola Superior d'Enginyeries Industrial,  
Aeroespacial i Audiovisual de Terrassa**

Estudio del diseño de un inversor para cocinas de inducción utilizando un solo interruptor de GaN

## **Trabajo Fin de Máster**

Máster Universitario en Ingeniería de Sistemas Automáticos y Electrónica Industrial

Estudiante:

**Marco Fernando Bravo Guamán**

Directores:

**Dr. Juan Mon**

Co-director:

**Dr. Manel Lamich**

junio 2019

## RESUMEN

En este trabajo se analiza y diseña un prototipo de una cocina de inducción formado por un inversor cuasi resonante ZVS basado en el transistor de potencia GaN, con el objetivo de poder trabajar con recipientes de diferentes materiales. Se adopta una disposición de circuito resonante en configuración paralela y se propone una solución cuando el sistema ha de trabajar en modo no óptimo. Dicha topología se usa frecuentemente en cocinas de inducción de un único inductor, aunque también puede ser muy interesante en aplicaciones donde la disposición de los inductores es matricial, ya que se reduce el número total de transistores y el coste de dichas cocinas.

Para poder trabajar de forma adecuada con este tipo de inversores, se ha desarrollado una propuesta de modulación, incluyendo su simulación y evaluación experimental. Esta modulación consiste en añadir un tren de pulsos de alta frecuencia al inicio de la señal de control. Este tren de pulsos va a disminuir los peligrosos picos de corriente en el transistor que se generan durante la conmutación de éste cuando trabaja en una zona no óptima, siendo un gran problema que puede llegar a dañar el componente al trabajar fuera de las condiciones nominales. Cabe mencionar que la zona de trabajo dependerá del recipiente que se está utilizando en la cocina de inducción y de la potencia establecida por el usuario, con lo que en este tipo de topología de inversores el tener que trabajar en la zona no óptima es una situación que se puede dar de forma habitual.

Para verificar las predicciones teóricas, el inversor cuasi resonante propuesto se ha modelado y simulado con ayuda de la herramienta LTspice, estableciendo de forma cualitativa como afecta el ciclo de trabajo del tren de pulsos generado en la reducción de la amplitud del pico de corriente que se produce en la conmutación del transistor. Se ha realizado un algoritmo de modulación a través de Matlab, con el objetivo de generar un tren de pulsos de alta frecuencia que será aplicado para la activación y desactivación del transistor GaN. Los resultados obtenidos en las simulaciones realizadas, se han ratificado de forma experimental. Para ello, se ha diseñado mediante la herramienta KiCad y probado experimentalmente con diferentes cargas el inversor cuasi resonante ZVS.

## **AGRADECIMIENTOS**

En primer lugar, a mis padres y familia en especial a mi amada madre Nube Guamán y en memoria de mi querido padre José Bravo (+), porque esta es la cosecha que hoy recogen con orgullo después de haber sembrado con mucho amor, apoyo, paciencia y sacrificio para hoy dar gracias y dedicar esta nueva meta cumplida, LES AMO MUCHO.

Por otra parte, también agradezco la ayuda y dirección académica a los profesores Juan Mon y Manel Lamich por los conocimientos y confianza que me han sabido brindar durante todo mi trabajo. Siendo un placer trabajar bajo su orientación y aprender día a día de su experiencia y enseñanza, tanto en el campo académico como profesional.

Finalmente, expreso mis más sinceros agradecimientos a la Secretaría de Educación Superior, Ciencia, Tecnología e Innovación (SENESCYT - ECUADOR), el cual permitió financiar mis estudios por medio del programa de becas “CONVOCATORIA ABIERTA 2016”.

## ÍNDICE DE FIGURAS

Figura 1. Gráfico de la profundidad de la piel frente a la frecuencia para diferentes materiales[8]. ....	12
Figura 2. Disposición típica del inversor resonante del sistema de cocina de inducción.....	13
Figura 3. Diagrama en bloques de la cocina de inducción comercial. ....	14
Figura 4. Estructura de una cocina de inducción. ....	14
Figura 5. Esquema del transformador equivalente para un sistema de calentamiento por inducción... ..	15
Figura 6. El acoplamiento del inductor recipiente se modela como un circuito equivalente L-R. ....	16
Figura 7. Topología Inversor de puente completo. ....	17
Figura 8. Topología de Inversor de Medio Puente.....	17
Figura 9. Inversor cuasi resonante ZCS. ....	18
Figura 10. Inversor cuasi resonante ZVS.....	19
Figura 11. Inversor paralelo cuasi resonante basado en GaN .....	20
Figura 12. Modo 1 circuito equivalente. ....	20
Figura 13. Modo 2 circuito equivalente. ....	21
Figura 14. Modo 3 circuito equivalente. ....	22
Figura 15. Modo 4 circuito equivalente. ....	22
Figura 16. Formas de onda del inversor ZVS en operación óptima; Donde, $V_{Gate}$ = señal de la puerta del GaN, $I_{Drain}$ = corriente de Drain del GaN, $I_L$ = Corriente del inductor, $V_{Load}$ = Voltaje en la carga.....	23
Figura 17. Diagrama de mapa de potencia de la topología de un solo interruptor [20]......	24
Figura 18. Formas de onda del inversor ZVS en operación sub-óptima; $V_{Gate}$ = señal de la puerta, $I_{Drain}$ = corriente de Drain del GaN, $I_L$ = Corriente del inductor, $V_{DS}$ = voltaje a través del interruptor. ....	25
Figura 19. Formas de onda del inversor 1SW-ZVS en funcionamiento no seguro para $D < D_1$ .....	26
Figura 20. Formas de onda del inversor 1SW-ZVS en funcionamiento inseguro para $D > D_2$ .....	26
Figura 21. Circuito esquemático del circuito resonante serie y paralelo .....	27
Figura 22. Señal de puerta con pulsos de puerta pequeños repetitivos al principio.....	28
Figura 23. Diagrama esquemático en LTspice del inversor 1SW ZVS. ....	29
Figura 24. Tren de pulsos de alta frecuencia aplicado a $V_{GS}$ del GaN.....	30
Figura 25. 1SW-ZVS con 170V, sin modulación. (a) $V_{Gate}$ (b) $V_{DS}$ vs $I_D$ .....	31
Figura 26. 1SW-ZVS con 170V, $D=50\%$ , con modulación. (a) $V_{Gate}$ (b) $V_{DS}$ vs $I_D$ . ....	31
Figura 27. 1SW-ZVS con 170V, sin modulación. (a) $V_{Gate}$ (b) $V_{DS}$ vs $I_D$ .....	32
Figura 28. 1SW-ZVS con 170V, $D=60\%$ , con modulación. (a) $V_{Gate}$ , (b) $V_{DS}$ vs $I_D$ , (c) $V_{Gate}$ , $V_{DS}$ vs $I_D$ (vista ampliada). ....	33
Figura 29. Esquema y conexión electrónico del sistema propuesto.....	34
Figura 30. Transistor GaN GS66508T.....	35
Figura 31. Convertidor de tensión TMR 9-1219WI. ....	36
Figura 32. Configuraciones de pines del regulador TLV70133DBVT.....	37
Figura 33. Diagrama esquemático del reglador TLV70133DBVT.....	37
Figura 34. El controlador de compuerta aislada SI8271-AB-IS.....	38
Figura 35. Mini bobina utilizado para los ensayos. ....	38
Figura 36. Utensilios utilizados para el experimento. a) Mini cafetera de aluminio, b) Cafetera grande de acero. ....	39
Figura 37. Circuito de condensadores de bus de voltaje de corriente continua. ....	39
Figura 38. Circuito regulador de voltaje TLV70133DBVT.....	40
Figura 39. Circuito del TMR 9-2419WI traco power. ....	40
Figura 40. Circuito de entrada de tren de pulsos y Driver SI8271AB-IS. ....	41

Figura 41. Circuito de la etapa de potencia utilizando un transistor GaN. ....	41
Figura 42. Diseño PCB en 3D. a) Vista superior, b) Vista inferior. ....	42
Figura 43. Placa PCB driver. a) Vista superior, b) Vista inferior. ....	43
Figura 44. PCB del sistema driver. a) Vista superior, b) Vista inferior. ....	44
Figura 45. Circuito esquemático unión circuito driver y circuito de potencia con transistor GaN. ....	45
Figura 46. Capa inferior diseño de vías para reducir la inductancia parasita. a) Diseño en Kicad, b) PCB Real.....	46
Figura 47. Diseño de vías para reducir la inductancia parasita. a) Capa media 1, b) Capa media 2.....	46
Figura 48. Capa superior diseño de vías para reducir la inductancia parasita. a) Diseño en KiCad, b) PCB Real.....	47
Figura 49. Montaje y pruebas en el prototipo. ....	47
Figura 50. a) Puntos de medida en el circuito driver, b) Medición con punta de sonda y cable de tierra en espiral. ....	49
Figura 51. (a) Señal de control con modulación, (b) Ampliación del tren de pulsos.....	49
Figura 52. Señal de salida del driver VGS, frecuencia de 25MHz: a) D= 50%, P= 20, b) D= 55%, P= 40, c) D= 60%, P= 20. ....	51
Figura 53. 1SW-ZVS con 70 V, 47nf. Sin modulación. ....	52
Figura 54. 1SW-ZVS con 70 V, 47nF, D=50%, P=20. Con modulación. ....	53
Figura 55. 1SW-ZVS con 70 V, 47nF, D=55%, P=40. Con modulación. ....	53
Figura 56. 1SW-ZVS con 70 V, 47nF, D=55%, P=45. Con modulación. ....	54
Figura 57. 1SW-ZVS con 70 V, 47nF, D=60%, P=20. Con modulación. ....	54

## ÍNDICE DE TABLAS

Tabla 1. Profundidad de penetración. ....	12
Tabla 2: Simulación y comportamiento del 1SW-ZVS con 170V, 47nF, D 50%. ....	30
Tabla 3: Simulación y comportamiento del 1SW-ZVS con 170V, 47nF, D 60%. ....	32
Tabla 4. Características técnicas Transistor GaN GS66508T. ....	35
Tabla 5. Características técnicas convertidor de tensión TMR 9-1219WI ....	36
Tabla 6. Características técnicas regulador TLV70133DBVT ....	37
Tabla 7. Características técnicas driver SI8271-AB-IS. ....	38
Tabla 8. Medidas del voltaje promedio en la salida del driver. ....	51
Tabla 9. Comportamiento experimental del 1SW-ZVS con 70V, 47nF. ....	52

## LISTADO DE ACRÓNIMOS Y TÉRMINOS

GaN – Gallium nitride (Nitruro de galio)

fem – Fuerza Electromotriz

B – Campo Magnetico

W – Vatio

V – Voltio

$f_o$  – Frecuencia resonante

I – Corriente

DC – Corriente Continua

AC – Corriente Alterna

T – Temperatura

J – Joule

Hz – Hertz

ZVS – Zero Voltage Switching

ZCS – Zero Current Switching

UVLO – Undervoltage Lockout

D – Ciclo de trabajo (tren de pulsos)

Dc – Ciclo de trabajo (señal de control)

QR – Cuasi Resonante

FPGA – Field-programmable gate array

## ÍNDICE DE CONTENIDOS

<b>1 INTRODUCCIÓN</b> .....	9
<b>1.1 Justificación</b> .....	9
<b>1.2 Objetivos</b> .....	10
<b>1.3 Estructura de la memoria</b> .....	10
<b>2 ESTADO DEL ARTE</b> .....	10
<b>2.1 Principio de calentamiento por inducción electromagnética</b> .....	10
<b>2.2 Efecto piel</b> .....	11
<b>2.3 Cocinas de inducción</b> .....	13
<b>2.4 Ventajas del calentamiento por inducción</b> .....	15
<b>2.5 Desventajas del calentamiento por inducción</b> .....	15
<b>2.6 Convertidores DC-AC</b> .....	16
<b>2.6.1 Inversor de puente completo</b> .....	16
<b>2.6.2 Inversor de medio puente</b> .....	17
<b>2.6.3 Inversor cuasi resonante</b> .....	18
<b>2.6.3.1 Inversor de un solo interruptor ZCS</b> .....	18
<b>2.6.3.2 Inversor de un solo interruptor ZVS</b> .....	18
<b>3 CONVERTIDOR CUASI RESONANTE ZVS</b> .....	19
<b>3.1 Principio de funcionamiento del convertidor cuasi resonante</b> .....	19
<b>3.1.1 Operación óptima</b> .....	22
<b>3.1.2 Operación sub óptima</b> .....	24
<b>3.1.3 Operación no óptima</b> .....	25
<b>3.2 Determinación de la Capacitancia e Inductancia del Circuito Resonante</b> .....	27
<b>3.2.1 Frecuencia de Resonancia</b> .....	27
<b>3.2.2 Determinación de la Capacitancia</b> .....	27
<b>3.2.3 Determinación de la Inductancia</b> .....	28
<b>3.3 Técnica de control propuesto</b> .....	28
<b>3.4 Simulación del inversor 1SW-ZVS en LTspice</b> .....	29
<b>3.4.1 Ensayo 1 en LTspice</b> .....	30
<b>3.4.2 Ensayo 2 en LTspice</b> .....	32
<b>4 DISEÑO Y CONSTRUCCION DEL PCB</b> .....	34
<b>4.1 Diseño de arquitectura</b> .....	34
<b>4.2 Componentes principales</b> .....	35
<b>4.2.1 GaN Systems E-HEMT GS66508T</b> .....	35



4.2.2 Convertidor de tensión TMR 9-1219WI TRACO POWER.....	35
4.2.3 Regulador de tensión TLV70133DBVT .....	36
4.2.4 Driver SI8271AB-IS .....	37
4.2.5 Caracterización de bobinas de inducción. ....	38
4.3 Diseño esquemático y PCB.....	39
4.4 Reducción de las inductancias parasitas en el GaN .....	45
5 PRUEBAS Y RESULTADOS EN EL PROTOTIPO .....	47
5.1 Técnicas de medición .....	48
5.2 Ensayos experimentales.....	52
6 CONCLUSIONES.....	55
7 LÍNEAS FUTURAS.....	56
8 BIBLIOGRAFÍA.....	56

# 1 INTRODUCCIÓN

## 1.1 Justificación

El calentamiento por inducción ha sido utilizado para procesos de fusión de materiales en el siglo XIX. A partir de los años 70, se establecieron los aparatos de inducción domésticos creciendo y extendiéndose en el lejano Oriente de los años 80. El calentamiento por inducción permite un calentamiento sin contacto, rápido y eficiente de materiales conductivos [1].

Esta tecnología es utilizada extensivamente en aplicaciones industriales, domésticos y médicas [2], [3], [4]. La cocina de inducción es el representante típico del calentamiento por inducción doméstico. Tienen méritos de alta eficiencia superiores al 90%, calentamiento rápido, seguridad, limpieza y control preciso en comparación con el calentamiento clásico, como el calentamiento por llama o por resistencia [5], [6].

A partir del año 2000, las cocinas de inducción de uso doméstico se han generalizado con el progreso de la electrónica de potencia y la ciencia de los materiales. Sin embargo, uno de los inconvenientes es el rendimiento del calentamiento mediante inducción depende del tipo de material que han sido elaborados los utensilios de cocina, la mayoría de estos productos disponibles en el mercado no son compatibles como son los utensilios de aluminio. Se convierte en un problema debido a que la mayor parte de sartenes y ollas actualmente están hechas de aluminio, estos utensilios son de bajo costo de fabricación además de su alto rendimiento térmico superior al del hierro y el acero inoxidable. En el mercado existen diversos tipos de cocinas de inducción compatibles con utensilios de aluminio, pero tienen inconvenientes al ser muy caros y nada eficientes.

Una bobina de calentamiento por inducción se suministra con una fuente de corriente alterna dando como resultado la generación de campo magnético, siendo aprovechado para calentar un objeto (recipiente). Las corrientes de Foucault y la histéresis magnética que se logra proporcionan calefacción. Dado que las corrientes de Foucault se oponen al campo magnético generado, el efecto Joule permite que el utensilio se caliente [1].

Este trabajo enfatiza la topología cuasi resonante como medio para calentar eficientemente metales de baja resistividad en estas condiciones. La potencia de salida de una cocina de inducción no se produce mediante las frecuencias típicas comerciales que están entre 50 o 60Hz. En general, los inversores de resonancia de inducción operan en el rango de 20-100 kHz [7]. Siendo necesario implementar un mecanismo de control que permita modificar la frecuencia del inversor.

La justificación del presente proyecto es atenuar los picos de corriente que han sido creados durante la conmutación de un MOSFET GaN, utilizando un tren de pulsos de alta frecuencia en el terminal Gate del transistor de potencia, para llevar a cabo esta investigación se ha diseñado y desarrollado un prototipo conformado por un circuito driver y seleccionando varios componentes eléctricos que sean capaces de proporcionar un correcto aislamiento de la señal de control, potencia y que responda a la rápida velocidad de operación, en el orden de las decenas de MHz.

## 1.2 Objetivos

El objetivo principal de este proyecto es diseñar y construir un inversor cuasi resonante basado en un solo interruptor GaN que permita trabajar con señales del orden de decenas de MHz, para la aplicación de calentamiento por inducción.

A partir de este objetivo principal se plantean las siguientes tareas a desarrollar:

- Estudiar y analizar el principio de calentamiento por inducción.
- Diseñar el modelo de un inversor cuasi resonante en el software LTspice que se asemeje al comportamiento del sistema prototipo del inversor real con el que se trabajará.
- Diseñar y construir el circuito driver para la activación del MOSFET GaN.
- Realizar pruebas y evaluar el funcionamiento en el laboratorio del circuito driver diseñado.

## 1.3 Estructura de la memoria

El presente documento está organizado de la siguiente manera:

El capítulo uno se establecen los objetivos y justificación del sistema de calentamiento por inducción.

El capítulo dos describe los principios fundamentales del calentamiento inductivo, así también las ventajas y desventajas y los tipos de topologías de convertidores resonantes.

El capítulo tres explica de manera detallada el convertidor 1SW-ZVS, principios de funcionamiento y modos de operación.

En el capítulo cuatro realiza el diseño del circuito esquemático y la PCB que intervienen en el desarrollo del proyecto, se explica las características de las principales etapas y elementos electrónicos que lo conforman.

El capítulo cinco presenta todas las pruebas y resultados experimentales del proyecto desarrollado.

Finalmente, el capítulo seis aborda las conclusiones obtenidas de este trabajo y líneas futuras de investigación.

## 2 ESTADO DEL ARTE

### 2.1 Principio de calentamiento por inducción electromagnética

El calentamiento por inducción electromagnética su explicación teórica se modela mediante la utilización de las leyes de Ampere, Faraday y el efecto Joule.

Al circular una corriente  $i$  por un enrollamiento de material conductor (bobina) de  $N$  espiras y longitud  $l$ , se induce en su interior, una intensidad de campo magnético  $H$  cuya distribución viene proporcionada por la ley de Ampere. La ley de Ampere explica, “la circulación de la intensidad del campo magnético cerrado es igual a la corriente que lo recorre en ese contorno”, descrita por la ecuación 1.

$$Ni = \oint \vec{H} \cdot d\vec{l} \cong Hl \quad (1)$$

Si la corriente que aplicamos al conductor es variable en el tiempo, el campo que lo genera también lo será, y por lo tanto genera un flujo magnético alterno.

Como establece la ley de Faraday en todo material conductor sometido a un flujo magnético variable, se induce una fuerza electromotriz o voltaje inducido (representado  $fem$ , FEM o  $\varepsilon$ ), está dado por la ecuación 2, donde  $\phi$  es el flujo magnético que atraviesa y  $N$  el número de espiras de la bobina.

$$fem = -N \frac{d\phi}{dt} \quad (2)$$

La  $fem$  produce corrientes  $i_F$ , llamadas corrientes de Foucault o corrientes parásita que son las responsables del aumento de la temperatura en la carga, debido a que existe una disipación de potencia, llegando en algunos casos al punto de fundición del material.

El efecto Joule, cuantifica la potencia disipada y está formada por el producto de la magnitud al cuadrado de las corrientes inducidas  $i_F$  y la resistencia equivalente al conductor  $R_{eq}$ . La potencia disipada por el conductor estará dada por la expresión 3.

$$P = i_F^2 \cdot R_{eq} \quad (3)$$

## 2.2 Efecto piel

La principal característica de la corriente alterna es que se concentra en la superficie de los conductores, esto se debe a que la corriente principal en el interior del conductor genera un campo magnético variable, que produce unas corrientes de inducción que tienen el mismo sentido en la parte exterior y contrario en la interior, por lo tanto, la corriente en el centro del conductor se anula y esta es reforzada en los bordes. Esto es llamado el efecto piel.

“Cuanto más grande sea la frecuencia de las corrientes en el conductor más se concentrarán estas en su superficie”. Esto es consecuencia del efecto de difusión del campo magnético y se puede decir que es la noción fundamental que rige el calentamiento por inducción [8].

La ecuación 4 que gobierna la profundidad de la piel puede ser resumida de las ecuaciones de Maxwell's la fórmula es la siguiente.

$$\delta = \sqrt{\frac{\rho}{\pi \cdot f \cdot \mu_0 \cdot \mu_r}} \quad (4)$$

Donde:

$\rho$ : Resistencia del material.

$\mu_0$ : Permeabilidad magnética del vacío  $4\pi 10^{-7}$ .

$\mu_r$ : Permeabilidad magnética relativa del material.

$f$ : Frecuencia de trabajo.

En el calentamiento por inducción, el efecto de la piel produce un resultado favorable para calentar una olla. A medida que aumenta la frecuencia, la resistencia efectiva del recipiente aumenta con la raíz cuadrada de la frecuencia. También se debe tener en cuenta que la profundidad de la piel es mucho mayor en materiales no magnéticos (es decir, materiales con menor permeabilidad magnética relativa) y, por lo tanto, los materiales no magnéticos no son adecuados para el calentamiento por inducción. [9]. La figura 1 se puede apreciar la evolución de la profundidad de penetración en función de la frecuencia para algunos materiales.

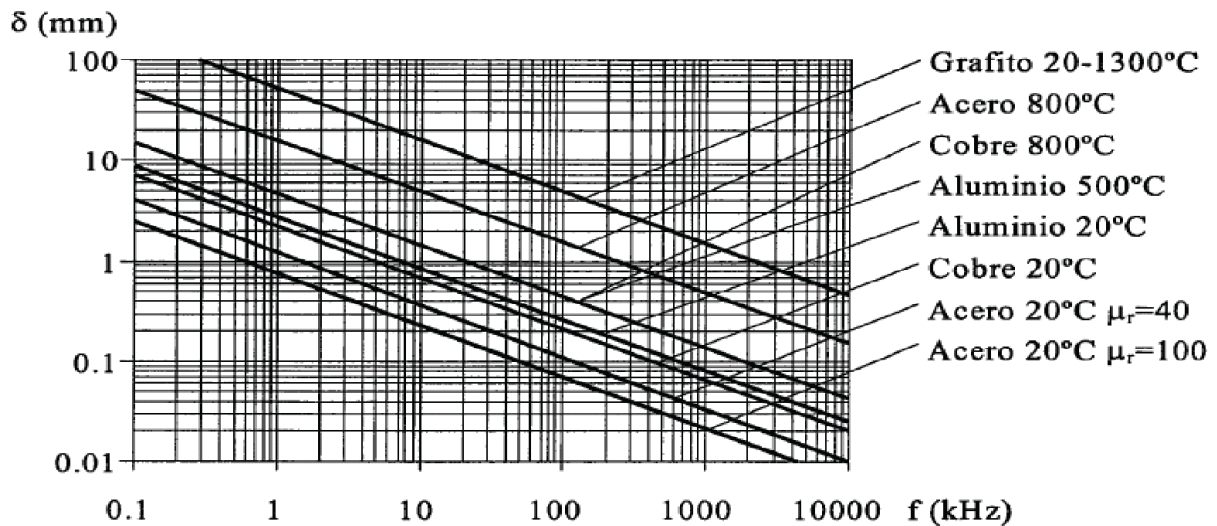


Figura 1. Gráfico de la profundidad de la piel frente a la frecuencia para diferentes materiales[8].

En materiales no magnéticos como el cobre o el grafito la permeabilidad magnética relativa  $\mu_r$  es aproximadamente igual a la unidad. En materiales ferromagnéticos como acero y varios tipos de hierro el valor de la  $\mu_r$  es más alto en comparación con los no magnéticos, por lo tanto, tiene una profundidad de penetración muy pequeña [10]. La tabla 1 presenta magnitudes aproximadas de la profundidad de penetración.

Tabla 1. Profundidad de penetración.

	Acero 20 °C	Acero 20 °C	Cobre 20 °C	Cobre 900 °C	Grafito 20 °C
$\rho$ [ $\mu\Omega \cdot m$ ] →	0.16	0.16	0.017	0.086	10
$\mu_r$ →	40	100	1	1	1
<b>Frecuencia</b> ↓	$\delta$ [mm]	$\delta$ [mm]	$\delta$ [mm]	$\delta$ [mm]	$\delta$ [mm]
<b>50 Hz</b>	4.50	2.85	9.31	20.87	225.08
<b>100 Hz</b>	3.18	2.01	6.58	14.76	159.15
<b>1 kHz</b>	1.01	0.64	2.08	4.76	50.33
<b>10 kHz</b>	0.32	0.20	0.66	1.48	15.92
<b>100 kHz</b>	0.10	0.06	0.21	0.47	5.03
<b>1 MHz</b>	0.03	0.02	0.07	0.15	1.59

La elección de la frecuencia de funcionamiento es uno de los parámetros más importantes que se debe considerar cuando se realiza un diseño de una aplicación de calentamiento por inducción.

## 2.3 Cocinas de inducción

Se presenta en la Figura 2 la disposición típica del inversor resonante de calentamiento por inducción de corriente alterna (AC) de alta frecuencia. Primero el inversor resonante toma la energía eléctrica de la red AC de frecuencia de servicio público, seguidamente, la etapa de rectificación transforma la corriente alterna en corriente continua (AC-DC) mediante un puente de diodos y se filtra para obtener una señal con un menor nivel de rizado. Luego, la tensión del bus DC resultante se conecta al convertidor que transforma nuevamente la corriente continua en corriente alterna (DC-AC). El convertidor DC-AC se utiliza para generar voltaje de CA de alta frecuencia. Se aplica un inversor resonante y un interruptor de potencia al convertidor DC-AC en la cocina de inducción. Finalmente, el inversor resonante de alta frecuencia suministra la corriente de alta frecuencia a la bobina. Los parámetros de carga son la combinación de la bobina y el recipiente. Existen varios factores de los que depende la frecuencia de la corriente del inductor, tales como: profundidad de penetración, tamaño de la bobina de inducción y acoplamiento electromagnético [11].

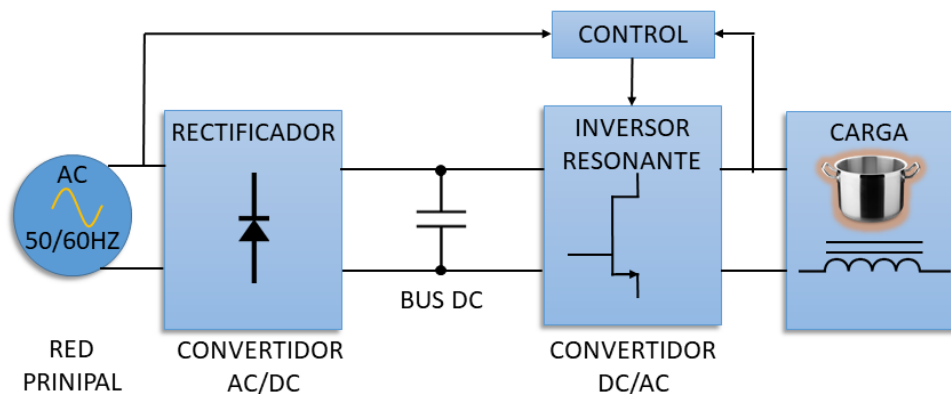


Figura 2. Disposición típica del inversor resonante del sistema de cocina de inducción.

La cocina de inducción involucra otras etapas muy importantes tales como: la etapa de potencia y control, en la figura 3 se presenta el diagrama en bloques que modela una cocina de inducción comercial.

**Fuente de alimentación:** Etapa que suministra las tensiones DC necesarias para la etapa de control.

**Etapa de control:** Se basa en dos partes, la primera parte considera todas las variables medidas como voltaje, corriente, temperatura y los procesos presentes en los circuitos de potencia utilizando un microcontrolador y la segunda parte radica en la interfaz de usuario que permite la configuración de los parámetros del sistema y que posibilita el control de la frecuencia de operación del inversor para proporcionar la potencia de salida deseada.

**Etapa de refrigeración:** Permite la evacuación de calor en la etapa de potencia basado en un radiador y un ventilador.

**Sensores:** Permite la adquisición de las señales de voltaje, corriente y temperatura del recipiente.

**Etapa de potencia y carga:** Está basada en el inversor medio puente que permite crear la tensión de alta frecuencia que suministra al sistema inductor - recipiente, siendo modelado la carga de tipo RL.

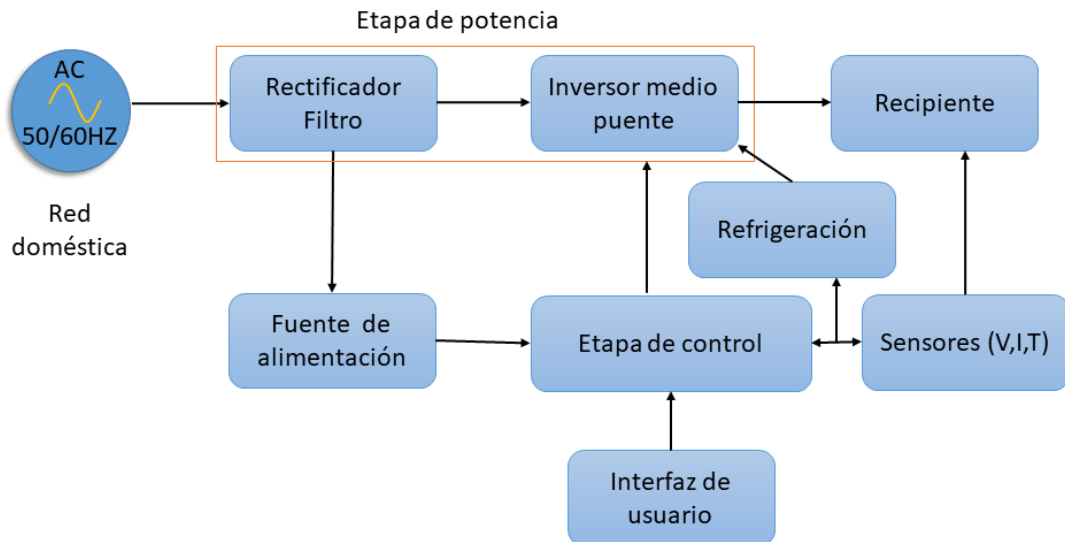


Figura 3. Diagrama en bloques de la cocina de inducción comercial.

La figura 4 presenta la estructura de una cocina de inducción, que incluye el devanado de la bobina de alambre de cobre (inductor), el núcleo magnético, la placa de micro cristal y el recipiente. Cuando se alimenta la bobina produce un campo electromagnético de alta frecuencia (representado por líneas azules). Este campo penetra el material ferroso (material magnético) y establece una corriente eléctrica circulante, que genera calor. El calor generado en el recipiente puede ser transferido en el interior del recipiente.

El calentamiento por inducción se basa en las leyes electromagnéticas. El sistema general se asemeja a un transformador eléctrico, siendo el primario la bobina de cobre de la cocina de inducción y el secundario la capa inferior del recipiente (ver figura 5).

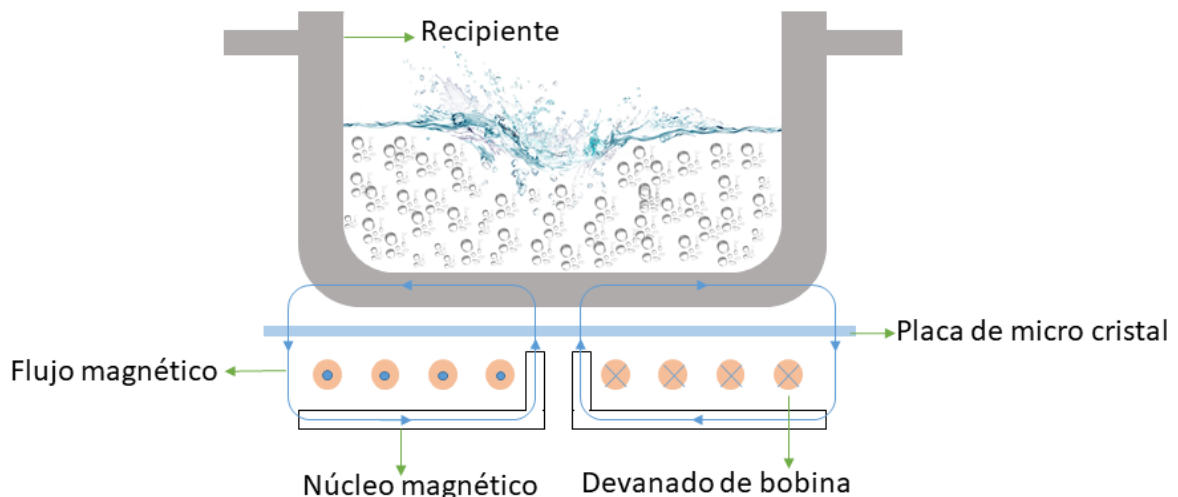


Figura 4. Estructura de una cocina de inducción.

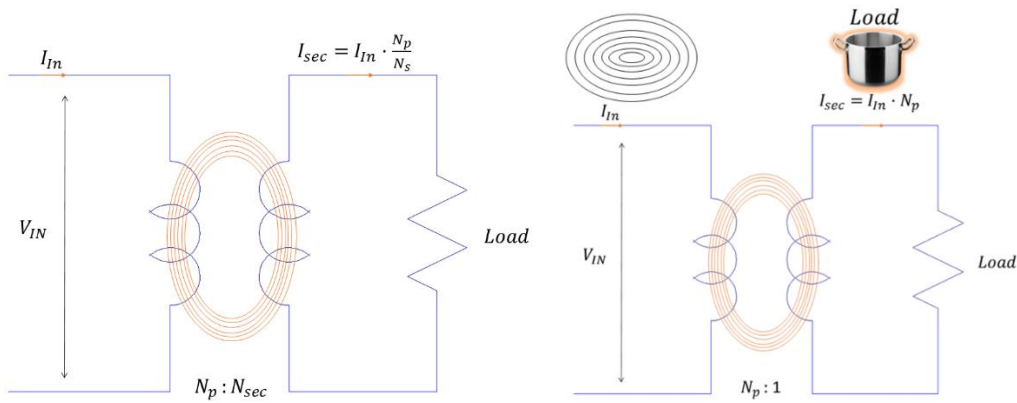


Figura 5. Esquema del transformador equivalente para un sistema de calentamiento por inducción.

## 2.4 Ventajas del calentamiento por inducción

Las cocinas por inducción presentan numerosas ventajas con respecto a los sistemas tradicionales, a continuación, se destacarán las siguientes características:

**Seguridad:** La bobina no se calienta, por lo tanto, no existe riesgo de sufrir quemaduras de la cocina ni explosiones porque, no produce llama.

**Mayor eficiencia energético:** Menor costo en la facturación de la planilla de luz.

**Rapidez de calentamiento:** El tiempo en calentar es mucho mayor en comparación al calentador eléctrico o de gases de combustión, su tecnología permite que no exista prácticamente fugas de calor y que este se concentre únicamente en el recipiente y su contenido.

**Control de temperatura:** Son fáciles de operar, con la ayuda de una interfaz digital se puede controlar la temperatura requerida por el usuario.

**Rápida limpieza:** Su superficie es lisa elaborada en vitrocerámica y el hecho de que la placa no se sobrecaliente evita que restos de alimentos se carbonicen, por lo tanto, su limpieza tarda unos minutos.

**Sistema de auto apagado:** Permite desactivar la cocina en un tiempo programado, evitando desperdicios energéticos e incendios al olvidarse prendida.

**Detección automática:** Si se retira un recipiente de encima, automáticamente el sistema deja de generar calor, permaneciendo en standby hasta que se coloque un nuevo recipiente, por lo tanto, se ahorra el consumo energético.

## 2.5 Desventajas del calentamiento por inducción

**Precio más elevado:** Las cocinas de dos o más inductores el costo de inversión es más elevado, no siendo así en las cocinas de un solo inductor.

**Utensilios de cocina:** Solo se puede utilizar recipientes adecuados de material ferromagnético con alta resistividad y relativa permeabilidad.

**Suministro eléctrico:** Si el suministro eléctrico del hogar falla, el sistema no funciona.

**Cuidado al utilizarla:** Para no rayar la vitrocerámica.



## 2.6 Convertidores DC-AC

Cada topología de convertidores de potencia entrega distintas características en base a los requisitos específicos en términos de costo, hardware y complejidad de control, además, todas las modulaciones comúnmente aplicadas para controlar la potencia de salida, está basada en la modificación de la frecuencia de conmutación o conocido también como ciclo de trabajo para lograr la potencia de trabajo requerida [12].

La carga resonante está conformada por el recipiente y la bobina de inducción. Su acoplamiento está conformado por medio de una conexión en serie de un inductor y una resistencia, basado en la analogía del transformador y generalmente se modela como una resistencia equivalente  $R_{eq}$  y un inductor  $L_{eq}$  como se representa en la figura 6.

Los valores de  $L_{eq}$  y  $R_{eq}$  dependen de la frecuencia de la corriente de carga [13], [14].

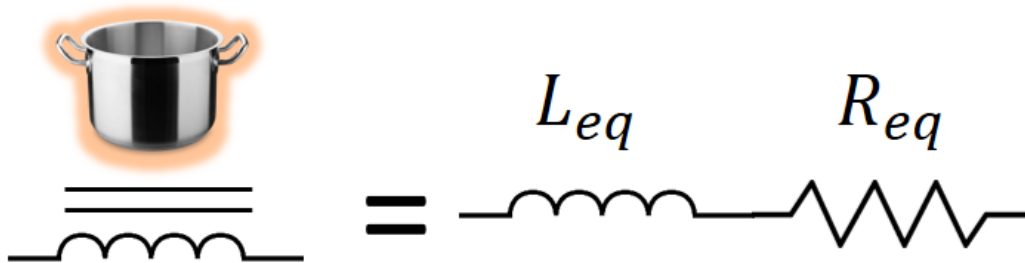


Figura 6. El acoplamiento del inductor recipiente se modela como un circuito equivalente L-R.

Algunas topologías de calentamiento por inducción son presentadas a continuación.

### 2.6.1 Inversor de puente completo

La etapa inversora consiste en un inversor de puente completo como se ilustra en la figura 7, conformado por cuatro transistores para generar una tensión cuadrada de valor máximo igual al de la tensión de entrada [15].

El proceso de inicio se puede describir de acuerdo con los siguientes dos pasos:

**Paso 1:** Si los transistores S1 y S4 se activan, el voltaje de entrada  $V_{BUS}$  aparece a través de la carga.

**Paso 2:** Si los transistores S2 y S3 se activan, el voltaje a través de la carga se invierte, y tiene el valor  $-V_{BUS}$  siendo negativo.

Es utilizada esta topología cuando se requiere una alta potencia en la salida del inversor y su costo de adquisición es más elevada porque, se utiliza más interruptores de potencia. La topología presentada es común encontrar en aplicaciones industriales. Una clara ventaja que tiene el inversor de puente completo comparado con otras topologías es que permite la modulación de la señal de salida, permitiendo así el control del valor eficaz de la tensión aplicada al circuito resonante [16]. Por otro lado, una desventaja de esta topología es el número de elementos activos y el hecho de que la corriente debe fluir a través de dos interruptores en un momento determinado.

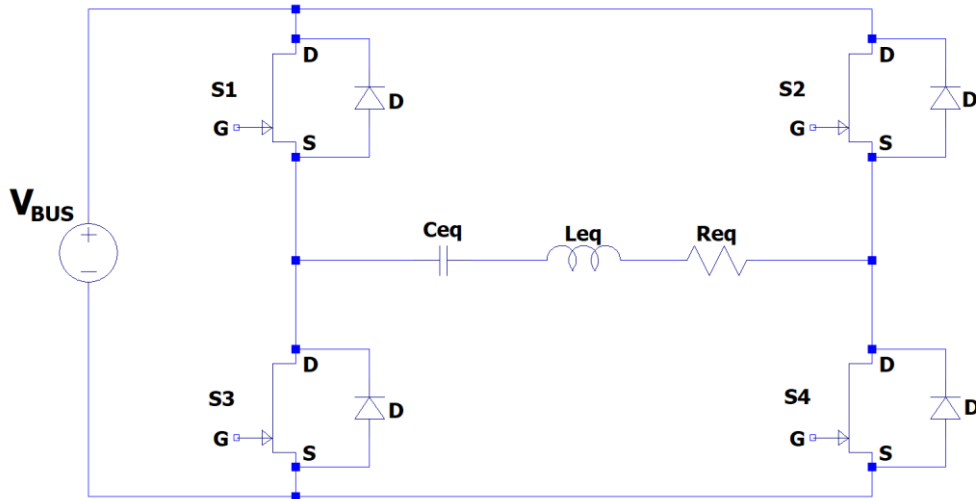


Figura 7. Topología Inversor de puente completo.

### 2.6.2 Inversor de medio puente

La topología de un inversor de medio puente se aprecia en la figura 8. El objetivo principal de esta topología es generar una señal sinusoidal alterna en la salida con magnitud y frecuencia que puedan ser controladas. La presente topología tiene dos transistores S1 y S2 con sus respectivos diodos en antiparalelo que son activados para generar la señal sinusoidal y tienen que soportar un voltaje de valor igual al voltaje de entrada y el valor máximo del voltaje. En un inversor de medio puente, la corriente solo fluye a través de un interruptor en un momento determinado. Además, la topología expuesta está formada por dos condensadores  $C_r$  que crean un punto a una tensión flotante o igual a la mitad de la tensión de entrada  $V_{BUS}/2$ . Los condensadores deben ser seleccionados adecuadamente de tal forma que sean capaces de suministrar la energía necesaria en cada ciclo de conmutación sin una descompensación excesiva en su tensión [17]. Sin embargo, la corriente de conmutación es mayor para un nivel de potencia dado, lo que aumenta las pérdidas y lo hace menos preferible para aplicaciones de alta potencia.

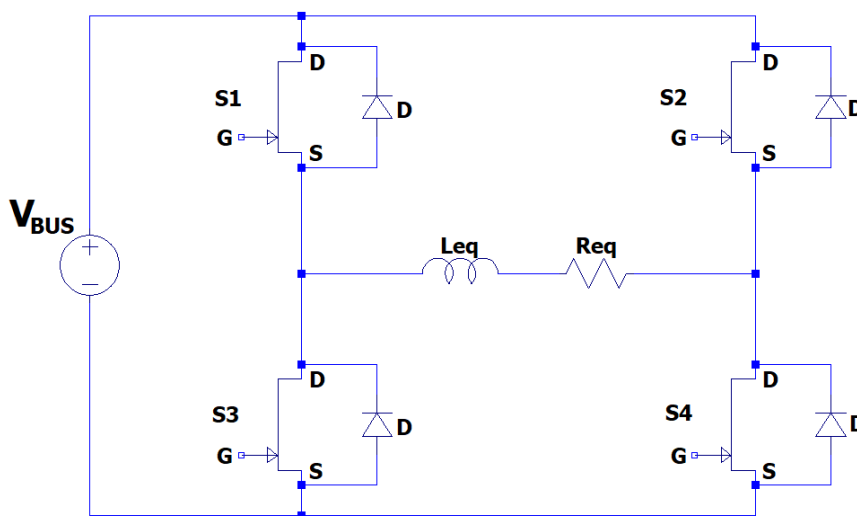


Figura 8. Topología de Inversor de Medio Punte.

### 2.6.3 Inversor cuasi resonante

En la topología de un inversor cuasi resonante la principal ventaja es que está conformado por un transistor de potencia que ocupa poco espacio en la placa del circuito y es más fácil de enfriar. La etapa de disparo para la presente topología es más simple de implementar con respecto a las anteriores topologías. Además, la referencia de disparo del mismo se encuentra referida a un punto común que es tierra del sistema completo. Sin embargo, la desventaja de esta topología es la presencia de un voltaje más alto que el voltaje de suministro en el circuito resonante lo, que requiere el uso de transistores de voltaje más alto, por lo tanto, más caros [18].

La topología de un solo interruptor se subcategoriza en dos tipos de acuerdo con el método de conmutación: Conmutación de corriente cero (ZCS) y Conmutación de voltaje cero (ZVS).

#### 2.6.3.1 Inversor de un solo interruptor ZCS

La topología del inversor de interruptor único con operación de Conmutación de Corriente Cero (ZCS por sus siglas en inglés; Zero Current Switching) se observa en la figura 9. El diseño se realiza mediante la conmutación óptima [7]. Además, el circuito tiene dos elementos de resonancia  $L_{eq}$  y  $C_{eq}$ . En esta topología la inductancia  $L_{aux}$  se conecta en serie con el interruptor de potencia para obtener la conmutación por ZCS y puede operar en modo de media onda.

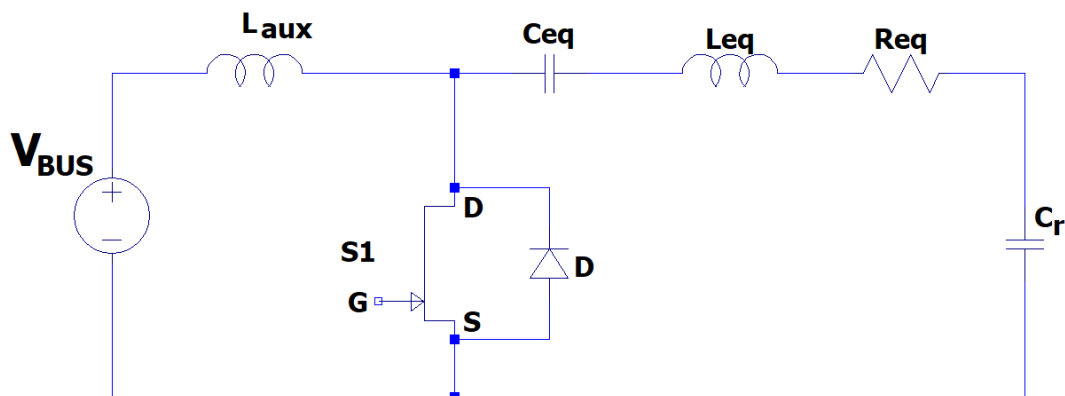


Figura 9. Inversor cuasi resonante ZCS.

#### 2.6.3.2 Inversor de un solo interruptor ZVS

La figura 10 presenta la topología más común del inversor de interruptor único con operación de Conmutación de Voltaje Cero (ZVS por sus siglas en inglés; Zero Voltage Switching). En este esquema es similar a la topología anterior con una variación en este caso la inductancia de entrada no se utiliza. La presente topología se usa para minimizar la pérdida de conmutación al establecer el voltaje del circuito de conmutación a cero, justo antes de que se encienda el circuito. Por lo tanto, se produce menos EMI (interferencias electromagnéticas) a alta frecuencia [19]. Esta topología puede operar en modo de media onda. El ZVS puede ajustarse manipulando la frecuencia y el ciclo de trabajo en el momento del encendido, de modo que la corriente del transistor aumenta mientras que la tensión en el dispositivo de conmutación es igual a cero [20].

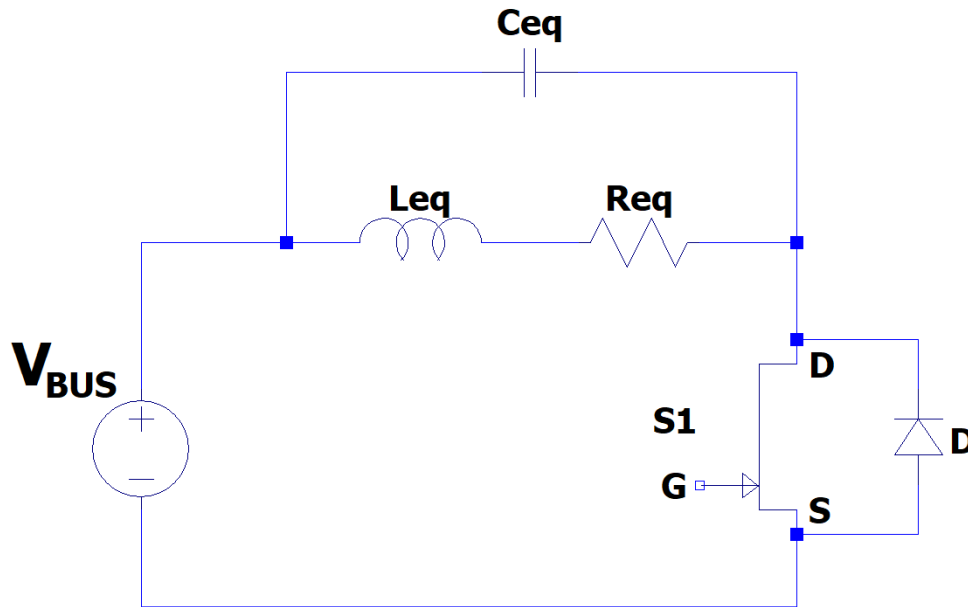


Figura 10. Inversor cuasi resonante ZVS.

### 3 CONVERTIDOR CUASI RESONANTE ZVS

El presente capítulo se centra en la etapa de potencia para la etapa de conmutación de la topología ZVS de un solo transistor 1SW-ZVS. Existen diferentes tipos de topologías de convertidores Cuasi Resonantes (QR) que se utilizan ampliamente como fuentes de alimentación de CA, aplicaciones de estufas de calentamiento por inducción o de microondas para el suministro del magnetrón. Estos convertidores son muy llamativos para los electrodomésticos siendo necesario el uso de un interruptor (transistor de potencia) y un condensador resonante permitiendo un ahorro en componentes electrónicos comparado con las otras topologías puente completo y semipunto permitiendo la disminución del tamaño de la PCB. Estos convertidores QR están bien relacionados entre costo y la eficiencia de conversión de energía. Este tipo de convertidor es muy popular para las cocinas que corresponde a un solo quemador.

Como punto de partida se va explicar el principio de funcionamiento, los modos de operación que se encuentre operando en zona segura ZVS, sus formas de onda y finalmente analizar las características de su funcionamiento fuera de esta zona siendo uno de los objetivos del presente trabajo.

#### 3.1 Principio de funcionamiento del convertidor cuasi resonante

La siguiente figura 11 muestra la topología de un inversor cuasi resonante paralelo que utiliza un solo GaN, donde, se alimenta de una fuente de voltaje de corriente continua  $V_{BUS}$ . La resistencia  $R_{eq}$  y la inductancia  $L_{eq}$  representan el sistema de carga del inductor (recipiente). En el terminal Gate del tránsito se aplica una señal de control de alta frecuencia. Una ventaja del interruptor electrónico de potencia (S1) seleccionado puede conducir la corriente en ambas direcciones.

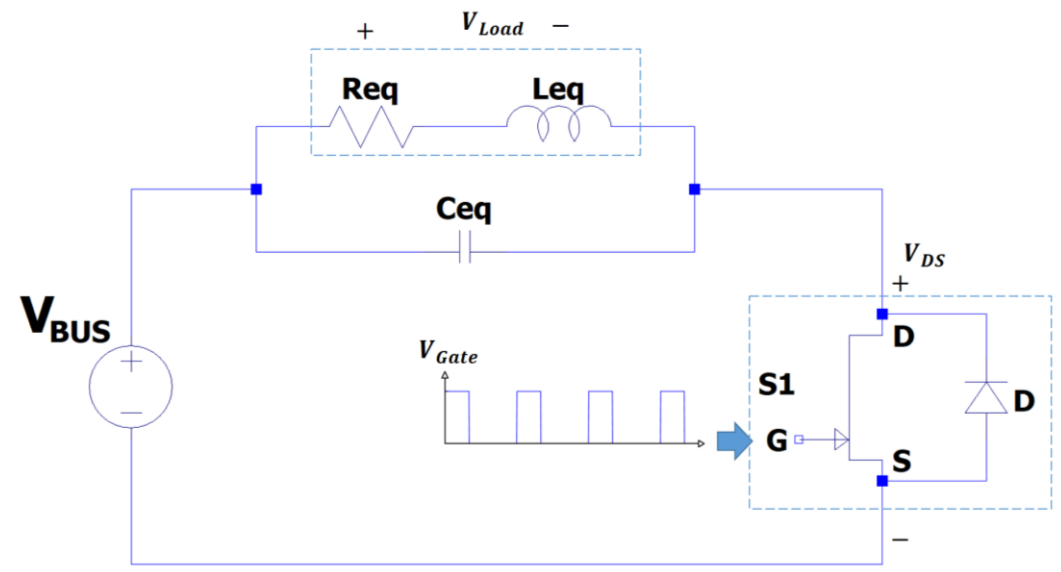


Figura 11. Inversor paralelo cuasi resonante basado en GaN

La topología expuesta es muy ventajosa siempre que funcione de una manera que asegure la conmutación del transistor a voltaje cero (ZVS). Para la operación del convertidor QR, existen cuatro modos de operación dentro de un ciclo de conmutación, como se muestra a continuación:

#### Modo 1 ( $t_0-t_1$ ) GaN on, Diodo off

En este modo, como se muestra en la figura 12, el GaN se enciende en condición ZVS y la corriente fluye desde el Drain hasta Source de S1. La corriente a través de la  $L_{eq}$  aumenta gradualmente, de modo que está almacenando energía. En este modo, la corriente pasa a través de un simple circuito  $R_{eq} - L_{eq}$ , la tensión en la carga ( $V_{Load}$ ) es igual a la tensión del BUS ( $V_{BUS}$ ) se puede apreciar este comportamiento en la figura 16.

El modo -1 se puede expresar mediante la siguiente ecuación 5.

$$R_{eq}i + L_{eq} \frac{di}{dt} = V_{BUS} \quad (5)$$

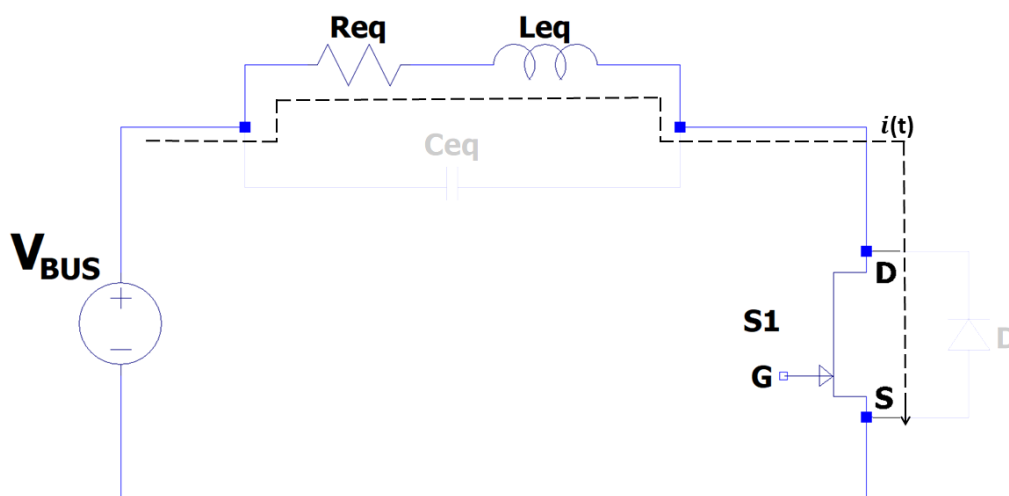


Figura 12. Modo 1 circuito equivalente.

### Modo 2 (t1-t2) GaN off, Diodo off

En este modo, como se muestra en la figura 13, cuando el interruptor S1 se apaga. Luego la corriente del inductor resonante almacenada comienza a ser transferida a través del condensador  $C_{eq}$  resonante, finalizando cuando se transfiere toda la energía del inductor. Este modo es un modo de auto resonancia del circuito oscilante  $L_{eq} - C_{eq}$ . En este punto, la tensión resonante máxima está presente en el condensador  $C_{eq}$  resonante, por lo tanto, el GaN está bloqueando y la tensión en la carga aumenta, cabe mencionar que el comportamiento de la tensión en la carga está invertida.

El modo - 2 se puede expresar mediante la siguiente ecuación 6.

$$R_{eq}i + L_{eq} \frac{di}{dt} + \frac{1}{C_{eq}} \int idt = 0 \quad (6)$$

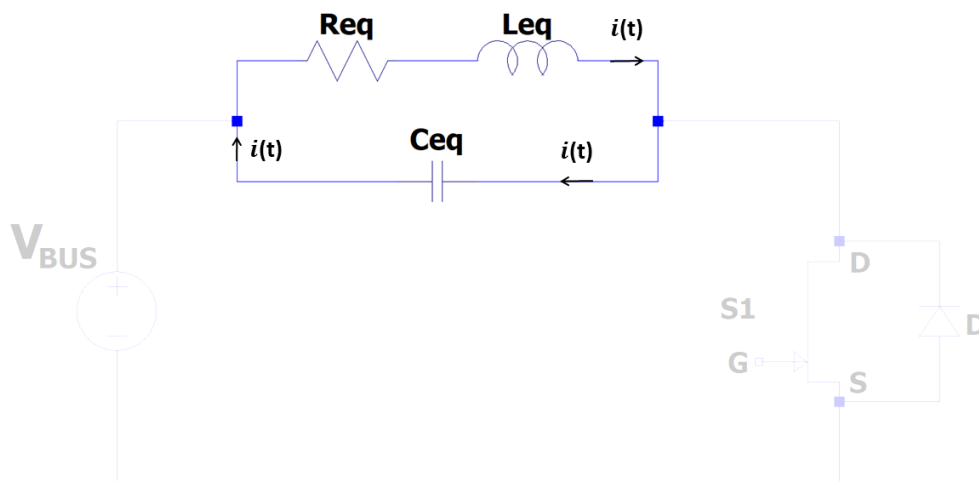


Figura 13. Modo 2 circuito equivalente.

### Modo 3 (t2-t3) GaN off, Diodo off

En este modo, como se muestra en la figura 14, después de que la corriente a través de  $L_{eq}$  se haga cero, el capacitor  $C_{eq}$  comienza a descargar a través de  $L_{eq}$  y fluye una corriente en la dirección inversa. La corriente del condensador  $C_{eq}$  se detiene cuando su voltaje es igual al voltaje  $V_{BUS}$ , el voltaje en la carga decrece.

El modo -3 se puede expresar mediante la siguiente ecuación 7.

$$\frac{1}{C_{eq}} \int idt = R_{eq}i + L_{eq} \frac{di}{dt} \quad (7)$$

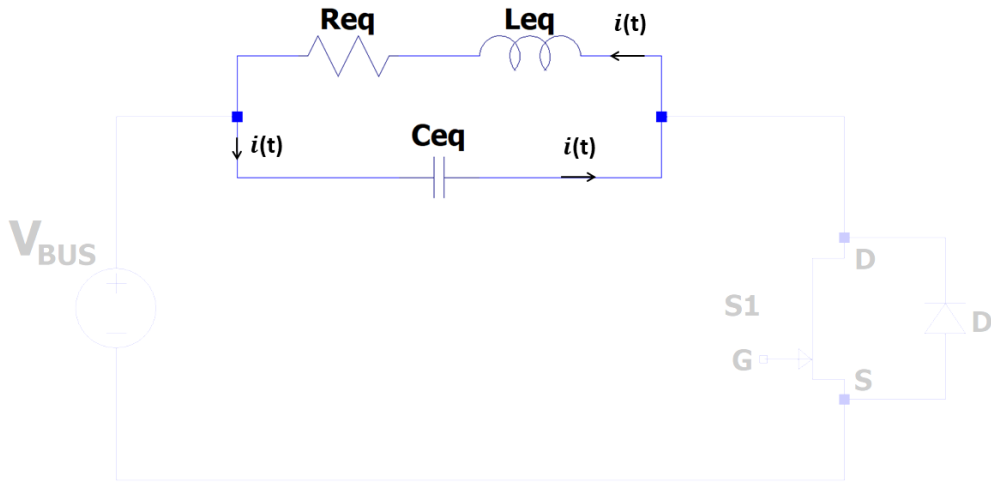


Figura 14. Modo 3 circuito equivalente.

### Modo 4 (t3-t4) GaN off, Diodo on

En este modo, como se muestra en la figura 15, cuando la polaridad invertida a través de  $L_{eq}$  excede a  $V_{BUS}$ , el diodo se polariza hacia adelante y la corriente de  $L_{eq}$  fluye a través de este diodo D hasta que esta corriente llega al cero, la tensión de la carga es igual al  $V_{BUS}$ . Al finalizar el modo-4, el modo-1 comienza con GaN en condiciones iniciales.

El modo-4 se puede expresar mediante la siguiente ecuación 8.

$$L_{eq} \frac{di}{dt} - V_{BUS} = R_{eq}i \quad (8)$$

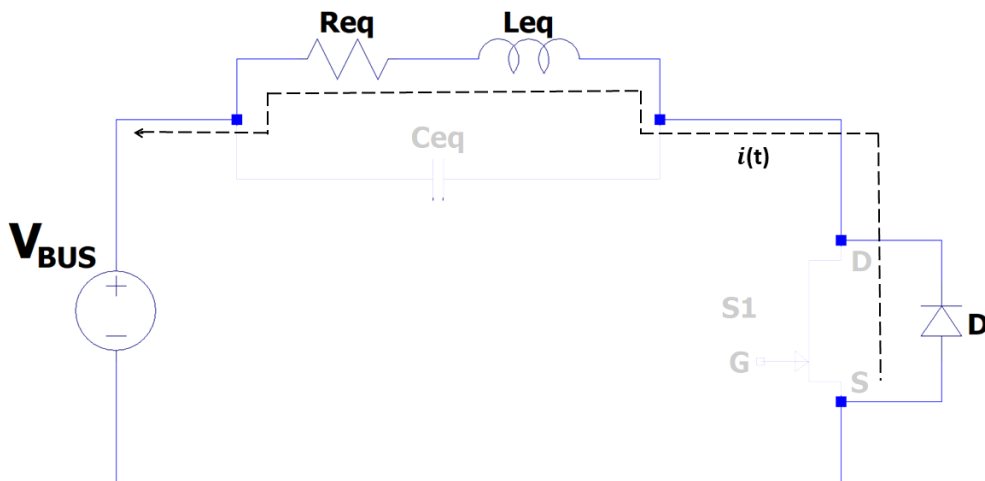


Figura 15. Modo 4 circuito equivalente.

### 3.1.1 Operación óptima

La Figura 16 muestra los diagramas de tiempo de operación de todos los elementos del circuito inversor exponiendo los cuatro modos de funcionamiento. Inicialmente, S1 está encendido por el circuito de control cuando la corriente que fluye a través de  $L_{eq}$  alcanza su valor máximo y

comienza a disminuir. Cabe mencionar que la tensión en el transistor GaN  $V_{DS}(t_0) = 0V$  y por otro lado la tensión  $V_{Load} = V_{BUS}$ .

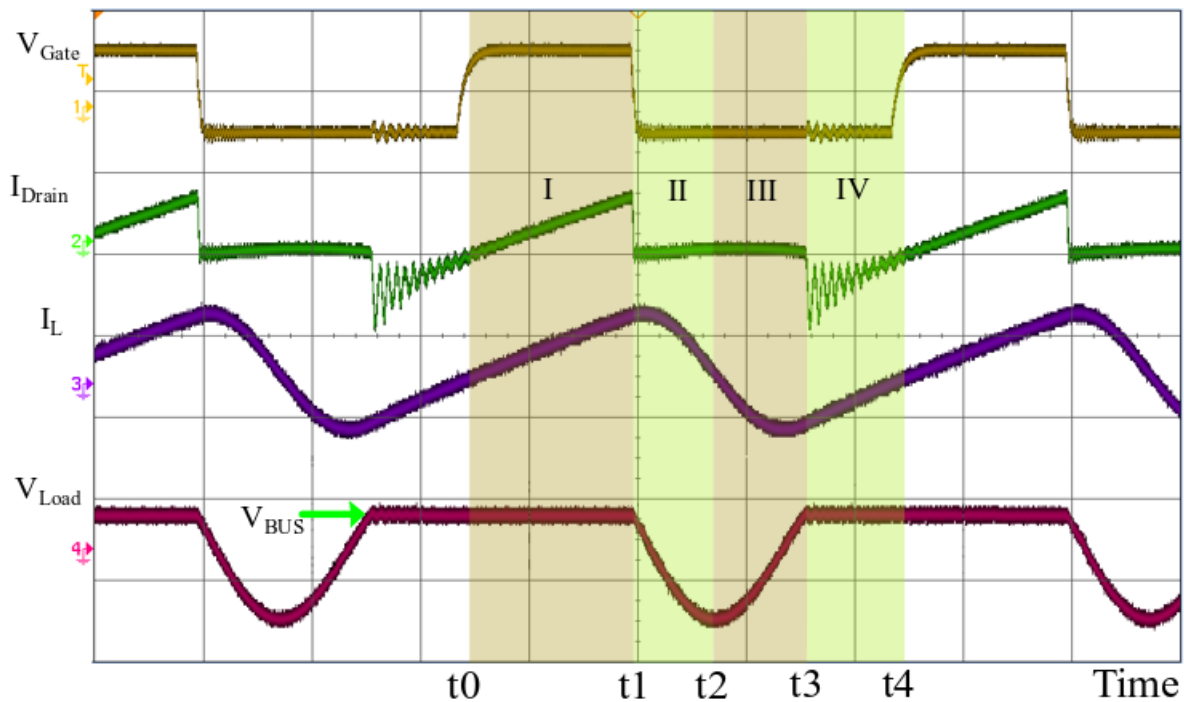


Figura 16. Formas de onda del inversor ZVS en operación óptima; Donde,  $V_{Gate}$ = señal de la puerta del GaN,  $I_{Drain}$ = corriente de Drain del GaN,  $I_L$ = Corriente del inductor,  $V_{Load}$ = Voltaje en la carga.

En la siguiente figura 17, se ilustra el mapa que relaciona la frecuencia y el ciclo de trabajo que corresponde a la topología conformado por un solo interruptor.

Cada línea representa un valor de nivel de potencia que se puede suministrar desde ella. La zona sombreada en color gris es el área ZVS o conocida como área segura de operación. Se puede llegar a operar dentro de esta zona mediante el ajuste de la frecuencia de los parámetros de control y el ciclo de trabajo. Entre estas líneas de potencia se destacan las curvas X y Y como mínima y máxima, respectivamente que ha sido establecido dentro del área ZVS. Si se determina una frecuencia  $F$ , se puede cambiar el ciclo de trabajo de D1 a D2.



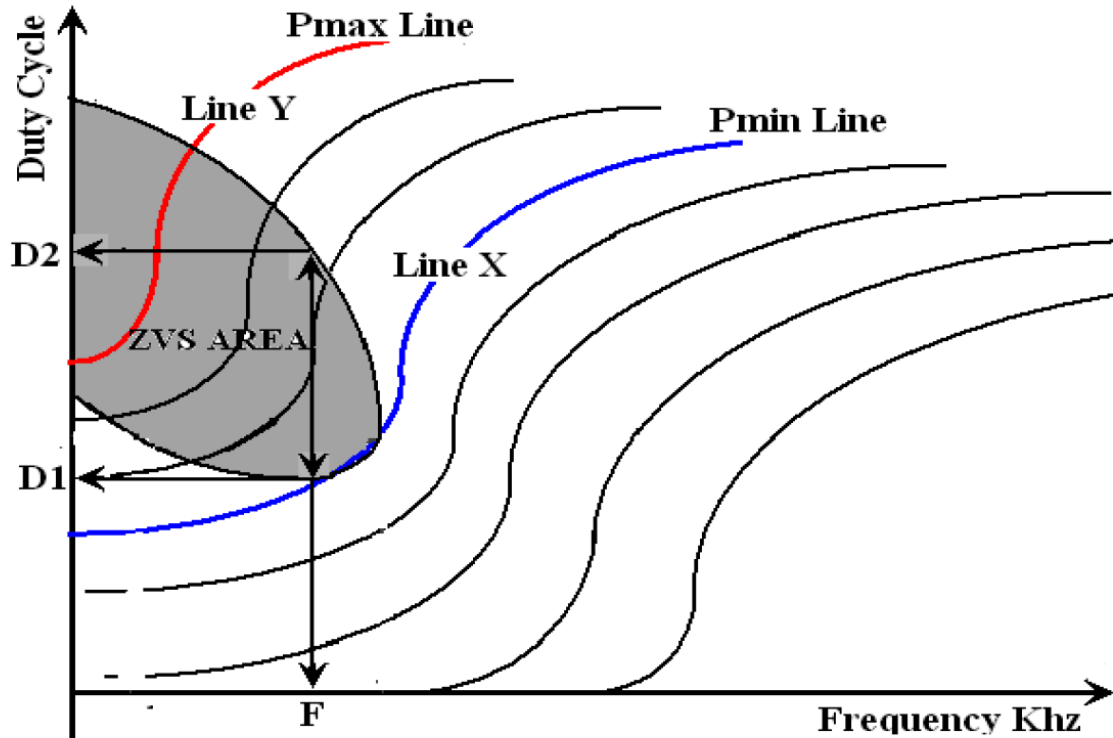


Figura 17. Diagrama de mapa de potencia de la topología de un solo interruptor [20].

### 3.1.2 Operación sub óptima

En primera instancia el voltaje de la carga  $V_{Load}$  corresponde con el valor del voltaje de  $V_{BUS}$ , por otro lado, la corriente  $I_L$  es negativa. El diodo de marcha libre D comienza a conducir, lo que determina el final del modo II y el comienzo del modo I del siguiente ciclo de conmutación. Durante el intervalo de tiempo entre el comienzo de la conducción del diodo, si se activa el transistor siempre se producirá la conmutación a tensión cero, la tensión  $V_{DS}$  es cero, aunque en este caso como la corriente de la carga no lo es, a este punto de operación se le conoce como sub-óptimo y habrá más pérdidas de conmutación que en el caso óptimo, como se aprecia en la figura.

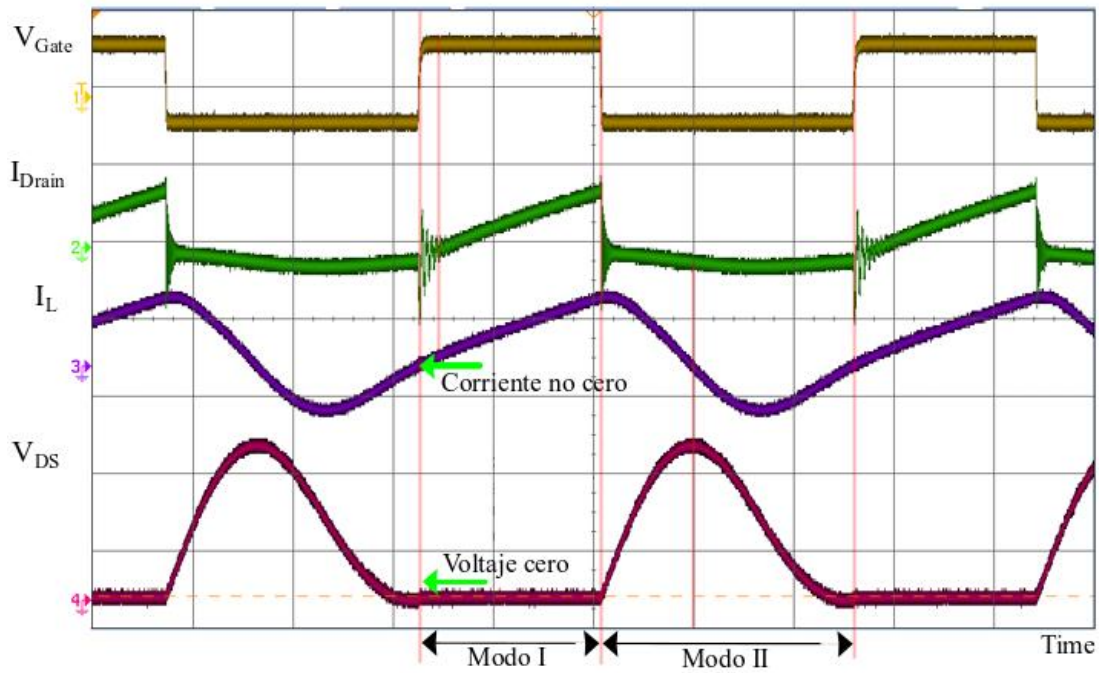


Figura 18. Formas de onda del inversor ZVS en operación sub-óptima;  $V_{Gate}$ = señal de la puerta,  $I_{Drain}$ = corriente de Drain del GaN,  $I_L$  = Corriente del inductor,  $V_{DS}$ = voltaje a través del interruptor.

### 3.1.3 Operación no óptima

La figura 17 presentada anteriormente en el caso que se aumente el ciclo de trabajo hacia D2 o se disminuye por debajo de D1 (fuera del área ZVS), aparece este modo de operación que debe evitarse, porque, tienden a presentar picos de corriente muy altos en el momento de la conmutación y la consecuencia es que reduce significativamente la eficiencia del convertidor y puede llegar al punto de la destrucción del interruptor. Por lo tanto, dependen del estado inicial y final del condensador  $C_{eq}$ .

La ecuación 9 modela las pérdidas y es descrita a continuación.

$$P_{p\acute{e}rdidas} = \frac{1}{2} \cdot C_{res} \cdot f_s \cdot VT \quad (9)$$

Donde:

$f_s$  = Frecuencia de conmutación.

$VT$  = Tensión presente en el transistor en el momento de encendido.

$C_{res}$  = Valor del condensador de resonancia.

A continuación, se presenta dos casos cuando D1 se encuentra fuera del área ZVS:

**CASO 1:** En la figura 19, se observa un pico de corriente para un ciclo de trabajo decreciente por debajo de D1, el transistor está en ON (encendido) mientras la corriente de carga  $I_L$  es positiva, esto quiere decir que el voltaje en el dispositivo no es igual a cero. La consecuencia de tener voltaje en este punto de trabajo es la generación de un pico de corriente muy alta en el dispositivo en el instante de encendido.

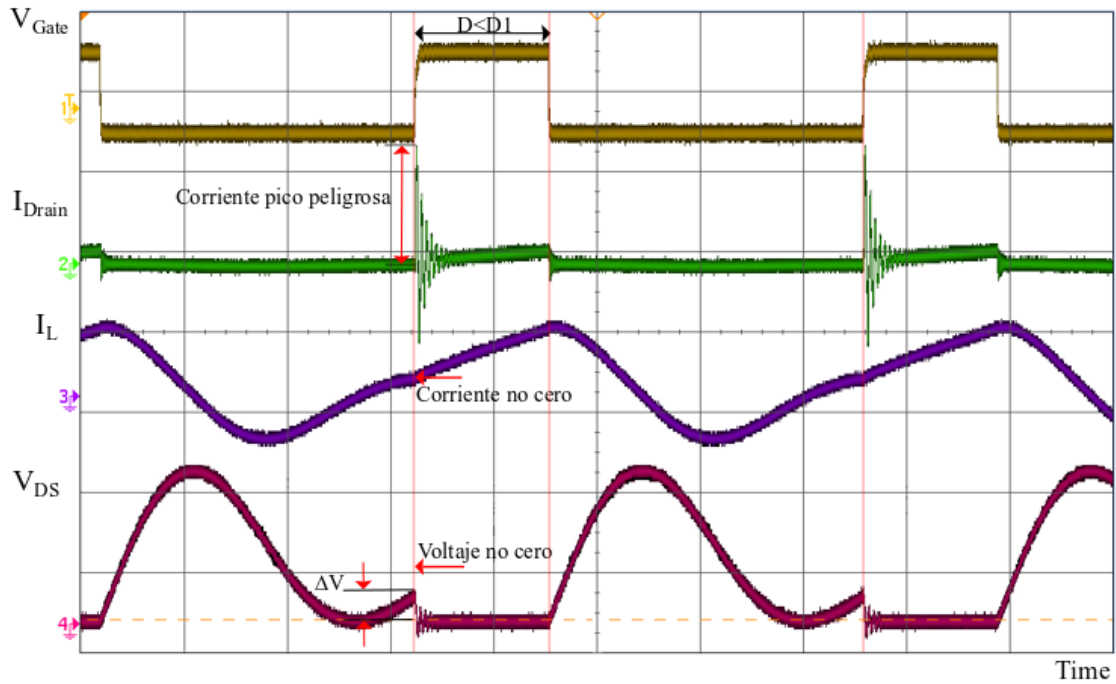


Figura 19. Formas de onda del inversor 1SW-ZVS en funcionamiento no seguro para  $D < D1$ .

**CASO 2:** En la siguiente figura 20 se aprecia el caso de un ciclo de trabajo en aumento por encima de  $D2$ , el dispositivo está en ON (encendido) mientras la corriente que representa la carga es negativa, cabe recalcar que el voltaje no es igual a cero, como consecuencia se produce un pico de corriente muy alta llegando al punto de dañar al transistor.

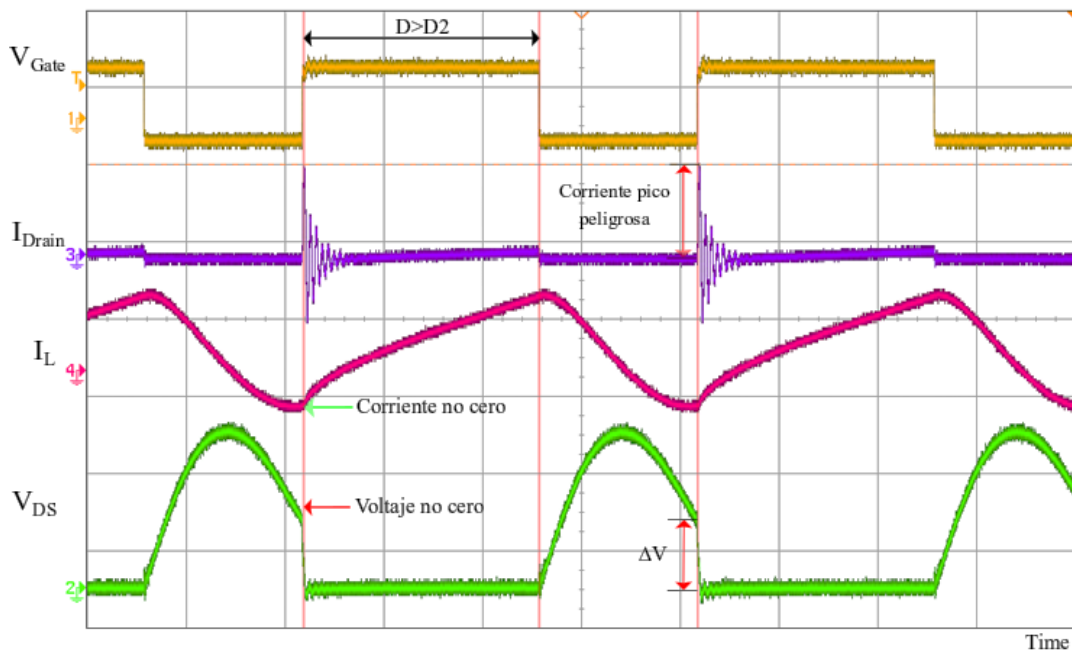


Figura 20. Formas de onda del inversor 1SW-ZVS en funcionamiento inseguro para  $D > D2$ .

### 3.2 Determinación de la Capacitancia e Inductancia del Circuito Resonante.

El circuito resonante está conformado por resistencia, inductancia y capacitor, existe dos formas de conexión en serie o en paralelo. En la figura 21 se indica la configuración. Cabe destacar que si se varia la frecuencia automáticamente la impedancia de cada uno también varía.

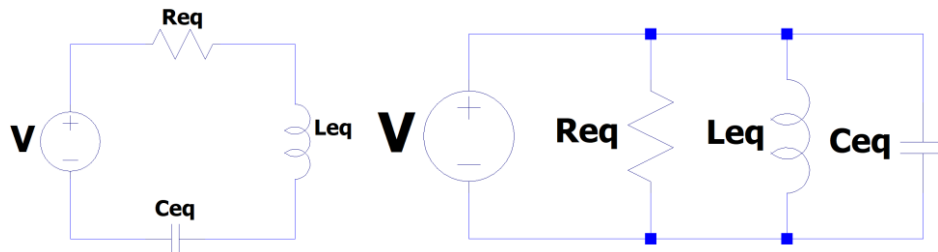


Figura 21. Circuito esquemático del circuito resonante serie y paralelo

El objetivo principal del circuito resonantes es filtrar la onda de salida del inversor logrando que las ondas de voltaje y corriente en la carga sea sinusoidales. El circuito resonante implementado debe suministrar el voltaje y corriente necesaria para la carga en régimen estacionario, manejando la mínima corriente de entrada posible para que de esta manera se pueda disminuir las pérdidas de los interruptores.

A continuación, se describe algunos factores que permiten obtener los valores de capacitancia e inductancia.

#### 3.2.1 Frecuencia de Resonancia

La frecuencia de resonancia es expresada en la siguiente ecuación 8. La corriente en el circuito alcanza su pico cuando la frecuencia de la fuente pasa a ser igual a la frecuencia de resonancia. Se decrementa cuando la frecuencia de la fuente se hace mayor o menor que la frecuencia de resonancia [21].

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (10)$$

$f_0$  = Frecuencia resonante

$L$  = Inductancia

$C$  = Capacitancia

#### 3.2.2 Determinación de la Capacitancia

Antes de determinar el valor del capacitor primero se encuentra el valor de la corriente donde se utiliza la siguiente ecuación 11.

$$I = \frac{2\pi P}{V} \quad (11)$$

$I$  = Corriente de Resonancia

$P$  = Potencia

$V$  = Voltaje

El valor del capacitor se determina utilizando la ecuación 12.

$$C = \frac{I}{2\pi fV} \quad (12)$$

$I$  = Corriente de Resonancia

$f$  = Frecuencia Resonante

$V$  = Voltaje

### 3.2.3 Determinación de la Inductancia

Obtenido el valor del capacitor se utiliza la siguiente ecuación 13 donde se puede determinar el valor de la inductancia.

$$L = \frac{I}{(2\pi f)^2 C} \quad (13)$$

$I$  = Corriente de Resonancia

$f$  = Frecuencia Resonante

### 3.3 Técnica de control propuesto

La técnica de control propuesto se trata del encendido con pulsos pequeños repetitivos en la compuerta que se observa en la figura 22, el principal objetivo de esta técnica es disminuir el efecto de la corriente máxima en el caso de ZVS. Esto se logra cuando se aplica pulsos de tiempo corto al comienzo del encendido del transistor de potencia cada pulso tiene igual  $T_{st}$ . El número de pulsos y el tiempo en ON de cada pulso pueden ser elegidos de tal forma que el efecto del pico de corriente de ZVS sea mínimo.

Estos pulsos de tiempo corto evitan la carga completa de la capacitancia de entrada del transistor controlado por voltaje con el primer pulso corto controlando así la magnitud del pico de corriente [20].

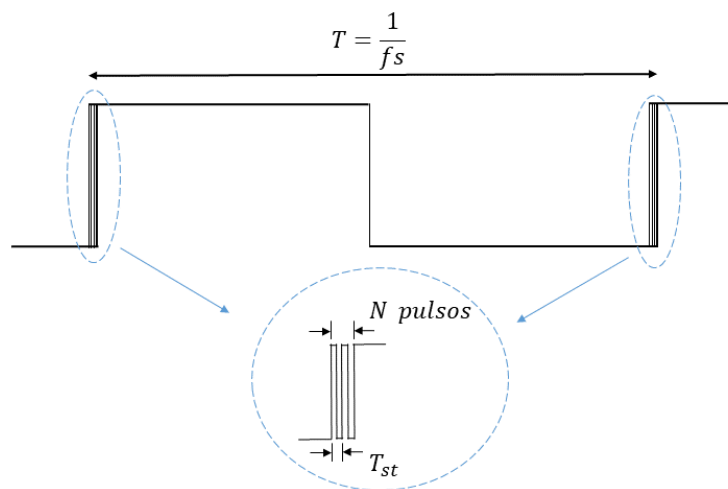


Figura 22. Señal de puerta con pulsos de puerta pequeños repetitivos al principio.

### 3.4 Simulación del inversor 1SW-ZVS en LTspice

Se indica en la figura 23 el circuito esquemático del inversor resonante 1SW-ZVS realizado en el software LTspice, está diseñado para ser lo más realista posible (el circuito diseñado en LTspice está en el ANEXO 2). Es decir que el diseño del circuito debe tener las mismas características que el sistema real presentado en el capítulo 4. El módulo de potencia GaN está representado por la librería GS66508T. La inductancia  $L_{eq}$  y la resistencia  $R_{eq}$  conforman el circuito equivalente de la carga y los capacitores C1 y C2 son los condensadores de resonancia.

**Sistema de alimentación:**  $V_{bus}$  representa la fuente de alimentación 170 VCD de la etapa rectificadora y el condensador C4 simboliza a los ocho capacitores de  $0.1 \mu F$  y C5 corresponde al capacitor de  $10 \mu F$  conectados en paralelo, siendo el capacitor resultante de  $1.8 \mu F$ .

**Transistor de potencia:** Se utiliza el módulo GS66508T facilitado por el fabricante en el simulador LTspice.

**Condensadores de resonancia:** son representados por los capacitores C1 y C2. Para la simulación se establece el valor específico  $47 \mu F$  para los dos capacitores que servirán para el análisis.

**Inductancia-Carga:** está conformada por la bobina  $L_{eq}$  y la resistencia  $R_{eq}$ . Siendo el valor de la inductancia de  $116 \mu H$  y de la resistencia de  $10 \Omega$ .

**Señal de control V3:** representa una señal cuadrada que se inyecta a la compuerta  $V_{GS}$  del interruptor GaN conformado por R1 ( $10 \Omega$ ), R2 ( $2 \Omega$ ), R3 ( $3.3 k \Omega$ ) y C3 ( $1.8 nF$ ,  $50V$ ). El patrón de la señal cuadrada es creado mediante un algoritmo con la ayuda del software Matlab que genera un archivo de texto y LTspice importa el archivo texto a través de V3. La configuración de R3 y C3 representa un filtro paso bajo de primer orden que cumple el objetivo de establecer el valor medio del tren de pulsos de alta frecuencia. El tren de pulsos aplicado a la señal de control se puede observar en la figura 24 siendo la frecuencia del tren de pulsos mayor a la frecuencia de la señal de control. El script de Matlab que corresponde a la señal de control está en el ANEXO 1.

**Voltaje V1 y V2:** Representa las tensiones de alimentación para el encapsulado driver SI8271-AB-IS siendo  $V1 = 6VCD$  y  $V2 = -3VCD$ .

**Temperatura V4:** se utiliza la fuente de voltaje V4 para indicar la temperatura en  $^{\circ}C$  [22].

La selección de todos los componentes que conforman al sistema driver se discutirán a fondo en la sección 4.2.

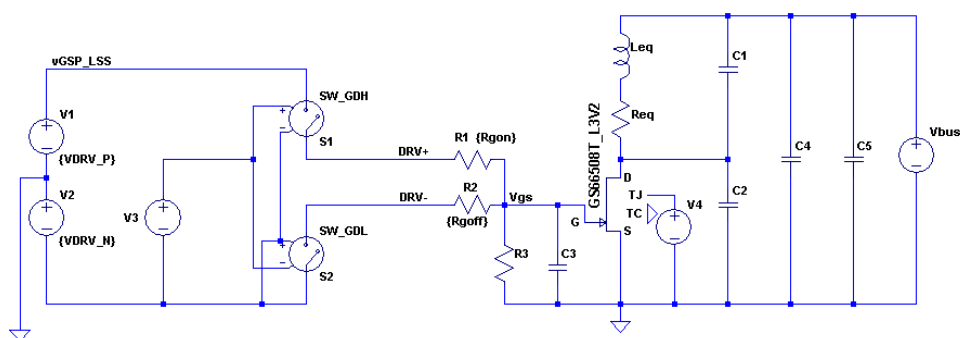


Figura 23. Diagrama esquemático en LTspice del inversor 1SW ZVS.

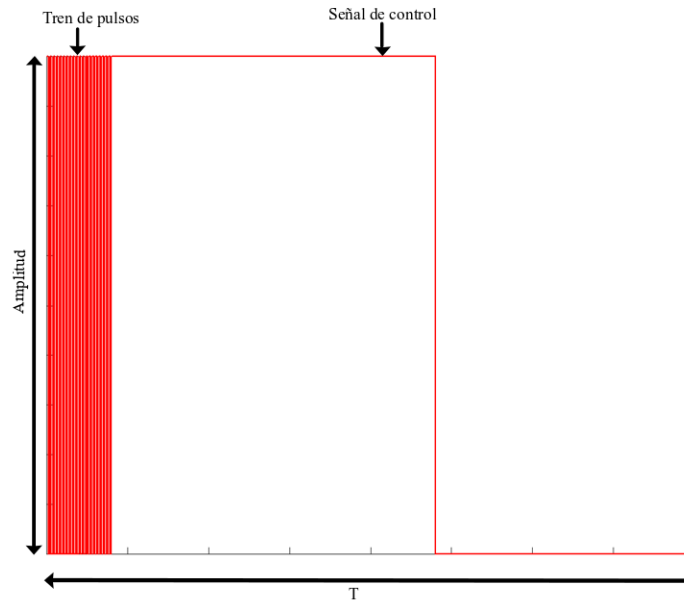


Figura 24. Tren de pulsos de alta frecuencia aplicado a  $V_{GS}$  del GaN.

Para llevar a cabo la simulación se debe escoger una región de trabajo para la topología ZVS en la que el sistema opere en su zona no óptima esto es posible si variamos la frecuencia y el ciclo de trabajo además del valor de resonancia del condensador, que depende del modelo inductor-carga con el que estamos trabajando. A continuación, se van a realizar dos ensayos para comprobar el funcionamiento del modelo del inversor 1SW-ZVS para poderlo caracterizar con el prototipo desarrollado en este trabajo que es presentado en el Capítulo 4. Seguidamente se analizan los resultados obtenidos trabajando en la zona no óptima cuando no se aplica el tren de pulsos y cuando se aplica el tren de pulsos en el terminal Gate del transistor GaN.

### 3.4.1 Ensayo 1 en LTspice

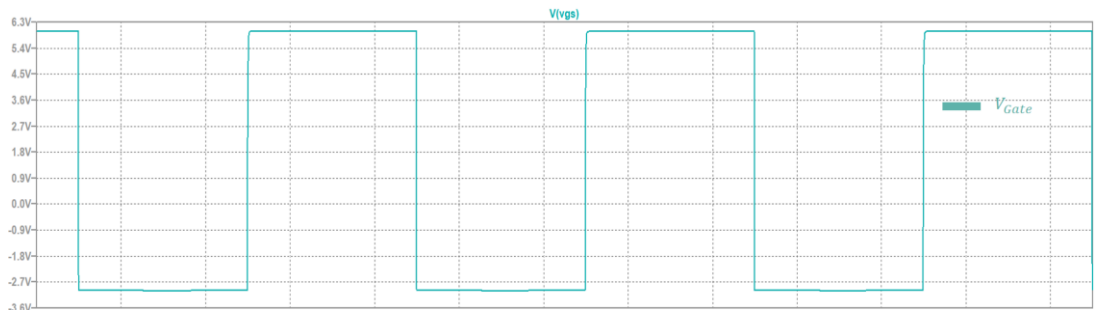
En el primer ensayo se ha establecido una zona de trabajo con el objetivo de establecer el ciclo de trabajo del tren de pulsos que opera a alta frecuencia, para reducir el pico de corriente  $I_D$  cuando se realiza la conmutación del transistor. Se realizará la comparación del valor máximo del pico de corriente  $I_D$  cuando no se aplica el tren de pulsos (ver figura 25 y figura 26).

- **Inductor-carga:** En la siguiente tabla 2 se puede observar que aplicando una frecuencia de 25kHz se obtiene un modelo inductor carga de  $L_{eq} = 116\mu H$  y  $R_{eq} = 8\Omega$ .
- **Condensadores de resonancias:** Los condensadores C1 y C2 tienen el valor de  $47nF$ , con este valor se obtiene que la frecuencia de resonancia sea mayor a la frecuencia de conmutación establecida de 25 kHz del transistor. Se escogió un ciclo de trabajo de la señal de control, esto permite trabajar en las tres zonas que han sido estudiadas en el apartado 3.1.

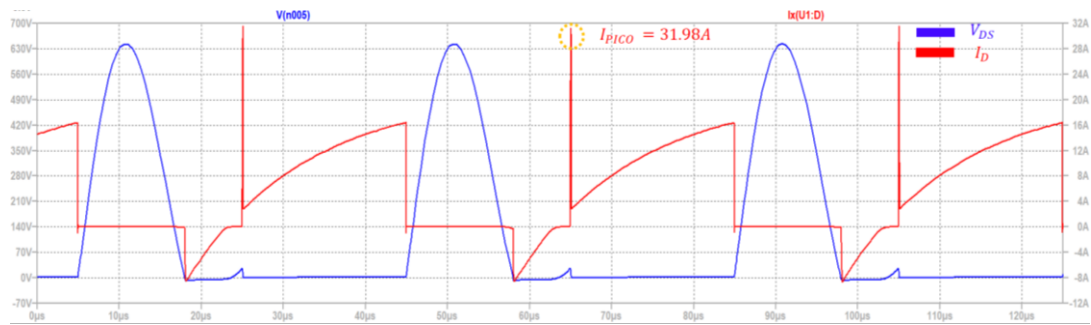
Tabla 2: Simulación y comportamiento del 1SW-ZVS con 170V,  $47nF$ ,  $D$  50%.

Comportamiento	Tren de pulsos		Señal de control		Pulsos [N°]	$I_{pico}$ [A]
	F [MHz]	D [%]	F [kHz]	Dc [%]		
<b>Sin modulación</b>	-	-	25	50	0	31.98
<b>Con modulación</b>	25	50	25	50	20	20.87

### Sin modulación



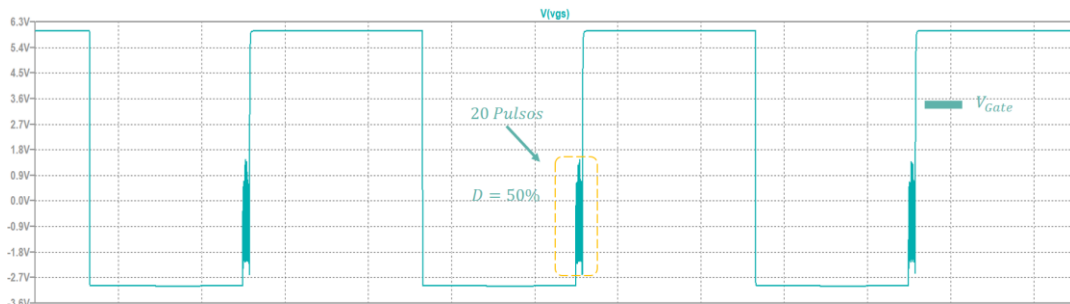
(a)



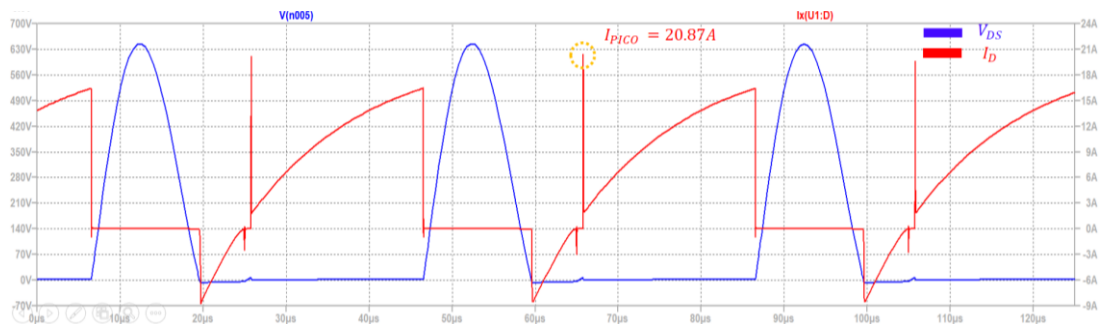
(b)

Figura 25. 1SW-ZVS con 170V, sin modulación. (a)  $V_{Gate}$  (b)  $V_{DS}$  vs  $I_D$ .

### Con modulación y D=50%



(a)



(b)

Figura 26. 1SW-ZVS con 170V, D=50%, con modulación. (a)  $V_{Gate}$  (b)  $V_{DS}$  vs  $I_D$ .



## Análisis de resultados

Expuesto la frecuencia de conmutación y ciclo de trabajo Dc en la tabla 4, además de la frecuencia de resonancia establecida por los condensadores C1 y C2, se observa en la figura 25 un pico de corriente  $I_D = 31.98A$  (en color rojo) en el momento de la conmutación del transistor y aplicando el tren de pulsos (20 pulsos) de alta frecuencia (en color verde) que se observa en la figura 26, se consigue disminuir el pico de corriente  $I_D = 20.87A$  (en color rojo), pero no lo suficiente, esto se debe que el ciclo de trabajo  $D = 50\%$  es demasiado bajo para hacer trabajar de forma correcta al transistor en su zona óhmica.

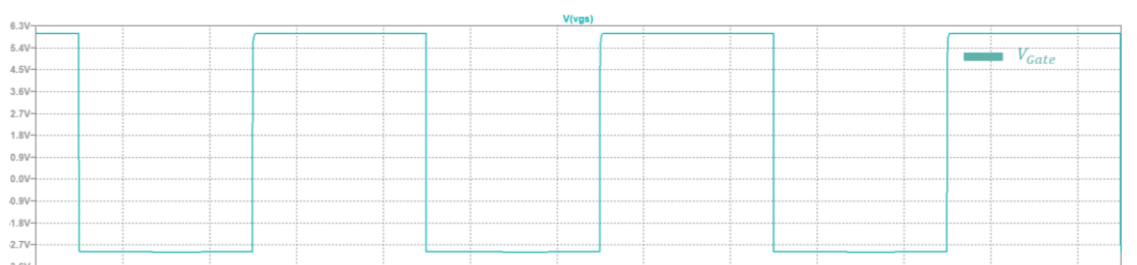
### 3.4.2 Ensayo 2 en LTspice

La tabla 3 presenta el aumento del ciclo de trabajo para la señal del tren de pulsos con el objetivo de disminuir el pico de corriente  $I_D$  del interruptor GaN, manteniendo los demás parámetros iguales. En la figura 27 y figura 28 se puede observar el ensayo 2.

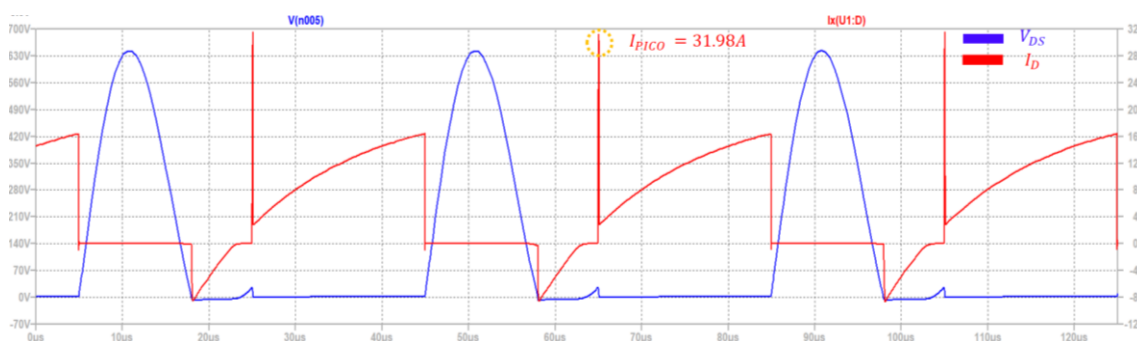
Tabla 3: Simulación y comportamiento del 1SW-ZVS con 170V, 47nF, D 60%.

Comportamiento	Tren de pulsos		Señal de control		Pulsos [N°]	$I_{pico}$ [A]
	F [Mhz]	D [%]	F [khz]	Dc [%]		
<b>Sin modulación</b>	-	-	25	50	0	31.98
<b>Con modulación</b>	25	60	25	50	20	6.91

### Sin modulación



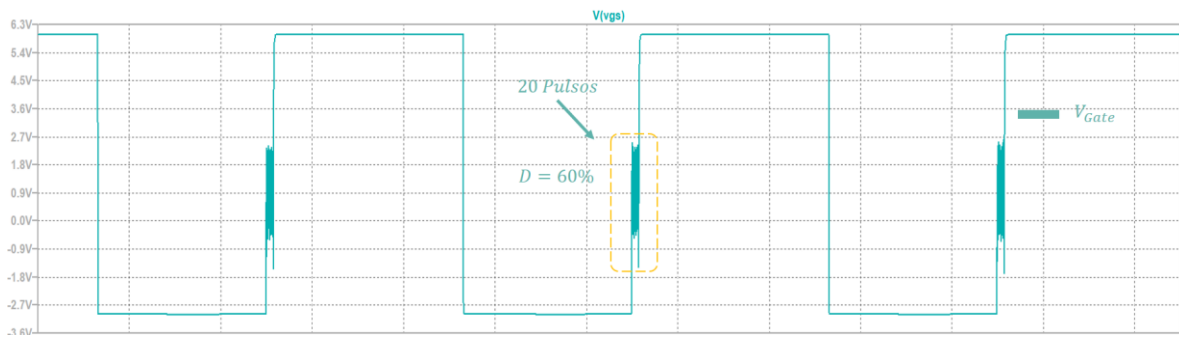
(a)



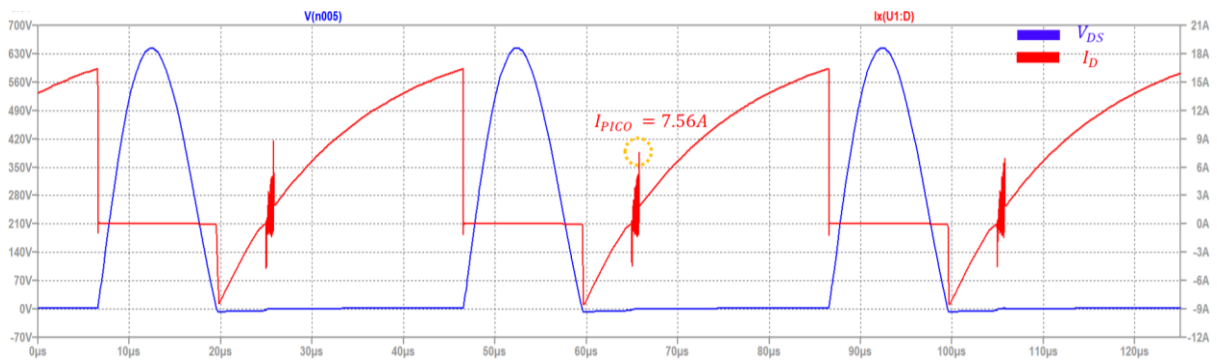
(b)

Figura 27. 1SW-ZVS con 170V, sin modulación. (a)  $V_{Gate}$  (b)  $V_{DS}$  vs  $I_D$ .

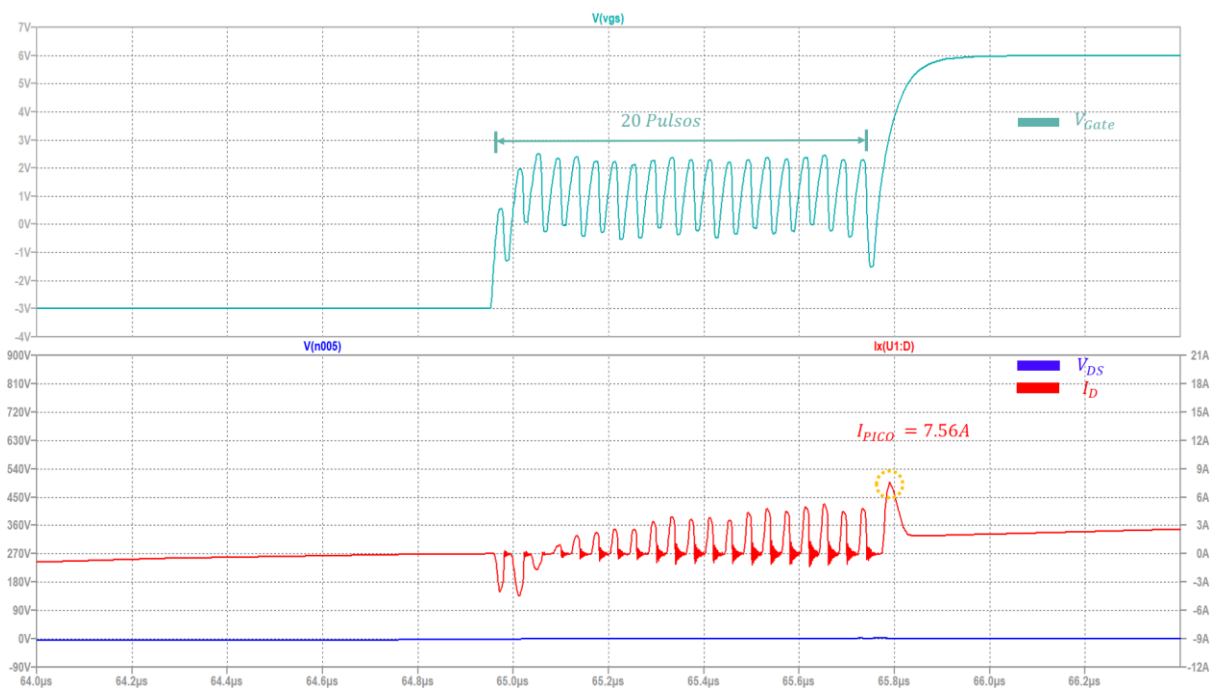
**Con modulación y D=60%**



(a)



(b)



(c)

Figura 28. 1SW-ZVS con 170V, D=60%, con modulación. (a)  $V_{Gate}$ , (b)  $V_{DS}$  vs  $I_D$ , (c)  $V_{Gate}$ ,  $V_{DS}$  vs  $I_D$  (vista ampliada).

### Análisis de resultado:

Como se observó en la figura 27, la tensión en los bornes del transistor,  $V_{DS}$  no es cero en el instante de la conmutación del interruptor GaN produciendo pico de corriente de  $I_D = 31.98$  A (en color rojo). Ahora en este nuevo ensayo en la figura 28 (a) si aplicamos un tren de pulsos de alta frecuencia (30 pulsos) y aumentando el ciclo de trabajo  $D = 60\%$  se tiene un valor promedio de 1V (en color verde), en la figura 28 (b) se consigue reducir el pico de corriente  $I_D = 7.56$ A (en color rojo), por lo cual, la fiabilidad en el transistor no presenta mayor afectación. Finalmente, en la figura 28 (c) se observa una vista ampliada de los pulsos aplicados al terminal Gate del transistor (en color verde).

## 4 DISEÑO Y CONSTRUCCION DEL PCB

El presente capítulo tiene como finalidad de informar sobre el diseño y construcción del sistema desarrollado, que permita calentar materiales ferromagnéticos y no ferromagnéticos. Por este motivo hemos creído conviene dividirlo en 3 partes.

En la primera parte se indica la arquitectura en el que se desenvolverá el esquema y conexión electrónico del sistema propuesto.

En la segunda parte se detallará a los elementos principales para el desarrollo del hardware driver.

Finalmente se hablará el proceso para el montaje del sistema considerando los aspectos principales para el adecuado funcionamiento.

### 4.1 Diseño de arquitectura

Para el diseño del circuito se procede a elaborar un esquema general de las partes que conforman el circuito. La figura 29 describe el contenido de la electrónica y las respectivas fuentes de alimentación.

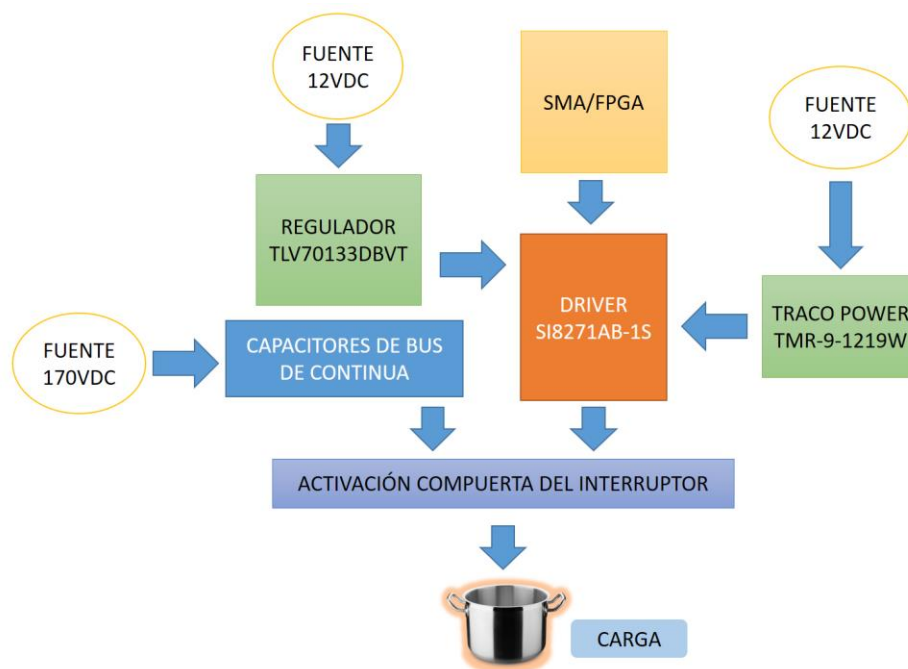


Figura 29. Esquema y conexión electrónico del sistema propuesto.

## 4.2 Componentes principales

El driver se ha desarrollado con la necesidad de calentar materiales ferromagnéticos y no ferromagnéticos por medio de los componentes electrónicos que se detallan a continuación.

### 4.2.1 GaN Systems E-HEMT GS66508T

Para la aplicación deseada en este proyecto se ha recurrido al uso de un componente electrónico que trabaje a alta frecuencia, voltaje y corriente con el fin de calentar materiales ferromagnéticos y no ferromagnético. Esto es posible con el GS66508T que es un transistor de potencias de Nitruro de Galio (GaN). Las propiedades de GaN permiten alta corriente, alto voltaje y alta frecuencia de conmutación. GaN Systems implementa el diseño de celda patentado de Island Technology® para un rendimiento de matrices de alta corriente. La estructura del encapsulado permite una baja inductancia y baja resistencia térmica en un paquete pequeño de medidas  $6.9 \times 4.5 \text{ mm}^2$  PCB footprint. La refrigeración del GS66508T es por la parte superior, ofrece baja resistencia térmica específico para aplicaciones de alta potencia [23].

En la figura 30 se aprecia el transistor GaN GS66508T, así como el esquema del encapsulado y símbolo de circuito. Los terminales del encapsulado GaN están representados con el pin 1 como Drain, pin 2 y 4 Gain y pin 3 Source. Las especificaciones técnicas del GS66508T se muestran en la tabla 4.

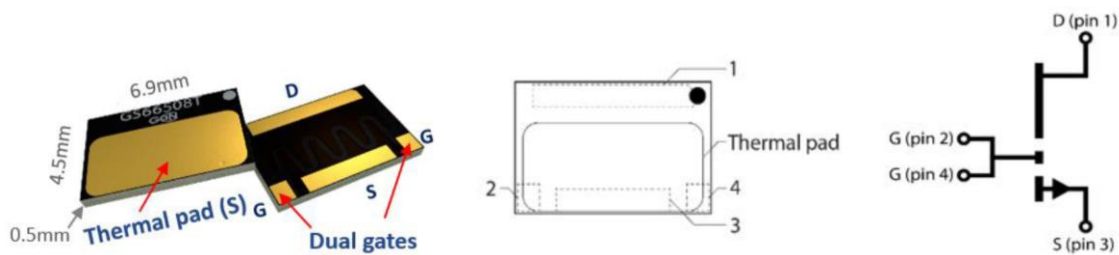


Figura 30. Transistor GaN GS66508T.

Tabla 4. Características técnicas Transistor GaN GS66508T.

Características	Símbolo	Valor	Unidad
<b>Voltaje Drain-to-Source</b>	$V_{DS}$	650	V
<b>Corriente Drain continua</b> ( $r_{caso} = 25 \text{ }^\circ\text{C}$ )	$I_{DS(max)}$	30	A
<b>Voltaje de Gate-to-Source</b>	$V_{GS}$	-20 a +10	V
<b>Frecuencia de conmutación</b>	$F$	>100	MHz
<b>Resistencia</b>	$R_{DS(max)}$	50	$m\Omega$
<b>Temperatura de la unión de funcionamiento</b>	$I_J$	-55 a +150	$^\circ\text{C}$

### 4.2.2 Convertidor de tensión TMR 9-1219WI TRACO POWER

La función principal de este convertidor en la placa driver es la de proporcionar niveles de salida +6V, -3V y una referencia de 0V, estos niveles de tensión son los requeridos para alimentar al driver SI8271AB-IS y otro regulador que se describe más adelante.

El TMR 9-1219WI es un módulo convertidor aislado de 9W DC-DC con salida regulada, con rangos de voltaje de entrada ultra amplios 4:1. El convertidor presenta excelente eficiencia que permite temperaturas de operación de  $-40 \text{ }^\circ\text{C}$  a  $+60 \text{ }^\circ\text{C}$  sin reducción de la capacidad. En la

figura 31 se ilustra el TMR 9-1219WI. Las especificaciones técnicas se muestran en la tabla 5. La disposición de los pines es descrita como el terminal 1 voltaje de ingreso negativo  $-V_{in}$  (GND), terminal 2 voltaje de ingreso positivo  $+V_{in}$  ( $V_{cc}$ ), terminal 3 Remoto On/Off, terminal 6 voltaje de salida positivo  $+V_{out}$ , terminal 7 voltaje de salida negativo  $-V_{out}$  y terminal 8 sin función [24].

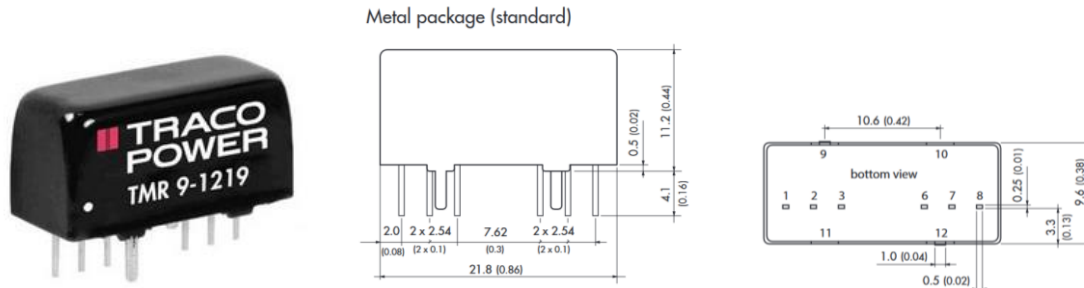


Figura 31. Convertidor de tensión TMR 9-1219WI.

Tabla 5. Características técnicas convertidor de tensión TMR 9-1219WI

Características	Símbolo	Valor	Unidad
Rango de Voltaje de entrada	$V_{in}$	9 a 18	V
Rango de Voltaje de salida	$V_{out}$	9	V
Corriente de conexión a tierra	$I_{out}$	1000	mA
Temperatura de operación	$T$	-40 a +60	°C
Potencia de salida	$P_{out}$	9	W

#### 4.2.3 Regulador de tensión TLV70133DBVT

Para el diseño e implantación del driver se ha optado por el regulador de tensión TLV70133DBVT. La función principal de este componente es proporcionar una tensión de salida de 3.3V, dicha tensión es suministrada al driver SI8271AB-IS.

En la figura 32 se indica el regulador y la distribución de los pines donde, el terminal 2 es GND, el terminal 3 representa la tensión de entrada no regulada, el terminal 1 representa la tensión de salida regulada. Cualquier capacitor de  $1 \mu\text{F}$  o mayor entre este pin y tierra es necesario para la estabilidad y los terminales 4, 5 no se conectan. El capacitor que se encuentra al ingreso del regulador se puede utilizar como valor capacitivo de  $1 \mu\text{F}$ . En la figura 33 se puede observar el circuito propuesto por la hoja de especificaciones del fabricante siendo adoptado a nuestro diseño. La tabla 6 detalla las características del regulador [25].

La disipación del regulador se calcula a partir de la ecuación 12.

$$P_D = (V_{IN} - V_{OUT}) \times I_{OUT} \quad (14)$$

La disipación de potencia que resulta de la corriente de reposo es despreciable.

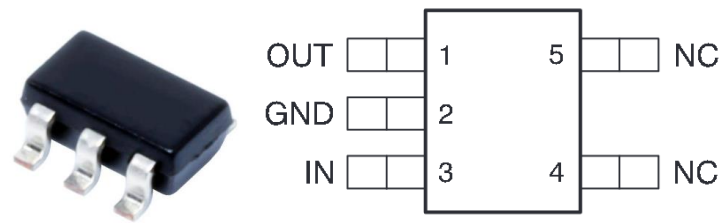


Figura 32. Configuraciones de pines del regulador TLV70133DBVT.

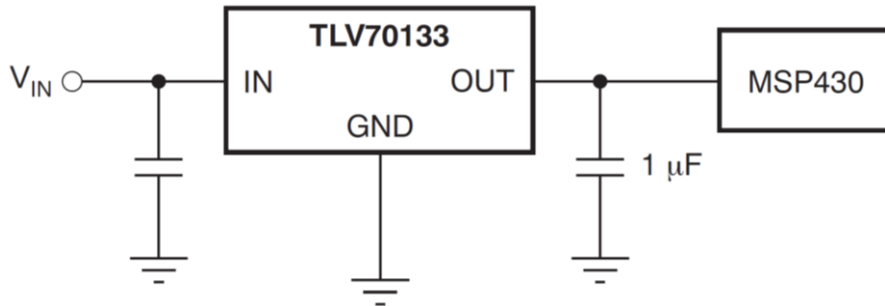


Figura 33. Diagrama esquemático del regulador TLV70133DBVT.

Tabla 6. Características técnicas regulador TLV70133DBVT

Características	Símbolo	Valor	Unidad
<b>Rango de Voltaje de entrada</b>	$V_{in}$	2.5 a 24	V
<b>Voltaje de salida</b>	$V_{out}$	3.3	V
<b>Estable con cualquier condensador</b>	C	>0.47	µF
<b>Corriente de conexión a tierra</b>	$I_{out}$	3.4 a 100	µA - mA
<b>Temperatura de funcionamiento de la unión</b>	T	-40 a +125	°C

#### 4.2.4 Driver SI8271AB-IS

La función principal del driver SI8271AB-IS dentro de la placa driver es entregar la tensión necesaria en la compuerta del transistor GaN, con la corriente necesaria para el correcto funcionamiento.

El controlador de compuerta aislada SI8271-AB-IS (UVLO por sus siglas en inglés; Under voltage Lockout), es utilizado para este diseño, porque, es compatible con la unidad de compuerta 6V/-3V y tiene inmunidad CMTI (por sus siglas en inglés; common-mode transient immunity) dv/dt hasta 200V/ns. Además, tiene salidas de unidad de fuente y de disipador separadas, lo que elimina la necesidad de diodos adicionales. El aislador SI8271-AB-IS utiliza la tecnología de aislamiento de silicio patentada de Silicon Laboratories. Esta tecnología permite una inmunidad transitoria de modo común (CTI) líder en la industria. Este dispositivo presente características únicas, tales como salidas separadas de subida / bajada, apagado del controlador en caso de falla UVLO y programabilidad precisa de tiempo muerto [26].

Este componente electrónico ofrece una vida útil más alta en comparación con los controladores de compuerta optoacoplados. La siguiente figura 34 muestra los terminales del Si8271-AB-IS donde el pin 1, es señal de control del controlador digital (VI), pin 2 es la fuente de alimentación lateral de entrada (VDDI), pin 3 es la entrada lado tierra (GNDI), pin 4 es Enable (EN), pin 5 es Driver side ground (GND), pin 6 es Gate drive pull low (VO-), pin 7 es



Gate drive pull high (VO+) y el pin 8 es la fuente de alimentación del lado del driver (VDD). La tabla 7 representa las características del driver SI8271–AB-IS.

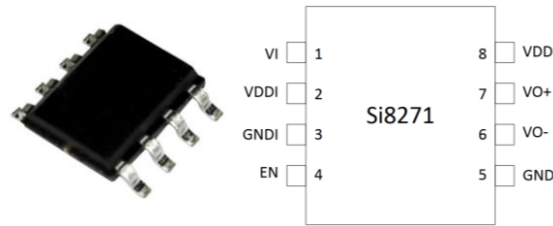


Figura 34. El controlador de compuerta aislada SI8271–AB-IS.

Tabla 7. Características técnicas driver SI8271–AB-IS.

Características	Símbolo	Valor	Unidad
<b>Rango de Voltaje de entrada</b>	$V_{in}$	2.5–5.5	V
<b>Salida OVLO</b>		5	V
<b>Corriente de salida pico</b>	$I$	4	A
<b>Temperatura de funcionamiento de la unión</b>	$T$	-40 a +125	°C

#### 4.2.5 Caracterización de bobinas de inducción.

El inductor utilizado para los ensayos se presenta en la figura 35, está conformado por una bobina pequeña, dicha bobina es utilizada típicamente en cocinas de inducción matricial.

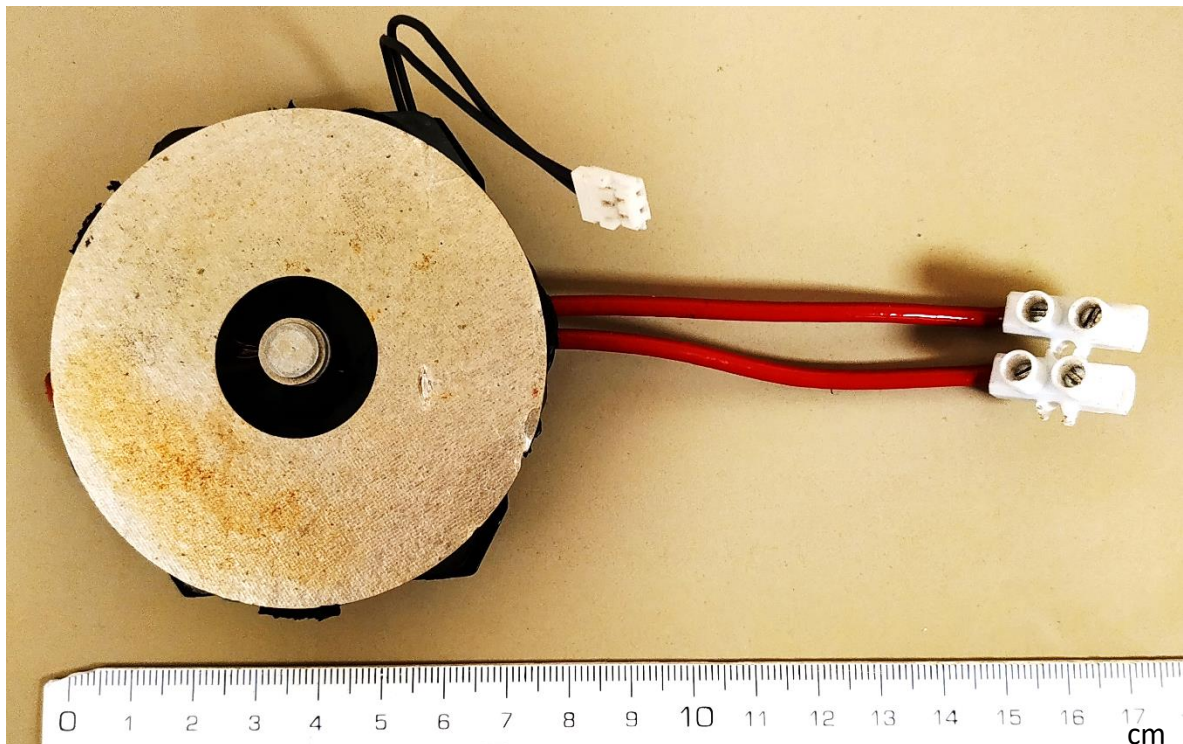


Figura 35. Mini bobina utilizado para los ensayos.

En cuanto a los utensilios de cocina se ha utilizado una mini cafetera de aluminio como se ilustra en la figura 36. Conjunto con la bobina, conforma la carga equivalente utilizado para esta investigación.

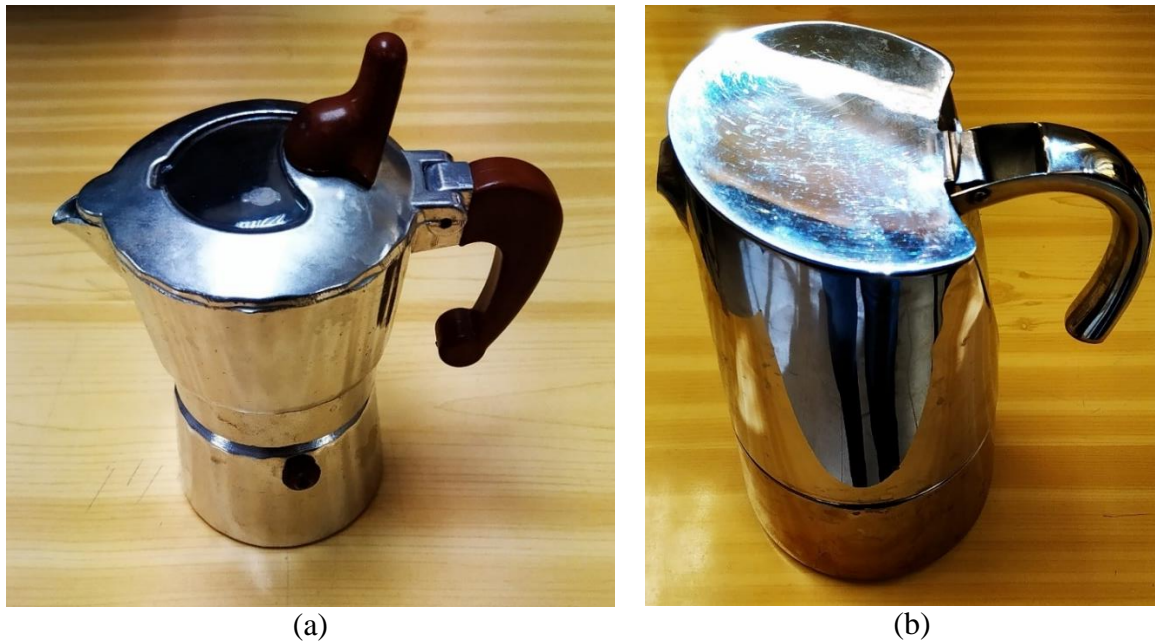


Figura 36. Utensilios utilizados para el experimento. a) Mini cafetera de aluminio, b) Cafetera grande de acero.

### 4.3 Diseño esquemático y PCB

El objetivo principal del presente proyecto es diseñar e implementar el circuito driver para una cocina de inducción electromagnética, que permita introducir el tren de pulsos de alta frecuencia en las señales de control del inversor basado en un único MOSFET de Nitruro de Galio. El diseño del circuito esquemático y la PCB (Print Circuit Board), se realizó en KiCad versión: (5.0.2)-1 (ANEXO 3). A continuación, en las siguientes figuras se ha dividido el circuito esquemático en bloques describiendo su función.

La figura 37, presenta un diseño de condensadores de bus de continua de este tipo debería teóricamente dar una configuración de bucle inductivo bajo. Los condensadores en paralelo a la salida de la fuente de voltaje de 170VDC. Se utilizan 8 capacitores SMD de 0.1uF y un capacitor de 10uF/500V.

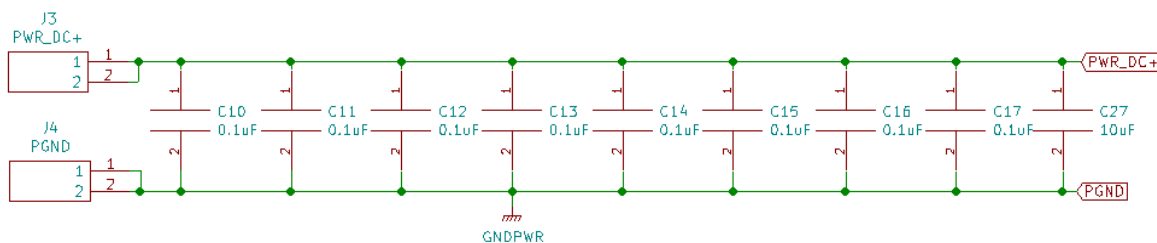


Figura 37. Circuito de condensadores de bus de voltaje de corriente continua.



La implementación del regulador TLV70133DBVT en el circuito, se alimenta con un voltaje 12 VDC y se obtiene una salida de voltaje de 3.3 VDC que se utiliza para alimentar el driver SI8271AB-IS. En la figura 38, se ilustra la configuración con sus respectivos capacitores que ayudan a filtrar los voltajes de entrada y salida.

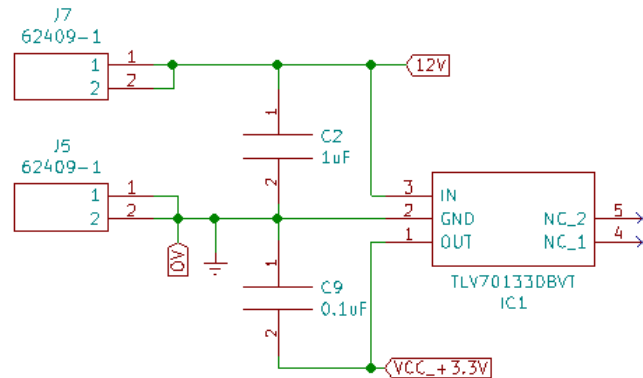


Figura 38. Circuito regulador de voltaje TLV70133DBVT.

En esta figura 39, se presenta el circuito que corresponde al TMR 9-2419WI TRACO POWER. Según su configuración el capacitor C1 de  $4.7\mu F$  permite filtrar la tensión de ingreso de 12VDC, las resistencias R2 y R3 son de  $3.3k\Omega$ , se encuentran conectadas en paralelo y su resistencia equivalente es de  $1.65k\Omega$ . Al estar en paralelo las resistencias permite dividir el paso de la corriente. Las resistencias son conectadas con el LED (diodo emisor de luz) que es utilizado como indicador a la salida del traco de potencia. El condensador C5 de  $4.7\mu F$  es utilizado para filtrar entre los terminales de +VOUT y -VOUT que corresponde al TRACO de potencia. Partiendo del voltaje de salida del traco de potencia que corresponde a 9VDC se procede a encontrar salidas de tensiones de +6VDC, -3 VDC y con una referencia de 0VDC que permita suministrar estas tensiones al driver TLV70133DBVT. Mediante el uso de un diodo zener D2 y la resistencia R6 es posible dividir 9V en sesgo de puerta de +6V y -3V. el punto medio se usa como una conexión a tierra de 0V que debe conectarse al terminal S del transistor GaN.

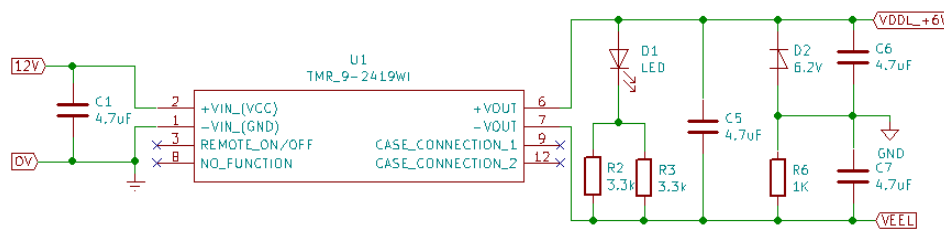


Figura 39. Circuito del TMR 9-2419WI traco power.

El circuito que conforma al driver SI8271AB-IS se aprecia en la figura 40, donde se destacan los siguientes elementos:

**Entrada BNC:** Encargada del ingreso de la señal de control y con una amplitud maxima de 3.3VDC.

**Condesadores de desacoplamiento:** Los condesnadores C3 Y C4 de  $1\mu F/16V$  permite aislar las tensiones VDDL +6V y VEEL.

El dispositivo es alimentado a una tensión de 3,3VDC. En la salida de las resistencias de  $10\Omega$  y  $2\Omega$  se conecta a la compuerta del transistor GaN.

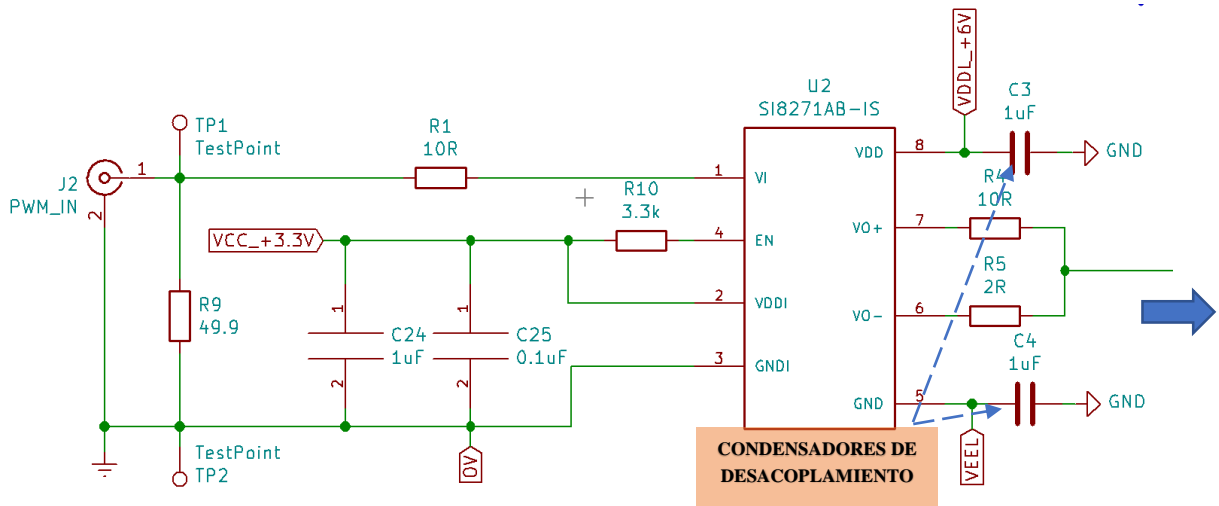


Figura 40. Circuito de entrada de tren de pulsos y Driver SI8271AB-IS.

Finalmente, en la figura 41, se aprecia la etapa de potencia conformado por el transistor GaN, los capacitores resonantes (C18- C23) y los extremos para la conexión de la carga (J9 y J10). En este circuito se destaca un current shunt (derivación de corriente) que consiste en una resistencia de derivación y dos terminales de conexión. Permite medir el voltaje a través de su resistencia de derivación cuando la corriente fluye a través de ella. Como se conoce la resistencia a la derivación, también se conoce la corriente. Si no se requiere utilizar la derivación actual, JP1 debe mantenerse en cortocircuito. El Jumper afecta la inductancia del bucle de alimentación y su inductancia debe mantenerse lo más baja posible. Es recomendable utilizar una lámina de cobre o puente con baja inductancia.

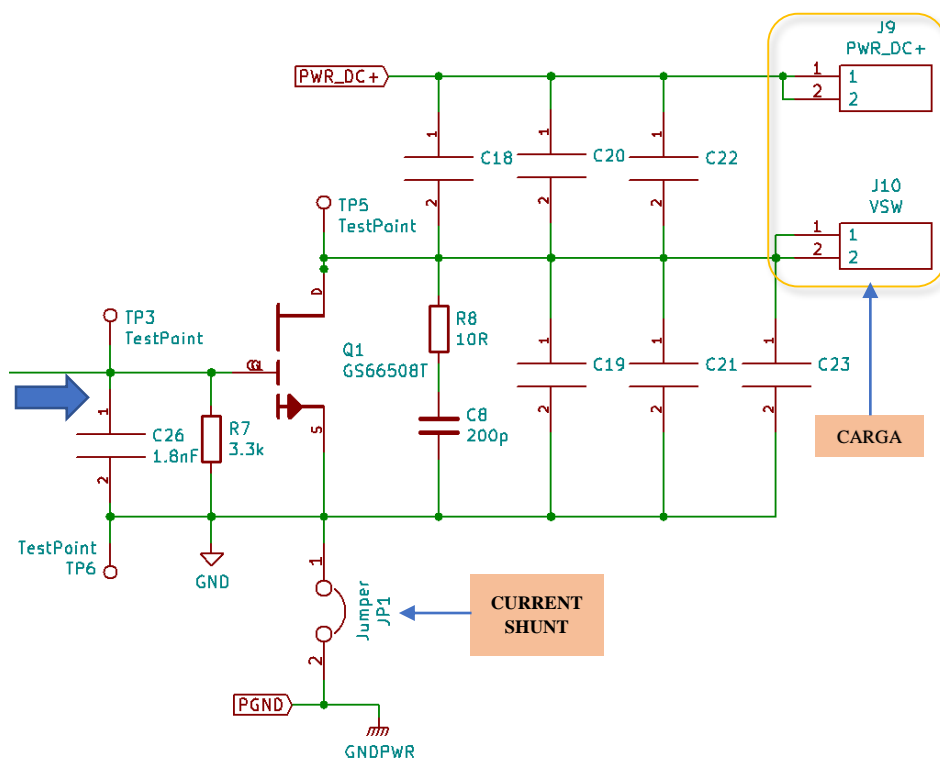
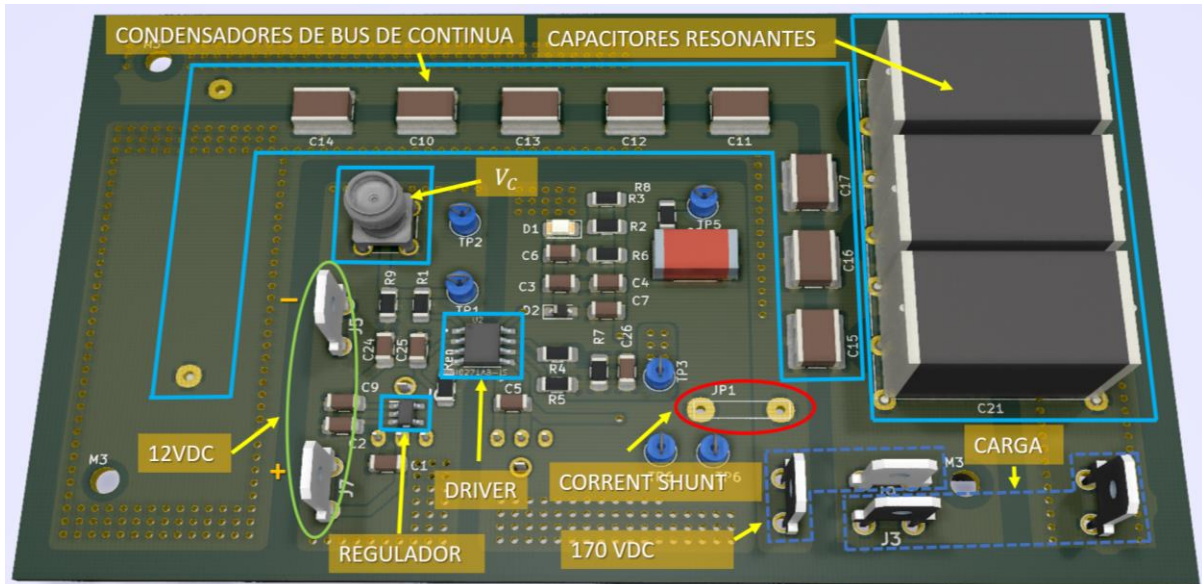
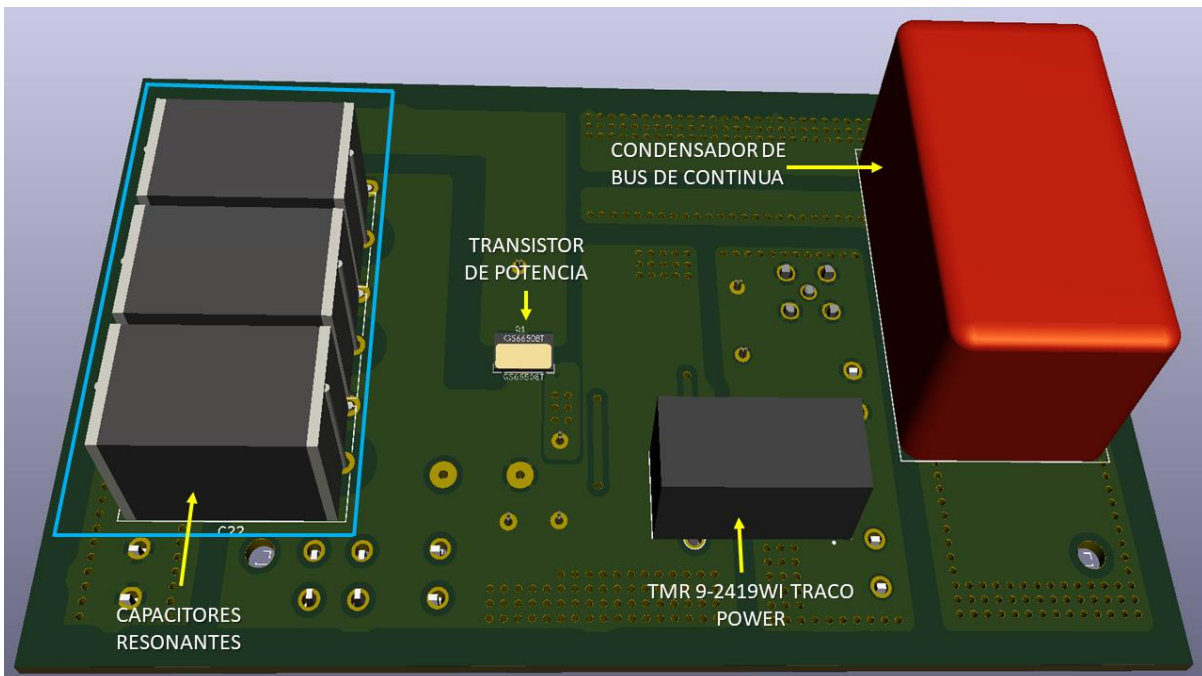


Figura 41. Circuito de la etapa de potencia utilizando un transistor GaN.

Mediante el diseño esquemático propuesto se procede al trazado de pistas para todos los componentes electrónicos como punto de partida para el diseño de la placa PCB, todos los componentes electrónicos que se encuentran en la placa final van ubicados de la forma más compacta y funcional, el diseño 3D se observa en la figura 42. El diseño PCB está conformado por cuatro capas que se aprecia en el ANEXO 4. La fabricación de la tarjeta PCB se realizó de forma mecanizada que se puede observar en la figura 43. En la figura 44 se encuentra la placa driver del sistema con sus diferentes componentes electrónicos soldados.



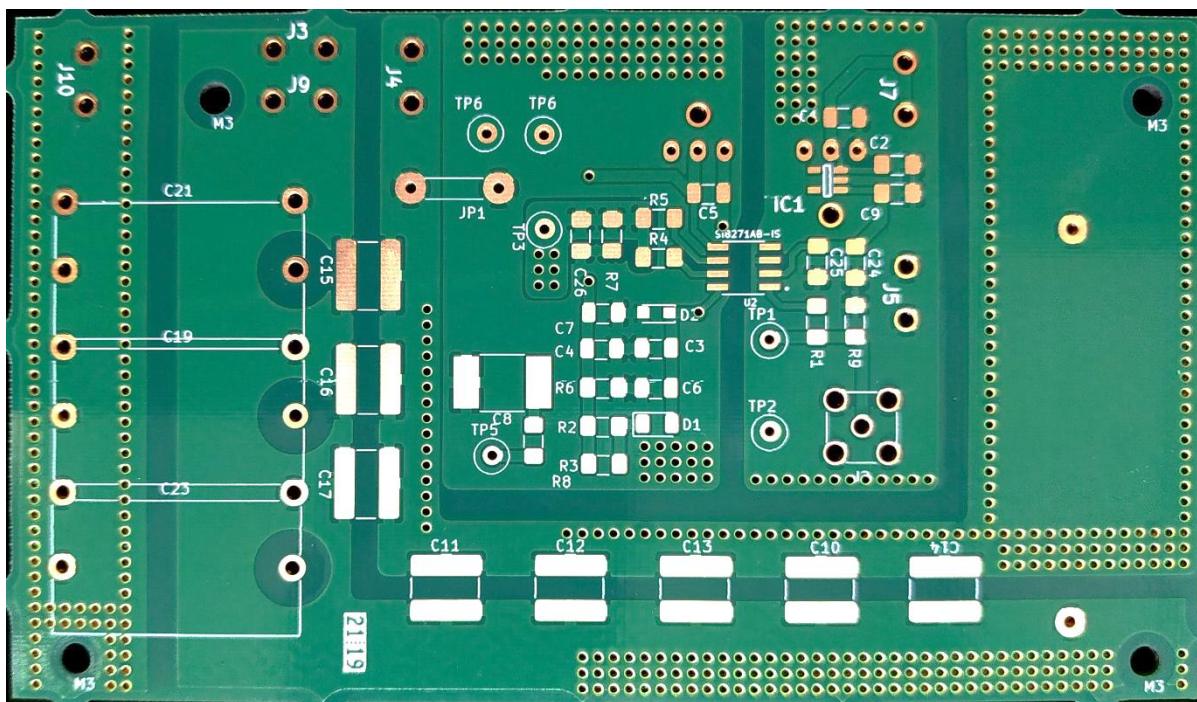
(a)



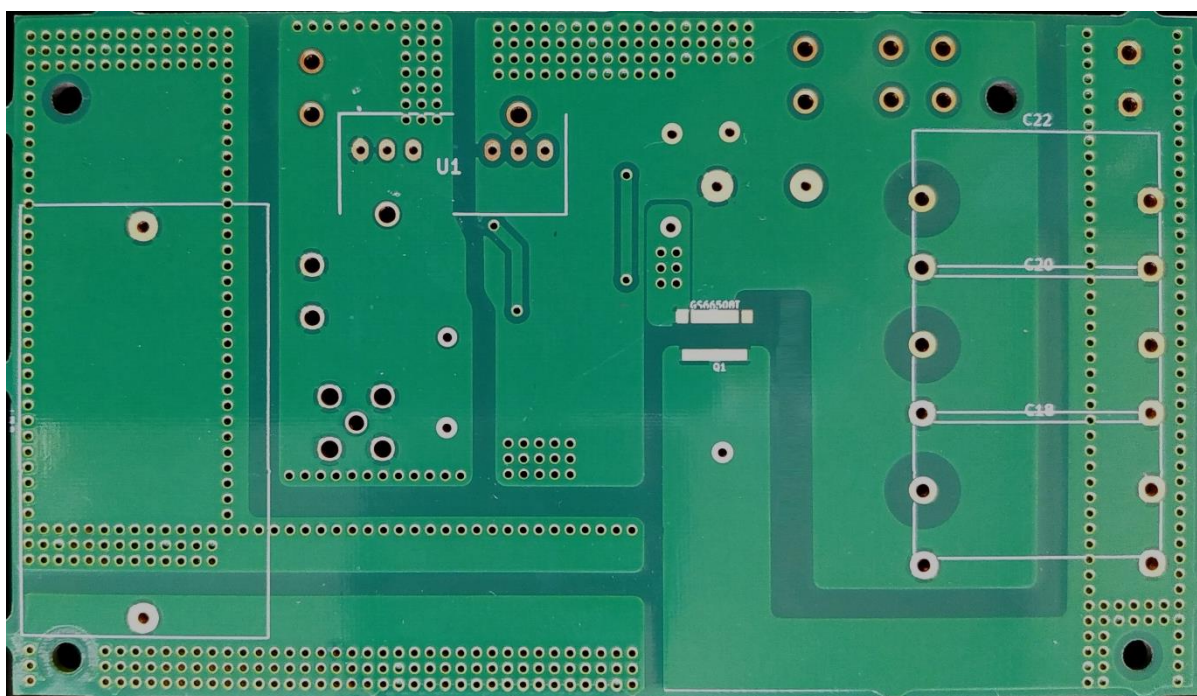
(b)

Figura 42. Diseño PCB en 3D. a) Vista superior, b) Vista inferior.





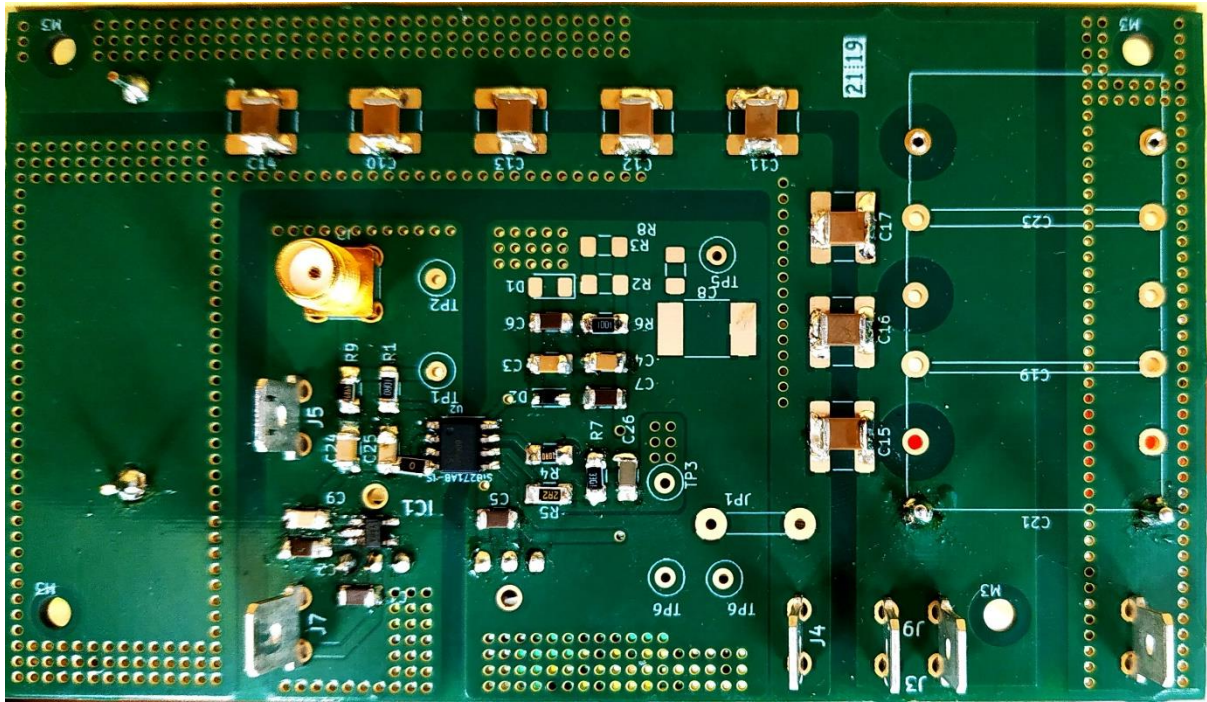
(a)



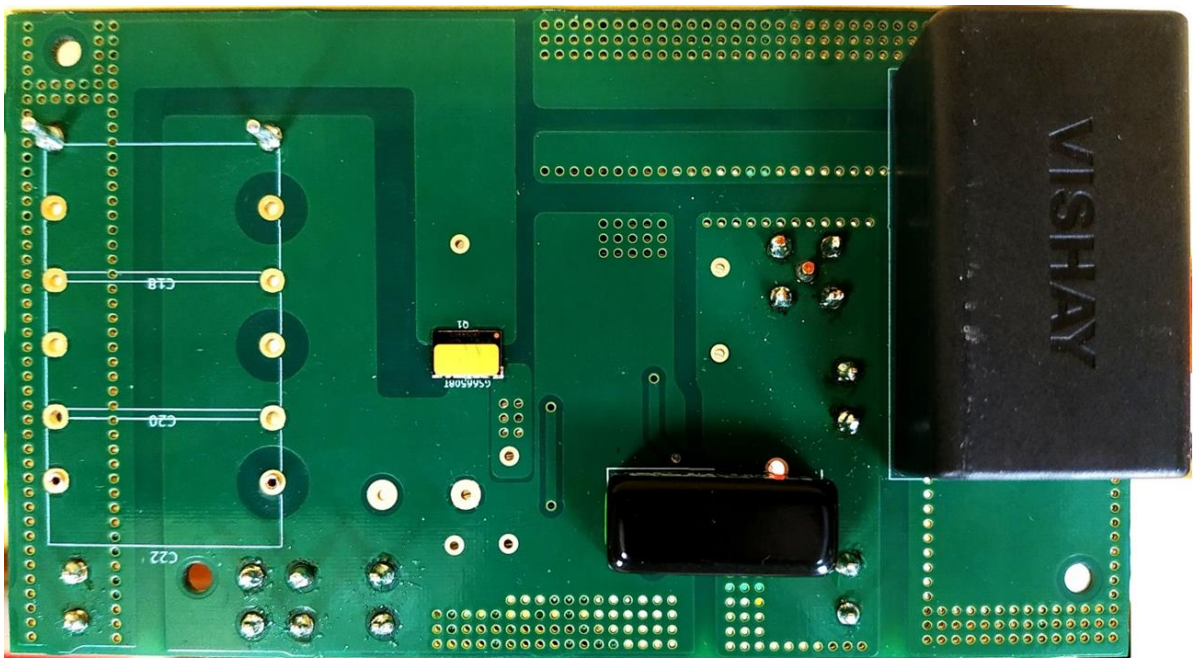
(b)

Figura 43. Placa PCB driver. a) Vista superior, b) Vista inferior.





(a)



(b)

Figura 44. PCB del sistema driver. a) Vista superior, b) Vista inferior.

#### 4.4 Reducción de las inductancias parasitas en el GaN

Es muy importante reducir la inductancia parasita a la hora de diseñar la PCB cuando se trabaja con altas frecuencias para reducir el ringing en el instante de la conmutación del transistor. Además de seleccionar el tipo de interruptor, el transistor GaN presenta una ultra baja inductancia en los terminales G, D, S ( $L_S < 0.2 nH$ ), comparado con el transistor de encapsulado TO-247, posee mayor inductancia en sus terminales G, D, S ( $L_S = \sim 10 - 15 nH$ ).

En la figura 45 se puede observar una parte del circuito esquemático del sistema conformado por un circuito driver encargado de enviar señales de alta frecuencia hacia el transistor GaN. Las resistencias  $R4_{(ON)}$  y  $R5_{(OFF)}$  juega un papel fundamental, donde,  $R4$  permite controlar el encendido  $dv/dt$  siendo la velocidad de subida, se recomienda utilizar los valores entre  $10-20\Omega$ .

**$R4_{(ON)}$  demasiado alto:** Ralentiza la conmutación y aumenta las pérdidas

**$R5_{(OFF)}$  demasiado bajo:** Alto  $dv/dt$ , tenemos mayor pérdida de conmutación debido al encendido del miller y la potencial oscilación de Gate.

Por otro lado,  $R5$  es utilizado para el tiempo de bajada fuerte y rápido para una unidad de Gate robusta, el rango recomendado típico es de  $1-2\Omega$ .

La figura 46 (a) refleja el diseño realizado en Kicad observando la capa inferior y la figura 46 (b) representa la vista inferior de la PCB real, para poder realizar la conexión entre capas se debe considerar las siguientes recomendaciones.

1. Uso de varias vías para reducir la inductancia de GATE desde la parte inferior hasta el lado superior de la PCB.
2. Paquete de GaN ubicado en el lado inferior para el accesorio del disipador de calor.
3. Usar una terminal GATE y mantener la otra flotante.

La figura 47 (a) se observa la capa media 1 y la figura 47 (b) se ilustra la capa media 2, estas capas permiten la conexión del transistor GaN y el driver mediante el uso de vías, estas vías permiten reducir la inductancia parasita.

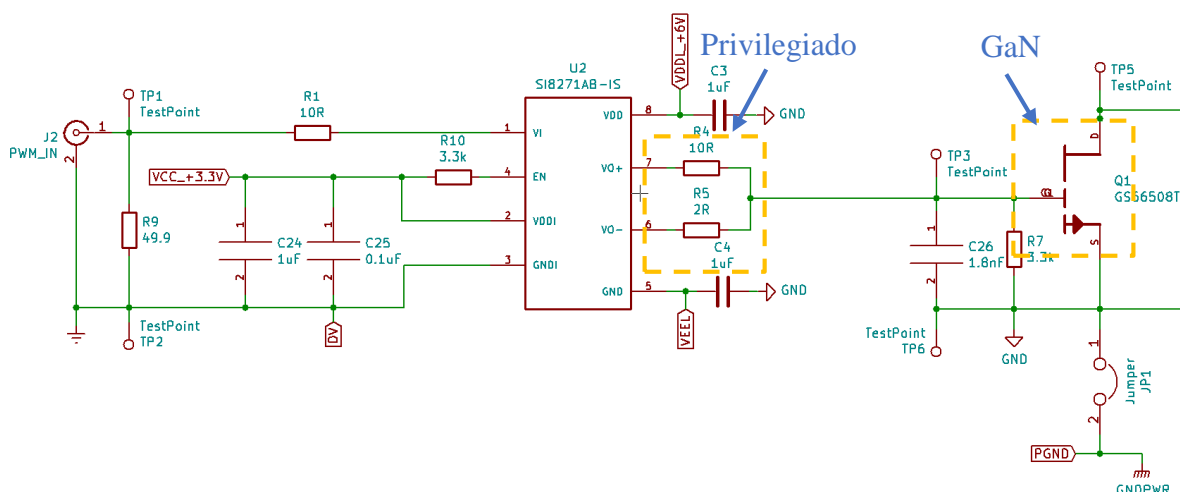
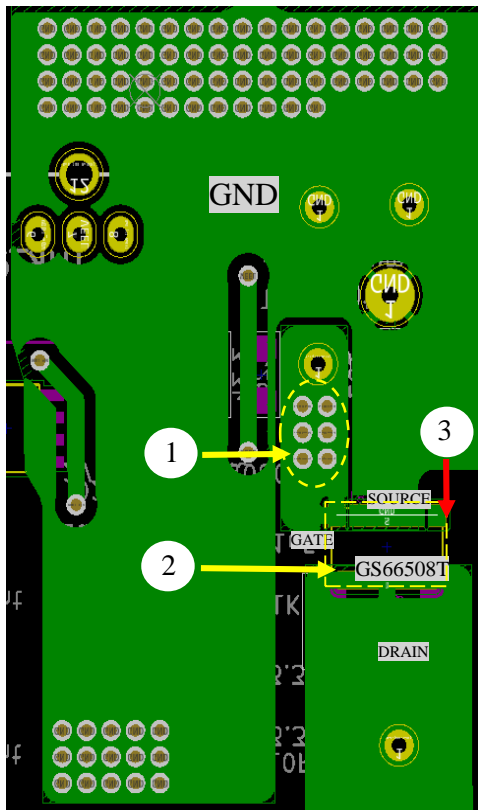
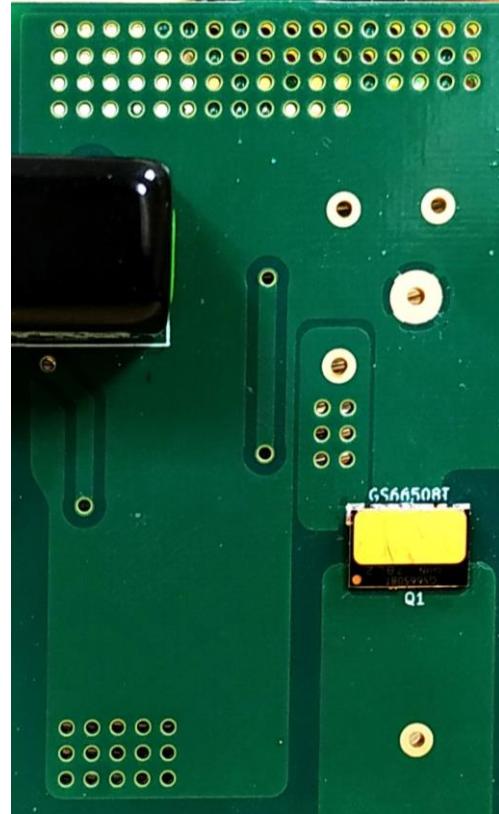


Figura 45. Circuito esquemático unión circuito driver y circuito de potencia con transistor GaN.

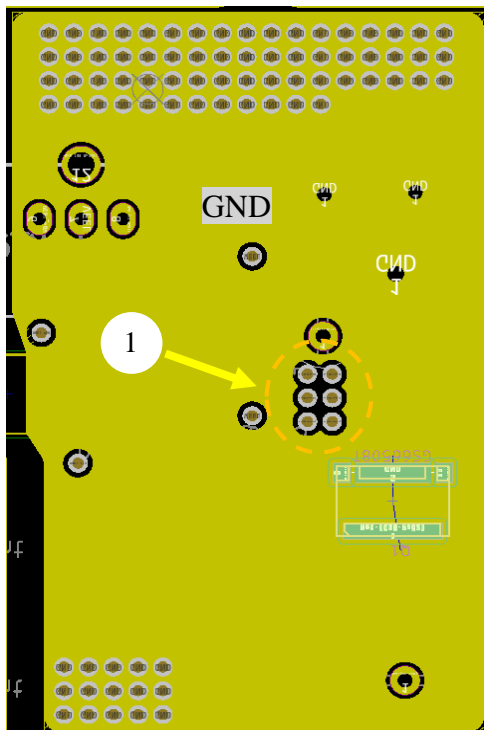


(a)

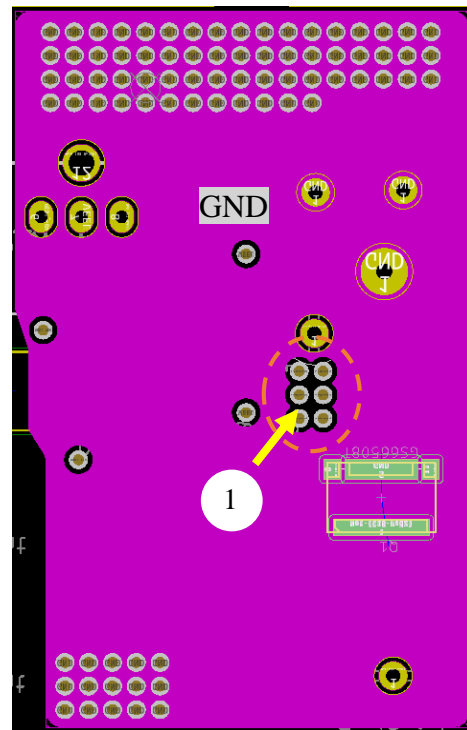


(b)

Figura 46. Capa inferior diseño de vías para reducir la inductancia parasita. a) Diseño en Kicad, b) PCB Real.



(a)



(b)

Figura 47. Diseño de vías para reducir la inductancia parasita. a) Capa media 1, b) Capa media 2.



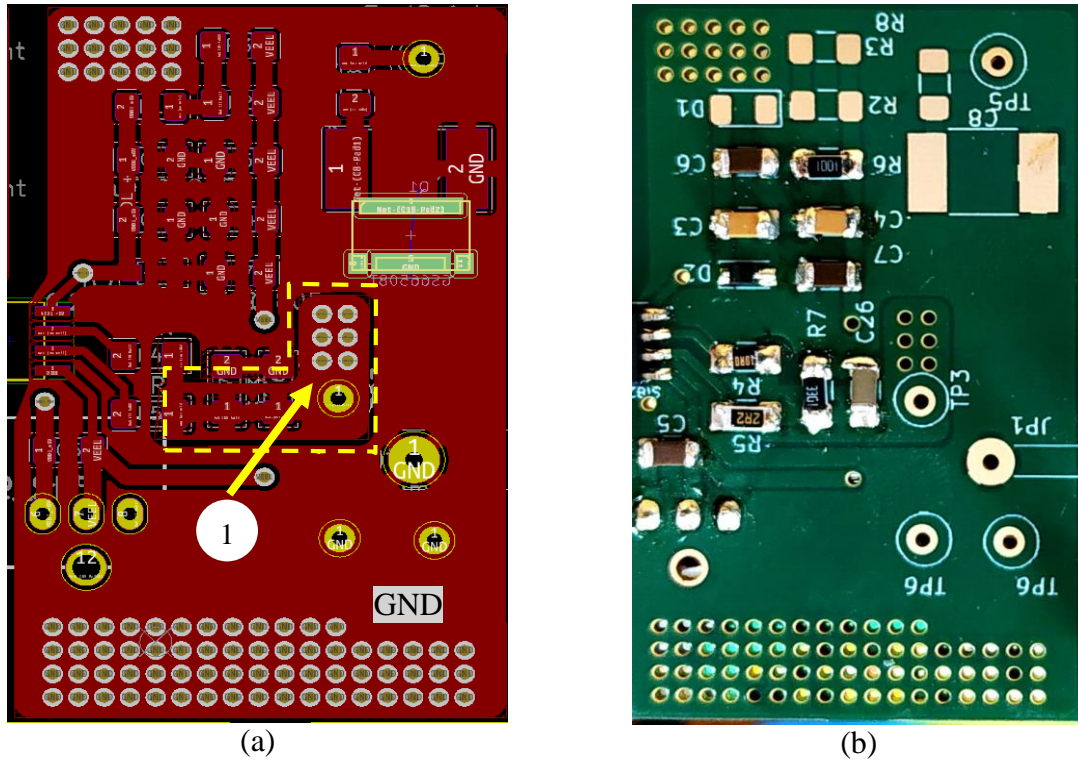


Figura 48. Capa superior diseño de vías para reducir la inductancia parasita. a) Diseño en KiCad, b) PCB Real.

## 5 PRUEBAS Y RESULTADOS EN EL PROTOTIPO

El capítulo de resultados muestra los datos adquiridos por el sistema que se han realizado para probar el correcto funcionamiento del prototipo. Se realizó las mediciones de la señal de control emitidas por el generador de funciones y el filtrado por el circuito driver, además de las medidas de los picos de corriente generados en el instante de la conmutación del transistor GaN, el voltaje entre los terminales Drain y Source del interruptor y la corriente en la carga. Para llevar a cabo los ensayos experimentales se ha utilizado el mismo algoritmo creado en Matlab encargado de generar el tren de pulsos de alta frecuencia utilizado en el modelo de simulación en LTspice (Capítulo 3). Los experimentos realizados en el sistema se efectuaron tanto sin tren de pulsos como con tren de pulsos para poder observar su comportamiento. En la siguiente figura se aprecia el montaje del inversor 1SW-ZVS, como la PCB driver y los respectivos equipos utilizados para alimentación y mediciones.



Figura 49. Montaje y pruebas en el prototipo.



## 5.1 Técnicas de medición

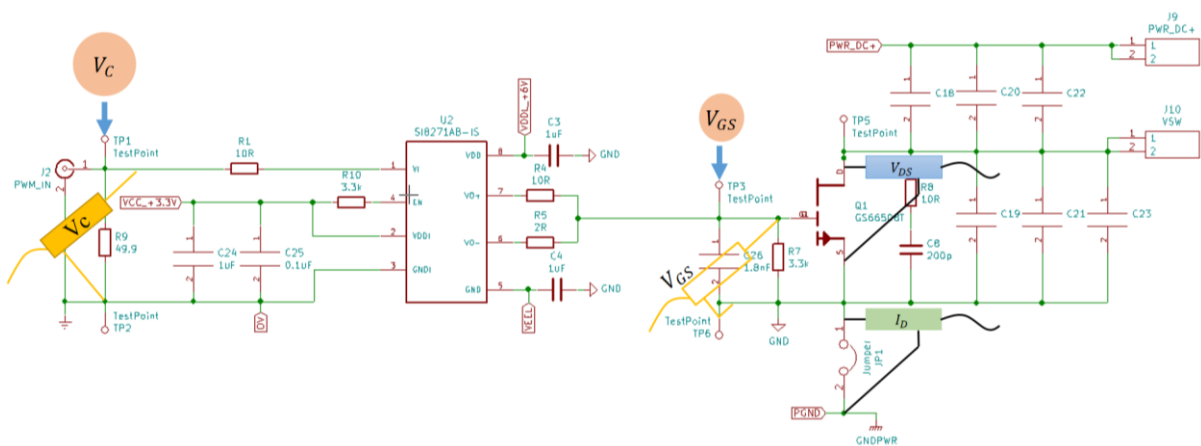
Para realizar la medición en un osciloscopio se debe tomar varias precauciones. Primero, hay que tomar en cuenta de que una sonda, incluso una simple pieza de cable, es potencialmente un circuito muy complejo.

Como primer escenario para señales DC, una sonda se comporta como un par de conductores simple con algunas resistencias en serie y una resistencia de terminación.

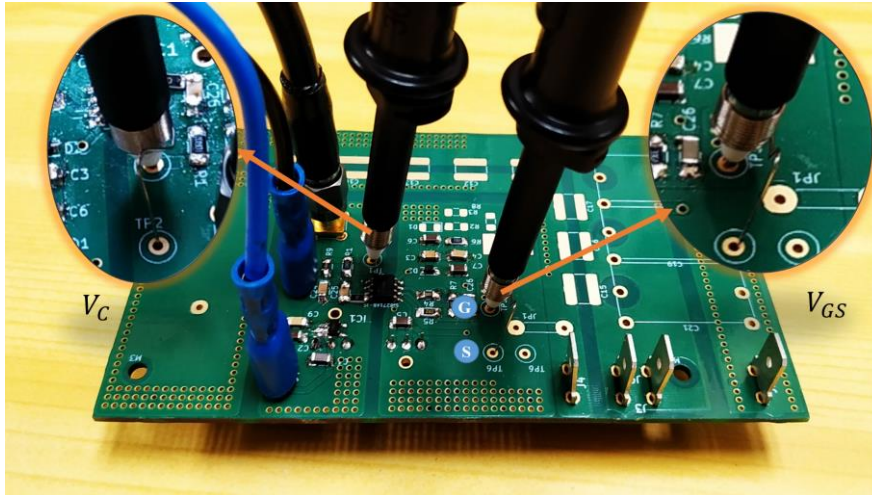
Como segundo escenario el panorama cambia dramáticamente para las señales de CA a medida que aumentan las frecuencias de señal. Dado que el cable de tierra es un cable, tiene cierta cantidad de inductancia distribuida. Esta inductancia interactúa con la capacitancia de la sonda causando un ringing a una frecuencia determinada por los valores L y C. El ringing generado es inevitable y puede verse como una senoide de amplitud decadente que se imprime en los pulsos.

- Los efectos de ringing pueden reducirse diseñando la conexión a tierra de la sonda de tal forma que la frecuencia del ringing ocurra más allá del límite de ancho de banda de la sonda o del sistema del osciloscopio.
- Se puede evitar los problemas de conexión a tierra, es importante utilizar siempre el cable de tierra más corto.
- Se recomienda usar el osciloscopio en su ancho de banda máximo para estas mediciones para asegurar que se vean todas las formas de onda de los dispositivos.

En la figura 50 (a) muestra los puntos de medición efectuados en el circuito driver.  $V_C$  es la señal de control y  $V_{GS}$  es la señal filtrada como salida del driver y la figura 50 (b) presenta la sondas del osciloscopio con una configuración adecuada para las mediciones siendo  $V_C$  la señal de ingreso y  $V_{GS}$  la señal filtrada por el driver. El cable de tierra de la sonda debe estar conectado directamente reduciendo al máximo su longitud.



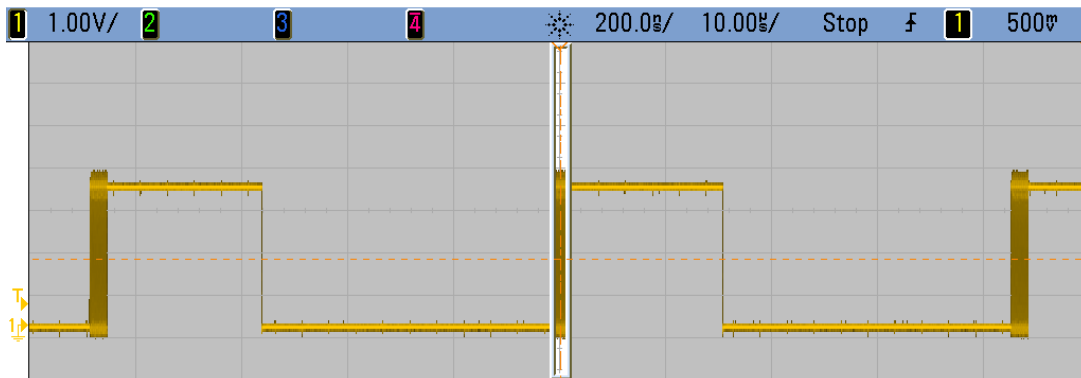
(a)



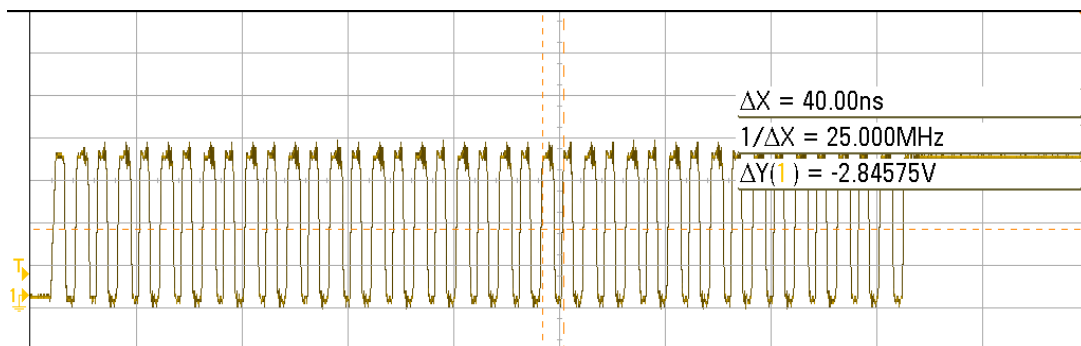
(b)

Figura 50. a) Puntos de medida en el circuito driver, b) Medición con punta de sonda y cable de tierra en espiral.

La figura 51 (a) se representa  $V_C$  como la señal de control conformada por un tren de pulsos operando a una frecuencia de 25MHz y una amplitud de 3.3V. Esta señal es inyectada al driver que posteriormente será filtrada y en la figura (b) se ilustra la ampliación del tren de pulsos conformado por 40 pulsos con un periodo de 40ns.



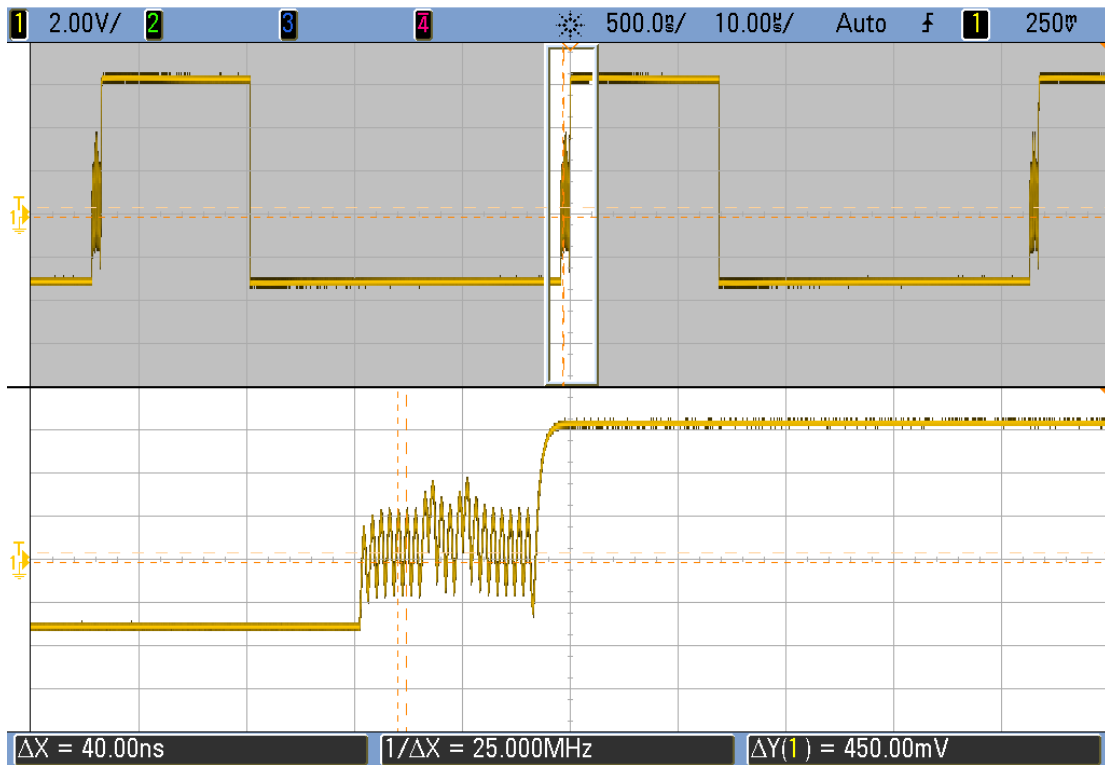
(a)



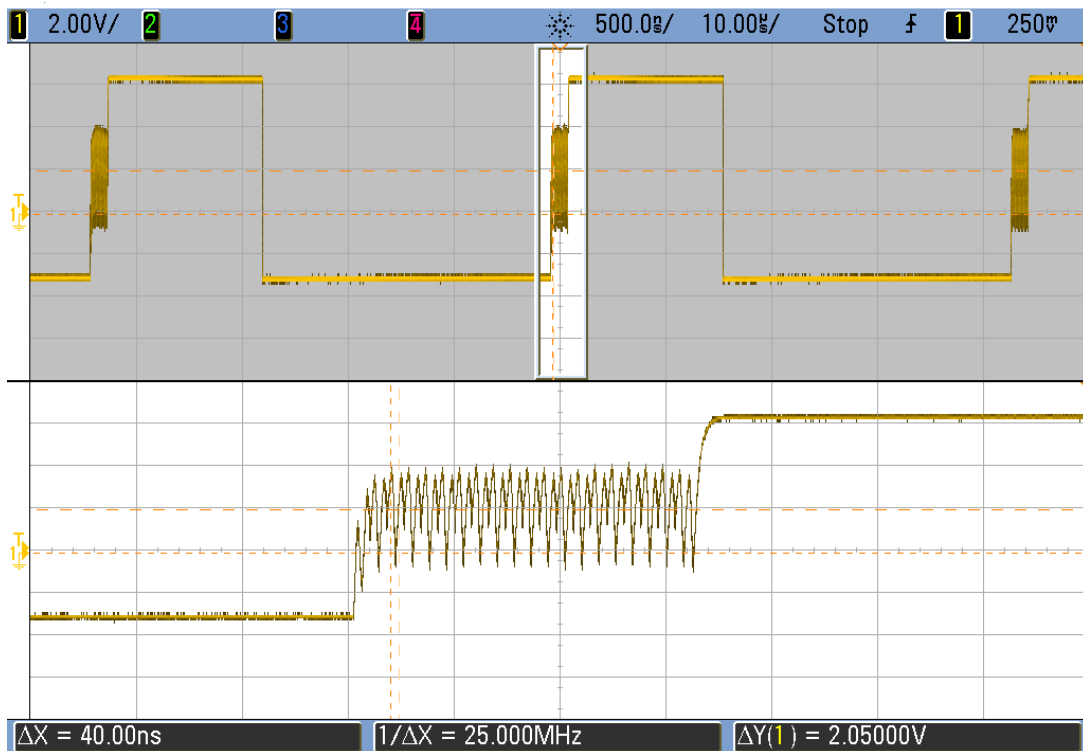
(b)

Figura 51. (a) Señal de control con modulación, (b) Ampliación del tren de pulsos.

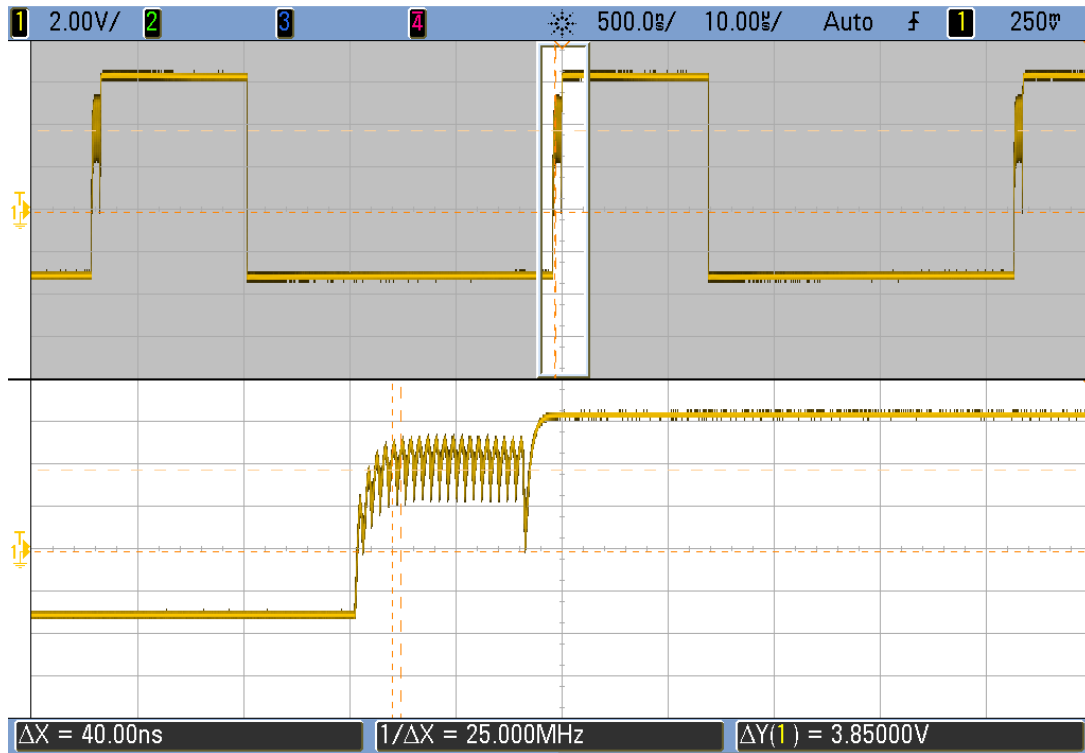
El objetivo de este ensayo es obtener el valor adecuado del ciclo de trabajo del tren de pulsos para obtener un menor pico de corriente  $I_D$  del transistor GaN acorde al voltaje promedio obtenido en la salida del driver  $V_{GS}$ , a continuación se presenta algunos ciclos de trabajo con diferentes trenes de pulsos.



(a)



(b)



(c)

Figura 52. Señal de salida del driver  $V_{GS}$ , frecuencia de 25MHz: a)  $D= 50\%$ ,  $P= 20$ , b)  $D= 55\%$ ,  $P= 40$ , c)  $D= 60\%$ ,  $P= 20$ .

### Análisis de resultados:

La figura 52 (a) presenta una señal de control comprendida entre 6V y -3V con un ciclo de trabajo  $D_C= 30\%$  en ON y un ciclo de trabajo del tren de pulsos  $D= 50\%$  y una frecuencia de 25MHz, obteniendo un voltaje promedio de 450mV siendo un valor incapaz de disminuir el pico de corriente  $I_D$  del transistor, la figura 52 (b) siendo el ciclo de trabajo  $D= 55\%$  se obtiene un aumento del voltaje promedio de 2.05V siendo capaz de disminuir el pico de corriente  $I_D$  del transistor pero no lo suficiente y la figura (c) con un ciclo de trabajo  $D= 60\%$  se obtiene un voltaje promedio de 3.85V siendo el mejor ciclo capaz de disminuir el pico de corriente  $I_D$  del transistor. Todas las señales expuestas se han filtrado con la ayuda del circuito driver.

En la tabla 8 se presenta un resumen del voltaje promedio obtenido aplicando una sola frecuencia y diferentes ciclos de trabajo.

Tabla 8. Medidas del voltaje promedio en la salida del driver.

Frecuencia tren de pulsos [MHZ]	Ciclos de trabajo D [%]	Voltaje promedio [V]
25MHz	50	450mV
25MHz	55	2.05 V
25MHz	60	3.85 V

## 5.2 Ensayos experimentales

El objetivo de este aparato es disminuir el pico de corriente  $I_D$  del sistema cuando trabaja en la zona no óptima aplicando el tren de pulsos de alta frecuencia. Con un ciclo de trabajo de conmutación  $D_C = 30\%$ . Para este ensayo aplicamos una tensión de 70V siendo los condensadores de resonancia de 47nF / 1600V. Se trabajará con una frecuencia de conmutación de 23kHz y la frecuencia de tren de pulsos de 25MHz. Posteriormente procedemos a la variación de distintos parámetros que se pueden observar en la tabla 9.

Tabla 9. Comportamiento experimental del 1SW-ZVS con 70V, 47nF.

Frecuencia de señal de control [kHz]	Ciclos de trabajo D [%]	Pulsos	$I_{PICO}$ [A]	Comportamiento
23kHz	-	-	21.3	Sin modulación
23kHz	50	20	21.6	Con modulación
23kHz	55	40	14.80	Con modulación
23kHz	55	45	13.80	Con modulación
23kHz	60	20	7.3	Con modulación

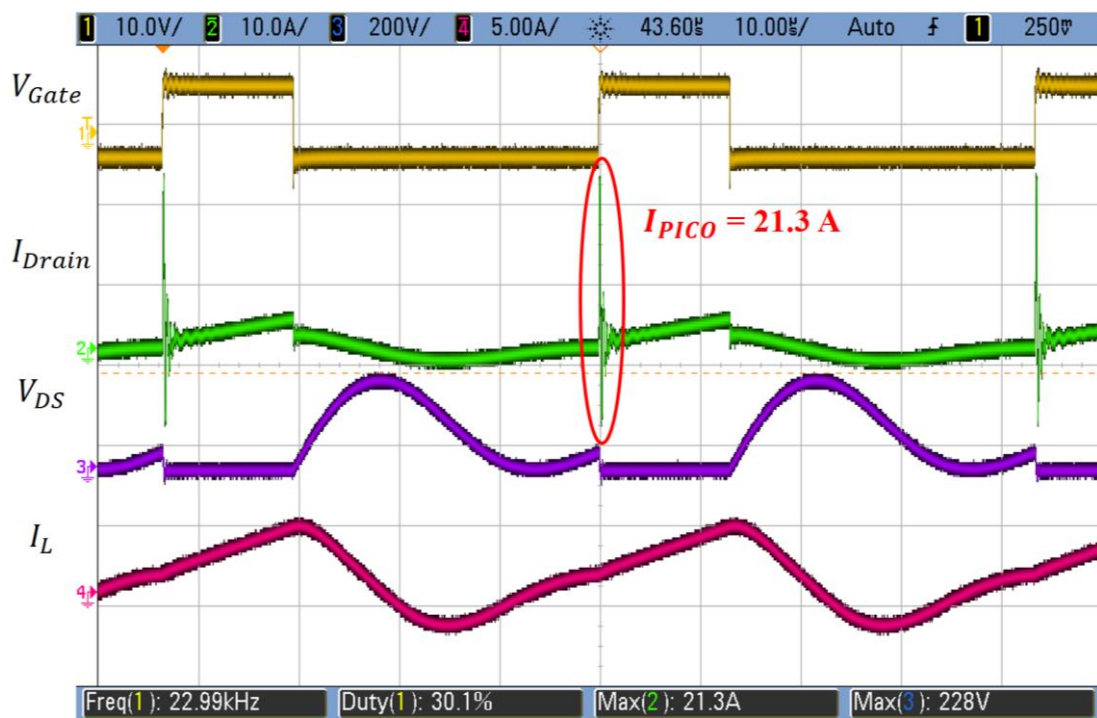


Figura 53. 1SW-ZVS con 70 V, 47nf. Sin modulación.



Figura 54. 1SW-ZVS con 70 V, 47nF, D=50%, P=20. Con modulación.

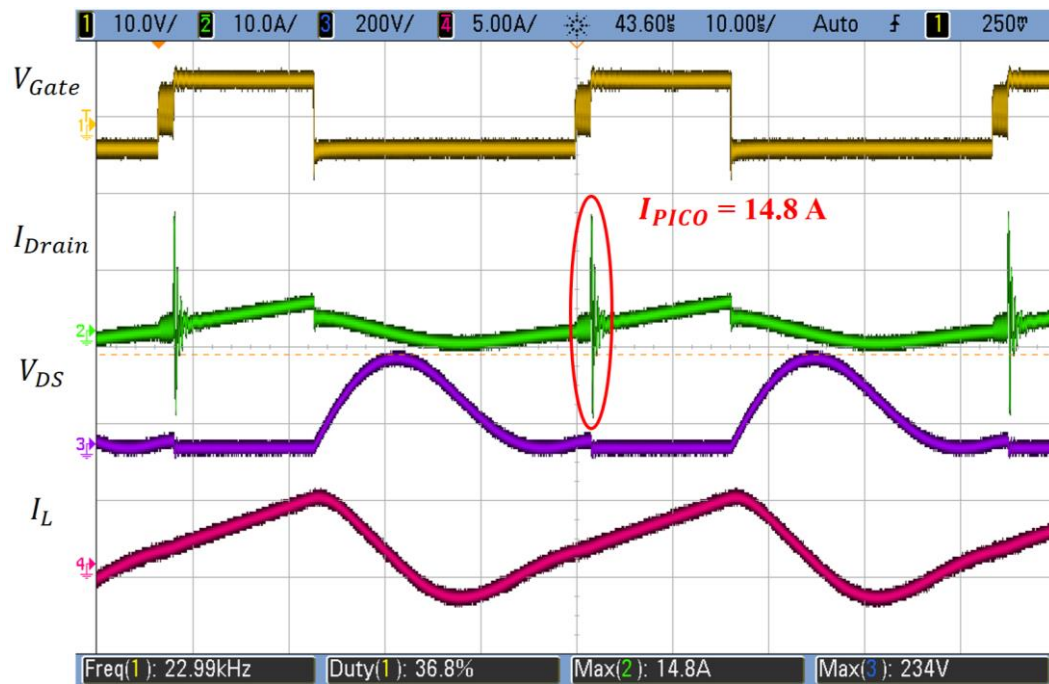


Figura 55. 1SW-ZVS con 70 V, 47nF, D=55%, P=40. Con modulación.





Figura 56. 1SW-ZVS con 70 V, 47nF, D=55%, P=45. Con modulación.

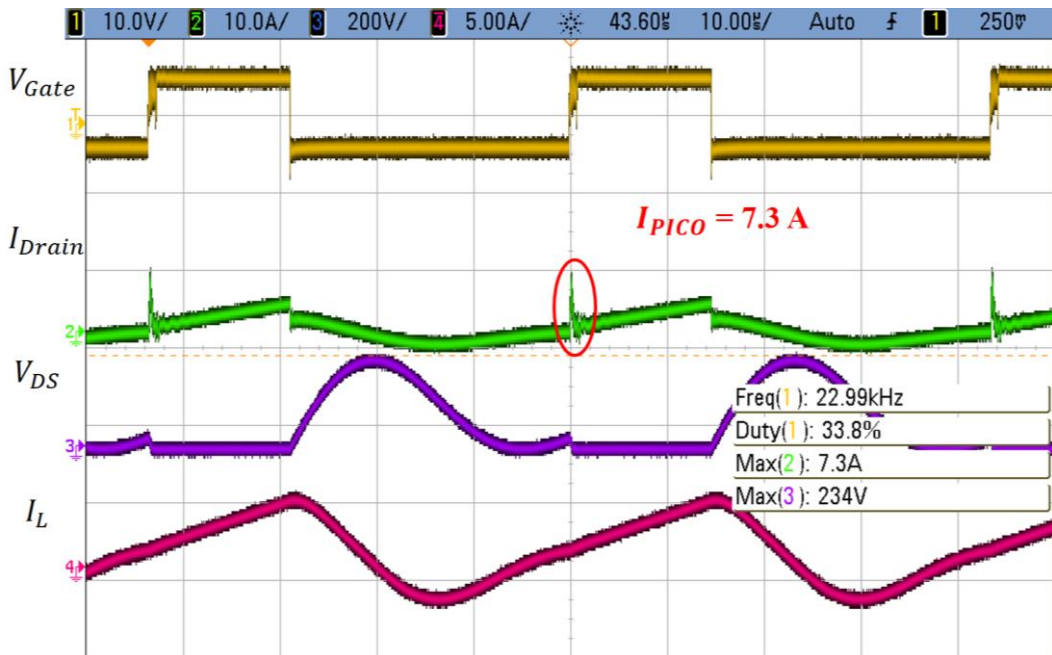


Figura 57. 1SW-ZVS con 70 V, 47nF, D=60%, P=20. Con modulación.

## Análisis de resultados

- Partiendo, de la figura 53 observamos un gran pico de corriente  $I_D = 21.3A$  generado en la conmutación del transistor sin tren de pulsos, posteriormente en la figura 54 se ilustra un aumento en la corriente  $I_D = 21.6A$  aplicando el tren de pulsos ( $P = 20$ ) comparado con la anterior figura sin modulación, esto se debe que con el ciclo de trabajo  $D = 50\%$ , no se obtiene el suficiente nivel de tensión promedio para que el transistor entre a funcionar de tal forma que puede disminuir la corriente.
- A continuación, en la figura 55 se aprecia una reducción de dicha corriente  $I_D = 14.80A$  al aplicar el tren de pulsos ( $P = 40$ ), seguidamente se presenta en la figura 56 que al aumentar el tren de pulsos ( $P = 45$ ) el pico de corriente  $I_D = 13.80A$  disminuyó. Para los ensayos realizados el ciclo de trabajo  $D = 55\%$  que corresponde al aplicar el tren de pulsos.
- Finalmente, en la figura 57, al aumentar el ciclo de trabajo  $D = 60\%$  se logra obtener un pequeño pico de corriente  $I_D = 7.3A$  al aplicar el tren de pulsos ( $P=20$ ) comparado con la corriente  $I_D = 21.3A$  sin modulación. Esto permite trabajar de forma correcta al transistor en su zona óhmica.

## 6 CONCLUSIONES

Se diseñó y desarrolló el sistema de calentamiento por inducción, cumpliendo con el objetivo de reducir el pico de corriente producto de la conmutación del transistor GaN en la zona no óptima, pasando de una corriente de pico  $I_D = 21.3A$  sin modulación, se logra obtener una  $I_D = 7.3A$  con modulación, donde se aplicó el tren de pulsos ( $P = 20$ ) de alta frecuencia en el rango de los MHz aplicada al terminal Gate del transistor, se utilizó el circuito driver siendo capaz este circuito de aislar las señales de control aplicada al GaN de la parte de potencia, obteniendo el voltaje medio mediante el ciclo de trabajo  $D=60\%$  que permite llevar al interruptor a trabajar en la región de activación para que posteriormente trabaje en la región de saturación, llegando a tener una conmutación suave protegiendo al GaN.

Se simuló el sistema de cocina de inducción con la herramienta LTspice logrando asemejar con el prototipo real diseñado con la herramienta kiCad y fabricado de forma mecanizada, sin modulación y con modulación, se generó esta modulación mediante un algoritmo en Matlab que permite modificar el ciclo de trabajo de la señal de control, el ciclo de trabajo de la señal de tren de pulsos, la frecuencia de control, el tren de pulsos de alta frecuencias y el número de pulsos.

Desde el punto de vista del diseño, existen tres tipos de tecnologías principales para el diseño de un sistema de inducción: convertidor de potencia, algoritmo de modulación y control, y diseño del inductor (bobina). En los últimos años se ha incrementado la línea de investigación que ha llevado a cabo la mejora de los sistemas de sistemas de calentamiento por inducción que han permitido ampliar el uso de esos sistemas en aplicaciones industriales, domésticas y médicas.



## 7 LÍNEAS FUTURAS

En los sistemas de cocinas de inducción no se han alcanzado cierta madurez, todavía existen algunos problemas que deben abordarse para mejorar aún más su rendimiento. Con el desarrollo de nuevos avances tecnológicos y el uso de nuevas aplicaciones se abre tres áreas principales para la investigación:

**Sistemas de cocinas de inducción de alta eficiencia:** con el desarrollo de nuevos avances tecnológicos de semiconductores y nuevos dispositivos de banda ancha es posible diseñar nuevos sistemas con mayor eficiencia. El interés de tener más eficiencia en las cocinas de inducción permite mejorar el rendimiento y la confiabilidad.

**Cocinas de inducción con múltiples bobinas:** estos sistemas ofrecen mayor flexibilidad, rendimiento y distribución de calor. El diseño y desarrollo de estos sistemas representan un gran avance tecnológico en cocinas de inducción, además de nuevos convertidores de potencia de salidas múltiples, técnicas de control avanzadas y Existe un potencial significativo para la innovación en el diseño de la bobina resonante.

**Sistemas de control avanzado:** El uso de nuevos algoritmos de control son requeridos por las cocinas de inducción que permitan adaptar la operación del convertidor de potencia a diferentes cargas y puntos de operación, por lo tanto, las nuevas líneas de investigación están interesadas en estudiar el uso de algoritmos adaptativos y sistemas de identificación en tiempo real que mejoren el rendimiento del sistema y medición de más señales de retroalimentación.

## 8 BIBLIOGRAFÍA

- [1] S. Asian, M. Ozturk, and N. Altintas, "A comparative study of SiC and Si power devices in induction cookers," *2018 5th Int. Conf. Electr. Electron. Eng. ICEEE 2018*, pp. 297–301, 2018.
- [2] H. N. Pham, H. Fujita, K. Ozaki, and N. Uchida, "Dynamic analysis and control for resonant currents in a zone-control induction heating system," *IEEE Trans. Power Electron.*, vol. 28, no. 3, pp. 1297–1307, 2013.
- [3] W. C. Moreland, "The Induction Range: Its Performance and its Development Problems," *IEEE Trans. Ind. Appl.*, vol. IA-9, no. 1, pp. 81–85, 1973.
- [4] P. R. Stauffer, T. C. Cetas, and R. C. Jones, "Magnetic Induction Heating of Ferromagnetic Implants for Inducing Localized Hyperthermia in Deep-Seated Tumors," *IEEE Trans. Biomed. Eng.*, vol. BME-31, no. 2, pp. 235–251, 1984.
- [5] Z. Dong, Y. Li, S. Zhang, and F. Shang, "Fuzzy temperature control of induction cooker," *Proc. IECON 2017 - 43rd Annu. Conf. IEEE Ind. Electron. Soc.*, vol. 2017-Janua, pp. 3051–3056, 2017.
- [6] O. Lucia, P. Maussion, E. J. Dede, and J. M. Burdio, "Induction heating technology and its applications: past developments," *Curr. Technol. Futur. challenges. Ind. Electron. IEEE Trans.*, vol. 61, no. 5, pp. 2509–2520, 2014.
- [7] S. Llorente, F. Monterde, J. M. Burdio, and J. Acero, "A comparative study of resonant inverter topologies used in induction cookers," vol. 00, no. c, pp. 1168–1174, 2003.
- [8] V. Esteve, "Influencia de los Componentes Parásitos en el Análisis y Diseño de Inversores Resonantes Paralelo para Aplicaciones de Calentamiento por Inducción," p. 237, 1999.
- [9] D. J. Weber, "Design of a Battery-Powered Induction Stove," 2014.

- [10] E. A. Cushicondor, Collaguazo, "Diseño y Construcción de un Prototipo de una Cocina de Inducción Electromagnética," *Esc. Politécnica Nac. - Fac. Ing. Eléctrica y Electrónica*, p. 150, 2009.
- [11] A. Chakraborty, P. K. Sadhu, K. Bhaumik, P. Pal, and N. Pal, "Behaviour of a high frequency parallel quasi resonant inverter fitted induction heater with different switching frequencies," *Int. J. Electr. Comput. Eng.*, vol. 6, no. 1, pp. 447–457, 2016.
- [12] Ó. Lucía, J. M. Burdio, I. Millan, J. Acero, and D. Puyal, "Load-adaptive control algorithm of half-bridge series resonant inverter for domestic induction heating," *IEEE Trans. Ind. Electron.*, vol. 56, no. 8, pp. 3106–3116, 2009.
- [13] G. Kassakian, "Induction Heating of Circular Ferromagnetic Plates," *IEEE Trans. Magn.*, vol. 15, no. 4, pp. 1174–1181, 1979.
- [14] J. Acero, R. Alonso, J. M. Burdio, L. A. Barragan, and D. Puyal, "Analytical equivalent impedance for a planar circular induction heating system," *IEEE Trans. Magn.*, vol. 42, no. 1, pp. 84–86, 2006.
- [15] J. M. Burdío, F. Monterde, J. R. García, L. A. Barragán, and A. Martínez, "A two-output series-resonant inverter for induction-heating cooking appliances," *IEEE Trans. Power Electron.*, vol. 20, no. 4, pp. 815–822, 2005.
- [16] JUAN CARLOS TACO FLORES, "Universidad Politécnica Salesiana," *Tesis de Grado*, vol. Tesis, no. MODELO DE GESTIÓN ENERGÉTICA PARA LA DETERMINACIÓN DE INDICADORES DE EFICIENCIA ELÉCTRICA EN EL SECTOR RESIDENCIAL, p. 45, 2018.
- [17] H. W. Koertzen, J. D. van Wyk, and J. A. Ferreira, "Design of the half-bridge, series resonant converter for induction cooking," pp. 729–735, 2002.
- [18] D. D. Dankov and P. I. Prodanov, "Analysis and design of quasi-resonant ZVS inverter for induction heating in a magnetic circuit," *2017 26th Int. Sci. Conf. Electron. 2017 - Proc.*, vol. 2017-Janua, pp. 1–7, 2017.
- [19] S. I. Annie, K. M. Salim, Z. Tasneem, and M. R. Uddin, "Design and Performance Analysis of a ZVS Parallel Quasi Resonant Converter for a Solar Based Induction Cooking System," pp. 2638–2641, 2016.
- [20] M. Saoudi, D. Puyal, C. Bernal, D. Antón, and A. Mediano, "Induction cooking systems with single switch inverter using new driving techniques," *IEEE Int. Symp. Ind. Electron.*, pp. 878–883, 2010.
- [21] F. R. Ahmad and A. M. Omar, "The Low Power Induction Heating Using Resonant Technique," pp. 1190–1193, 2006.
- [22] U. Guide, "LTspice Model User Guide," pp. 1–7, 2017.
- [23] "GS66508P Bottom-side cooled 650 V E-mode GaN transistor Preliminary Datasheet GS66508P Bottom-side cooled 650 V E-mode GaN transistor Preliminary Datasheet Absolute Maximum Ratings ( T case = 25 ° C except as noted ) Parameter Parameter Ordering Informati," pp. 1–16, 2018.
- [24] T. M. R. Series, "DC / DC Converters," pp. 24–27.
- [25] W. Input, V. Range, Q. Current, and G. Pin, "TLV704xx 24-V Input Voltage , 150-mA , Ultralow I Q Low-Dropout Regulators TLV704xx," no. October 2010, 2011.
- [26] A. Isodriver, "Si827x Data Sheet," pp. 0–42, 2015.

## 9 ANEXOS

### ANEXO 1

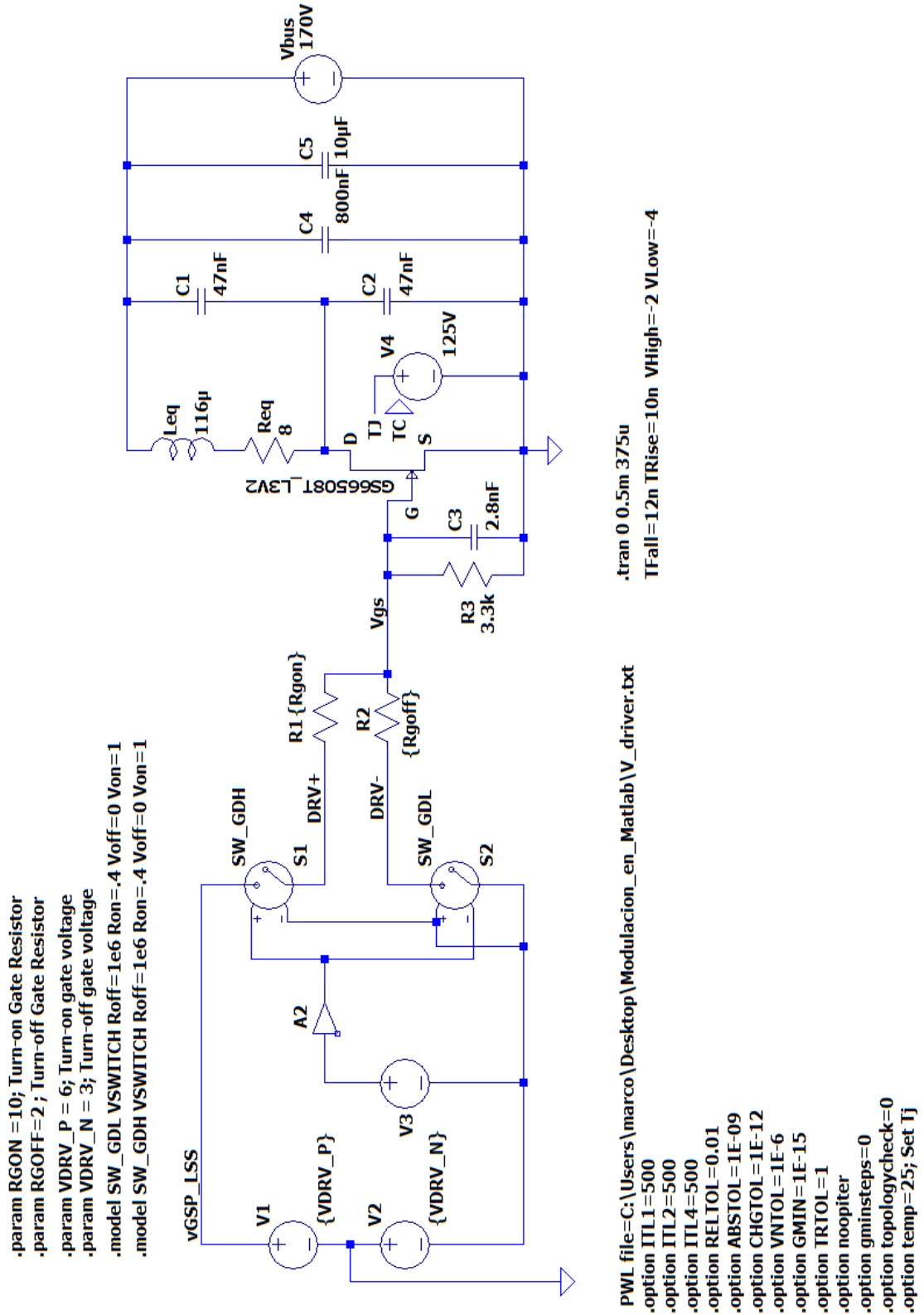
#### Script que permite generar la señal de control en Matlab

Se presenta el program desarrollado en Matlab utilizado para generar la señal de control utilizado para la simulación en LTspace a través del archivo de texto "V\_driver", de igual forma para el generador de funciones Tabor mediante el fichero "V\_gen".

```
clear all;
close all;
% Parámetros de modulación:
fc=25e6; % Frecuencia portadora (tren de pulsos).
fm=25e3; % Frecuencia de conmutación(Señal de control).
Delta_f=0; % Máxima variación de la frecuencia fc.
Tm=1/fm; % Periodo de conmutación.
% Parámetros de la señal:
A=2; % Amplitud de la señal portadora [Vp].
P=20; % n° de pulsos modulados.
Dc=0.60; % tren de pulsos
D=0.50; % Ciclo de trabajo.
t=0:1/fc:(P-1)/fc;
vm_1=zeros(1,P);
%Perfil rampa
a1=fc/P;
b1=-0.5;
for k=1:P
    vm_1(k)=a1*t(k)+b1;
end
fi_1=fc+Delta_f*vm_1;
Tmod=1./fi_1;
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
% Dominio temporal
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
H1 = zeros(1,P);
Taux1=Tmod;
for k=2:1:P
    H1(k)=1/fc*(k-1);
end;
Taux1=round(Taux1*200e6)/200e6;
H1=round(H1*200e6)/200e6;
%Calculo de las señales moduladas:
fsample=1/5e-9; % frecuencia de muestreo (frec sample max generador TABOR 200 MHz).
t1=0:1/fsample:Tm-1/fsample;
s1=0;
for k=1:1:P
    s1=s1+A*(escalon(H1(k),t1)-escalon(H1(k)+Taux1(k)*Dc,t1));
end
s1=s1+A*(escalon(sum(Taux1),t1)-escalon((sum(Taux1))+D*Tm+sum(Taux1)),t1));
% Gráficas:
figure(1) % Gráfica del perfil de modulación.
hold on;
plot(t,vm_1,'bo'), grid on
figure(2) % Gráfica del patrón de conmutación.
plot(t1,s1,'b'), hold on
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%Creación del fichero V_driver.txt --Simulación LTSPICE
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
fid = fopen('V_driver.txt','w');
L=length(s1);
N=200; %Número de periodos de conmutación.
for n=1:N
    for i=1:L
        fprintf(fid,'%d %d\n',(n-1)*t1(L)+t1(i),s1(i)-1);
    end;
end;
fclose(fid);
```

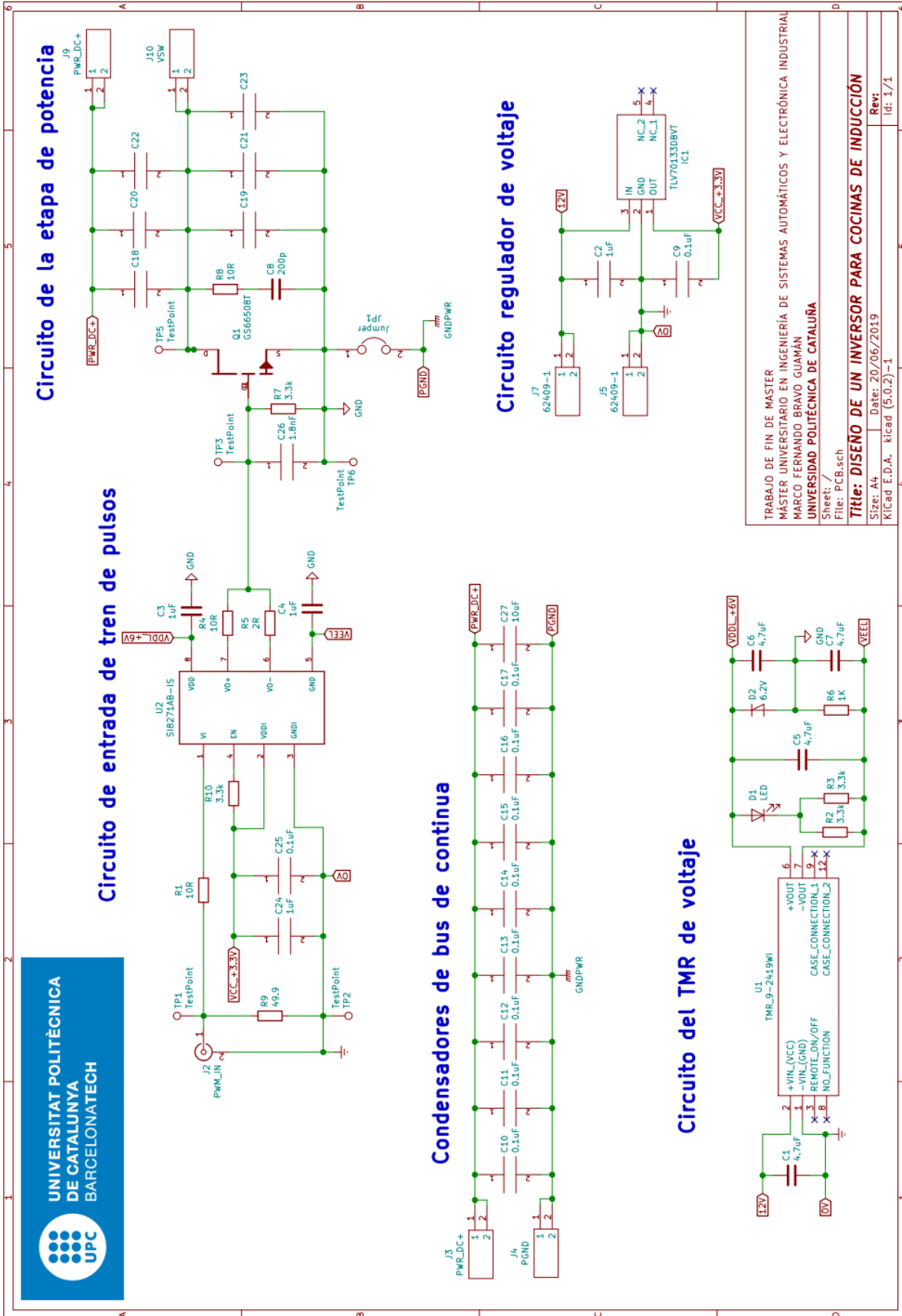
## ANEXO 2

### Diseño y simulación del sistema en LTspace



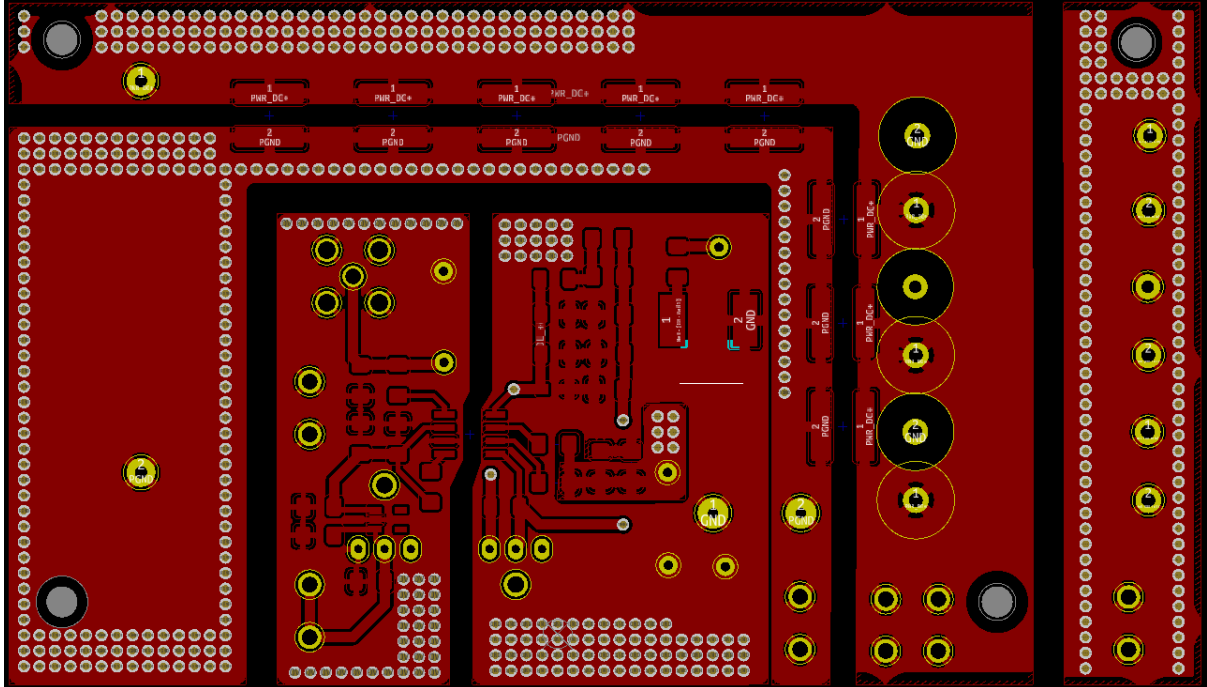
# ANEXO 3

## Diseño del sistema en KiCad

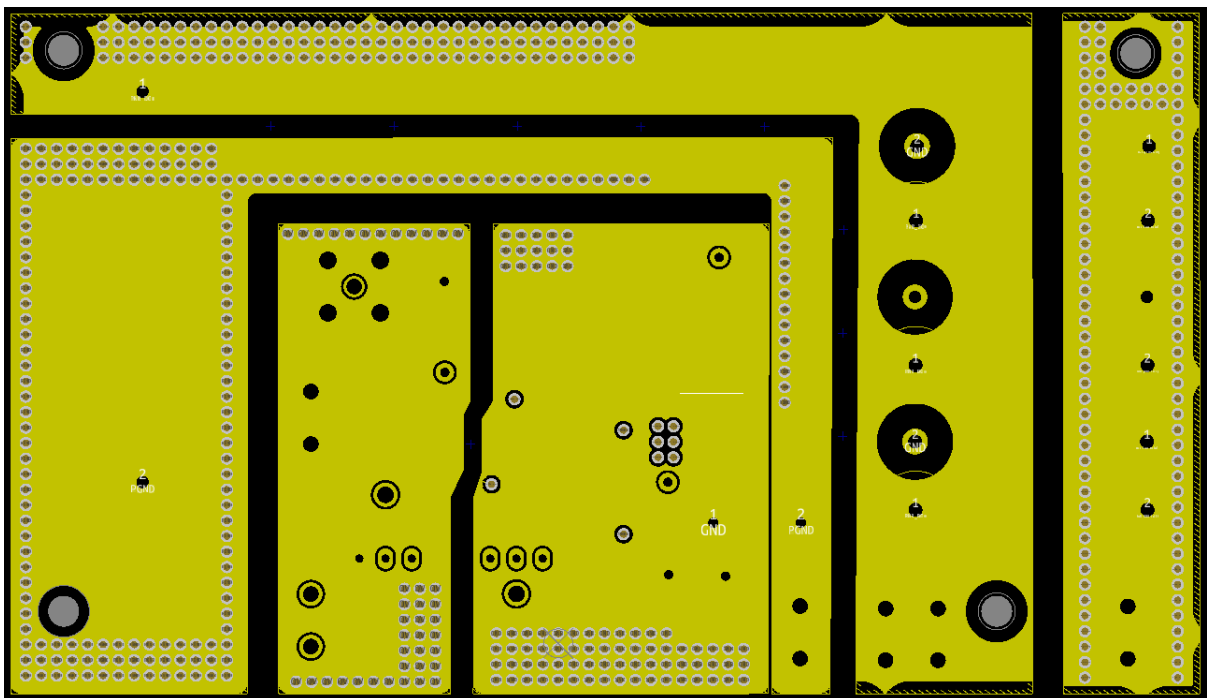


## ANEXO 4

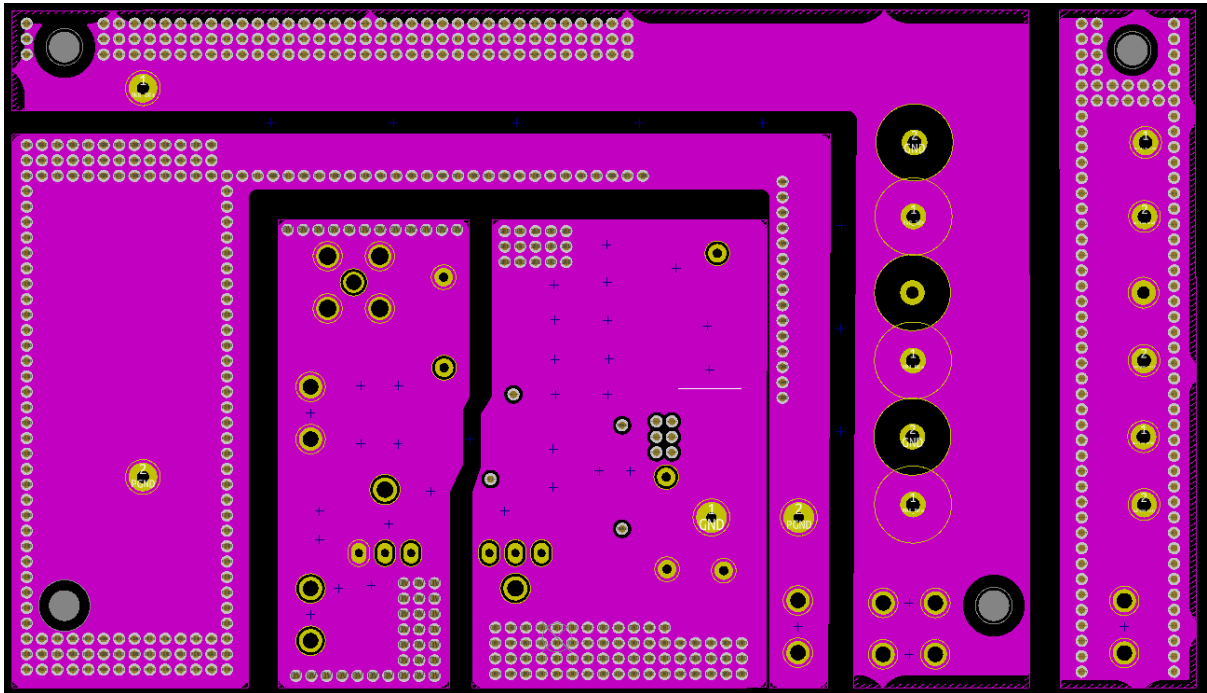
### Diseño de PCB del prototipo realizado en KiCad La capa superior



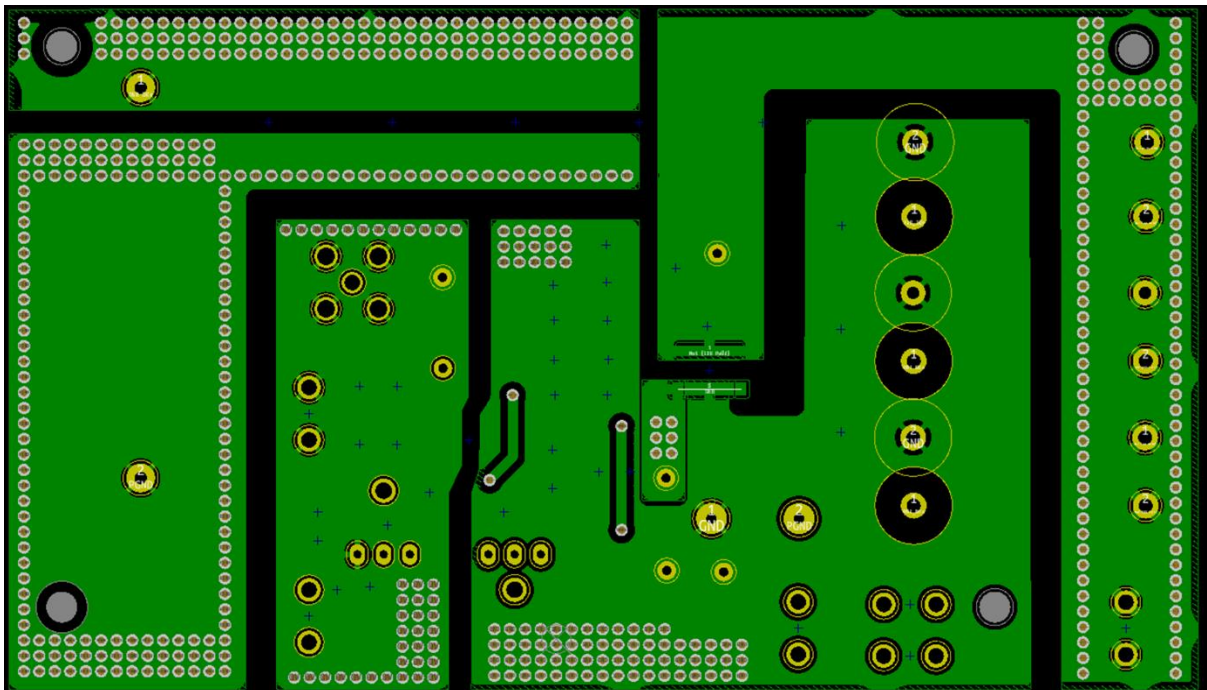
### Capa media 1



## Capa media 2



## Capa inferior





## ANEXO 5

### Lista de equipos usados

#### Osciloscopio Infinity Vision Modelo MS07104A



#### Generador de funciones Tabor





## Sondas de prueba diferencial PROMAX



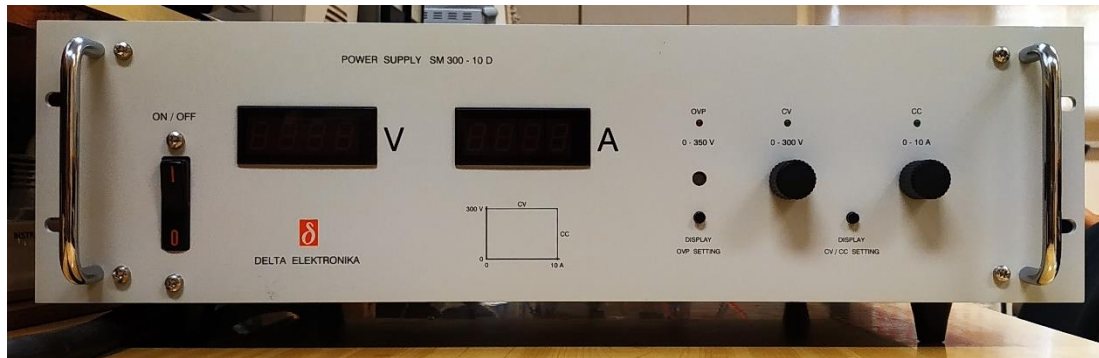
## Sonda de prueba de corriente ROGOWSKI



## Sistema Inductor-Carga



## Fuente de potencia



## Fuente de 12VCD

