



AVALUACIÓ BASADA EN EL PORTAFOLI ELECTRÒNIC DE L'ESTUDIANT EN L'ASSIGNATURA DE CIRCUITS I SISTEMES DIGITALS DE L'EPSC



Francesc J. Sánchez, Josep Jordana
Departament d'Enginyeria Electrònica
Escola Politècnica Superior de Castelldefels (EPSC)
Universitat Politècnica de Catalunya (UPC)

francesc.josep.sanchez@upc.edu, jordana@eel.upc.es, http://digsys.upc.es/ed



Jornada d'Innovació Docent UPC (JID-RIMA) - 1 i 2 de juliol 2010

RIMA Recerca i Innovació en Metodologies d'Aprenentatge

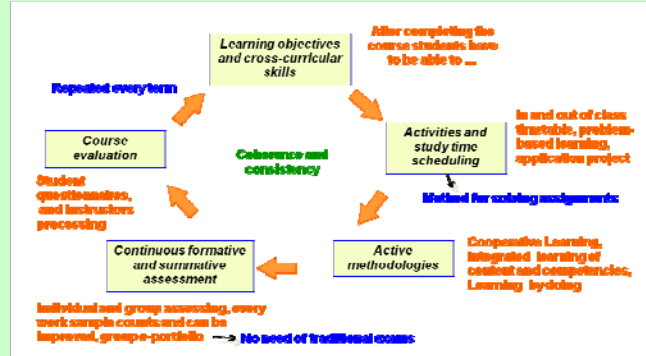
Introducció i objectius

Circuits i Sistemes Digitals (CSD) s'imparteix en el quadrimestre 2A del segon curs dels estudis de grau en Enginyeria de Telecomunicacions de l'EPSC

Integració de l'aprenentatge dels continguts específics amb 6 de les competències genèriques:

- CE 14. Capacitat d'anàlisi i disseny de circuits combinacionals i seqüencials, síncrons i asíncrons, i d'utilització de microprocessadors i circuits integrats.
- CE 15. Coneixement i aplicació dels fonaments de llenguatges de descripció de dispositius de maquinari (HDL)
- C3. Tercera llengua (anglès)
- C4. Comunicació eficaç oral i escrita
- C5. Treball en equip
- C7. Aprenentatge autònom
- C8. Utilització eficient d'equips d'instrumentació
- C9. Gestió de projectes

Mètode instruccional sistemàtic centrat en l'estudiant: **Problem-Based Learning + Cooperative Learning**



Discussió

Recursos per aprendre continguts i practicar habilitats genèriques de l'assignatura CSD

The diagram shows a **Digital technology roadmap** with the following stages and resources:

- Chapter 1: Combinational circuits** (Introductory circuits & FSM)
- Chapter 2: FSM** (The versatile GAL22V10 (~500 logic gates))
- Chapter 3: Dedicated processors** (Application specific digital systems (Datapath + control unit))
- Chapter 4: Microcontrollers (µC)** (Large Altera/Lattice/Xilinx FPGA (>100k logic gates))

Other resources mentioned include: ModelSim, Xilinx, Altera, Lattice, WolframAlpha, Proteus VSM, Microchip, HI-TECH, and Google tools (Google docs, Google sites, Google docs).

The screenshot shows the website for **Tutorial problems for Digital Circuits and Systems**. It includes a navigation menu, a list of chapters, and a detailed description of the first chapter: "Designing combinational components".

Key points from the text:

- Specifications → it's a big or a small circuit? (Can be it easily described by a simple truth table or logic equation?, or, instead, it is preferable to organise it using a network of smaller blocks or components (structured/hierarchical design)?)
- Design/develop every individual small circuit using VHDL and simulate it by means of logic diagrams or a test bench using Labcenter /ISE/ICEL Scripting Language (so, a big circuit (project) is indeed an interconnection of small circuits (projects) each one of which needs to be verified before attempting to use it into a larger circuit)
- Connect all the blocks together and simulate again to check the whole entity functionality

La web docent facilita l'accés a tota mena de recursos de l'assignatura



Esquema d'avaluació (formativa i sumatòria)

The evaluation scheme consists of the following components:

- Exercises (EX)**: 6 deliverables with voluntary improvement of the corrected solution.
- Application Project (AP)**: Includes an oral presentation and a written report.
- e-Portfolio (PO)**: Examples to demonstrate cross-curricular skills development and reflection.
- Individual Controls (IC)**: 4 individual unannounced exams.
- Participació amb actiu (P&A)**: La correcció de documents electrònics amb targeta gràfica facilita el feedback.

The final formula is: $Q = EX \cdot 30\% + AP \cdot 20\% + PO \cdot 15\% + MI \cdot 25\% + P \cdot A \cdot 10\%$

Conclusions

- Implementar l'assignatura CSD dels nous estudis de grau usant avaluació autèntica amb e-Portfolio i metodologies actives *Problem-Based Learning* (PBL) + *Cooperative Learning* (CL) és molt efectiu. El curs es *professionalitza* en tots els sentits. El disseny instruccional sistemàtic basat en el seguiment dels objectius d'aprenentatge garanteix la qualitat.
- No hi ha classes separades de teoria i laboratori amb exàmens clàssics, sinó sessions per planificar i resoldre problemes amb treball en grup continu dins i fora de l'aula. Cada grup proposa les seves solucions preparant documents tècnics de qualitat. Cada professor té un grup complet de classe: la millor solució per avaluar què ha après cada estudiant.
- Els problemes (tipus *projecte del món real*) amb múltiples solucions i respostes obertes permeten desplegar continguts específics usant eines comercials i seqüències de disseny estàndard al mateix temps que es treballen les competències genèriques.
- L'evidència de fins on han arribat els estudiants es visualitza a través del portafoli del grup cooperatiu, l'ús del qual determina l'organització: materials d'estudi, procediments per resoldre activitats, rúbriques, recursos, organització dels professors i les classes, etc.
- El portafoli d'aprenentatge esdevé una eina determinant a l'hora de facilitar el seguiment i avaluació del curs, tant intern com extern.
- Els estudiants valoren positivament el treball en grup, l'anglès, i la utilització de materials i programaris comercials.

Exemple d'e-Portfolio amb Google Sites

The screenshot shows a Google Sites page for "ED - 10M - 6A" with a table of exercises:

Exercici	Realitzat	Comentari	Nota
EX1	Realitzat		100%
EX2	Realitzat		100%
EX3	Realitzat		100%
EX4	Realitzat		100%
EX5	Realitzat		100%
EX6	Realitzat		100%
EX7	Realitzat		100%
EX8	Realitzat		100%
EX9	Realitzat		100%
EX10	Realitzat		100%
EX11	Realitzat		100%
EX12	Realitzat		100%
EX13	Realitzat		100%
EX14	Realitzat		100%
EX15	Realitzat		100%
EX16	Realitzat		100%
EX17	Realitzat		100%
EX18	Realitzat		100%
EX19	Realitzat		100%
EX20	Realitzat		100%

- La programació de l'assignatura inclou el calendari dels lliuraments, correccions i terminis de millora (avaluació formativa)
- La càrrega de treball (150 h) s'anirà ajustant en cursos successius a partir de l'experiència
- Diversos tipus d'enquestes durant el curs recullen l'opinió dels estudiants per facilitar el pla de millora



Gràfica de control de temps d'estudi