

# **Generador programable de sots de tensió per a l'assaig de convertidors de freqüència**

---

## **Annex**

Autor: Jordi Motjé Terris  
Director: Antoni Sudrià Andreu  
Titulació: Enginyeria Industrial  
Data de la convocatòria: Novembre 2003



## Sumari Annex

<b>SUMARI ANNEX</b>	<b>1</b>
<b>A. ELS IGBTs</b>	<b>3</b>
A.1. Característica estàtica	5
A.2. Característica dinàmica	7
<b>B. EL CONTROLADOR DIGITAL DEL SISTEMA</b>	<b>9</b>
B.1. Microcontroladors i DSP	9
B.2. DSP TMS320LF2403A	11
B.2.1. Introducció	11
B.2.2. Arquitectura	12
B.2.3. La memòria	13
B.2.4. La CPU	13
B.2.5. Perifèrics	14
B.2.6. Joc d'instruccions	15
B.3. Representació en coma fixa	15
B.3.1. Format binari amb coma fixa	16
B.3.2. Efectes de la longitud de paraula finita	18
<b>C. PLATAFORMA MODULAR DE POTÈNCIA</b>	<b>21</b>
C.1. Descripció de la plataforma	21
C.2. Muntatges de la plataforma modular	22
C.2.1. Rectificador Actiu	22
C.2.2. Filtre actiu	25
C.2.3. Ondulador trifàsic	27
C.2.4. Convertidor de freqüència	29
C.2.5. Muntatges de dos plataformes	31
<b>D. VALORACIÓ ECONÒMICA</b>	<b>33</b>
D.1. Cost del prototip	33
D.1.1. Etapa de rectificat i bus de contínua	33
D.1.2. Etapa de potència	33
D.1.3. Sondes de mesura	34
D.1.4. Placa de control	34



D.1.5. Cost total del prototip .....	36
D.2. Cost d'investigació i desenvolupament .....	36
D.3. Cost total del projecte.....	38
<b>E. ASSAIG DE SOTS</b> .....	<b>39</b>
E.1. Corbes de susceptibilitat .....	39
E.1.1. Corba de susceptibilitat energètica.....	39
E.1.2. Corba de susceptibilitat del control .....	40
E.2. Variables d'assaig.....	40
E.2.1. Tipus de sot .....	40
E.2.2. Càrrega .....	41
E.2.3. Velocitat en l' instant del sot .....	41
E.2.4. Inèrcia de la càrrega.....	41
E.2.5. Programació de les funcions ride-through del convertidor .....	42
E.3. Variables de mesura .....	42
E.4. Equip generador de sots de tensió.....	43
E.5. Banc d'assaigs .....	43
E.6. Procediment d'assaig.....	44
E.6.1. Estudi previ del convertidor .....	44
E.6.2. Connexió del convertidor a la bancada d'assaigs .....	45
E.6.3. Programació del convertidor .....	46
E.6.4. Verificar el banc d'assaigs.....	46
E.6.5. Determinació de la corba de susceptibilitat energètica .....	46
E.6.6. Determinació de la corba de susceptibilitat del control.....	48
E.7. Informe de l'assaig.....	49
E.8. Referències .....	50
<b>F. ESQUEMES ELÈCTRICS DE LA PLACA DE CONTROL</b> .....	<b>51</b>
<b>G. DOCUMENTACIÓ DIGITAL</b> .....	<b>59</b>



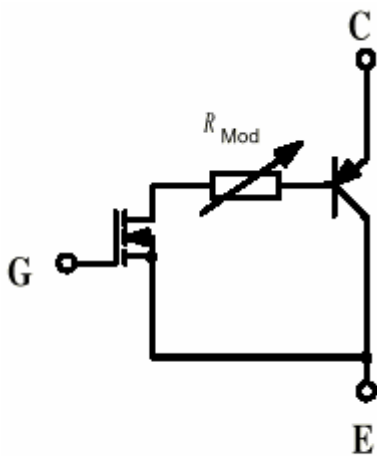
## A. Els IGBTs

IGBT és l'acrònim de Transistor Bipolar de Porta Aïllada. Incorpora les millors característiques dels diferents semiconductors existents integrant en una sola estructura monolítica la tecnologia MOSFET i la bipolar.

L'IGBT conjuga els avantatges del transistor bipolar en poder de bloqueig d'altres tensions i la baixa resistència de conducció que presenta, amb els del MOSFET en quant a freqüència de treball i el fàcil control en tensió de la porta. La tecnologia utilitzada per desenvolupar aquest semiconductor fan que apareguin una sèrie de desavantatges: la presència d'un tiristor paràsit que en determinades ocasions es pot enclavar provocant un curtcircuit. La presència de la part bipolar provoca una commutació d'obertura semblant a la del GTO, amb una corrent de cua que eleva les pèrdues de commutació i limita la freqüència màxima de funcionament.

L'IGBT té tres terminals: el col·lector pel qual entra el corrent, l'emissor per on sortirà el corrent i la porta que és on arribarà el senyal de control.

Els IGBTs es fabriquen amb la mateixa tecnologia que els circuits integrats, posant en paral·lel mil·lers de cel·les elementals cadascuna amb un transistor PNP controlat per un MOSFET. L'esquema equivalent es pot mostrar a continuació:



Es pot veure que amb aquesta configuració el bipolar suporta tota la tensió i es pot posar un MOSFET de baixa tensió amb una baixa resistència en conducció.

El control es fa a través del MOSFET que alimenta la base del transistor bipolar aportant ràpidament la corrent necessària perquè el darrer tanqui. El corrent de potència circula pel bipolar que presenta una baixa caiguda de tensió en saturació. A més, com que el PNP està dissenyat per suportar altes tensions el seu guany en corrent serà molt petit i, en conseqüència, el corrent que circula pel MOSFET serà comparable al del bipolar.



El bloqueig es fa retirant la tensió de control de la porta: el MOSFET es bloqueja ràpidament en contra del bipolar, que al ser més lent li queda la base a l'aire dificultant el bloqueig d'aquest darrer que s'ha de fer per la recombinació dels portadors minoritaris de la unió, i allargant per tant la duració de l'obertura.

Com que la base del PNP no és accessible exteriorment l'evacuació dels portadors minoritaris no es pot accelerar amb l'ajut del circuit de control de porta com es fa normalment amb els bipolars. Al fer-se la recombinació dels portadors minoritaris amb el corrent que va cap a l'emissor apareix la corrent de cua que caracteritza els IGBTs i que, a l'incrementar la freqüència de treball, incrementaran les pèrdues per commutació limitant doncs la freqüència màxima.

Si s'intenta disminuir el corrent de cua per disminuir les pèrdues de commutació es produeix un augment de la caiguda de tensió en conducció augmentant per tant, les pèrdues en aquesta fase. Per aquest motiu la majoria de fabricants ofereixen dues famílies d'IGBTs: els ràpids, amb un temps d'obertura més curt i petites corrents de cua per aplicacions de molt alta freqüència, i els d'alt rendiment, amb baixes pèrdues en conducció per treballar a freqüències inferiors.

Durant el bloqueig la base del PNP està a l'aire però activada pels portadors minoritaris fins que aquests es recombinin. En aquestes circumstàncies les fortes variacions de tensió provocades per la ràpida obertura del dispositiu i les inductàncies paràsites de la càrrega, generen corrents capacitives que poden reenclavar l'IGBT. Per evitar aquest reenclavament del transistor bipolar intern s'acostuma a polaritzar negativament la porta durant l'obertura.

La secció transversal de la pastilla de silici d'un IGBT és com la d'un MOSFET a la que se li ha afegit un substrat  $P^+$  convertint-la en un dispositiu de quatre capes. Aquesta estructura presenta un tiristor paràsit format per dos transistors bipolars: un NPN i un PNP. L'activació del transistor NPN comporta el dispar de la configuració tiristor que no pot ser controlada per la porta, portant a la destrucció tèrmica de l'IGBT.

Per evitar aquest dispar intempestiu es desabilitza el transistor paràsit NPN reduïnt-ne el guany i curtcircuitant la seva unió base-emissor amb una resistència. De totes maneres l'IGBT

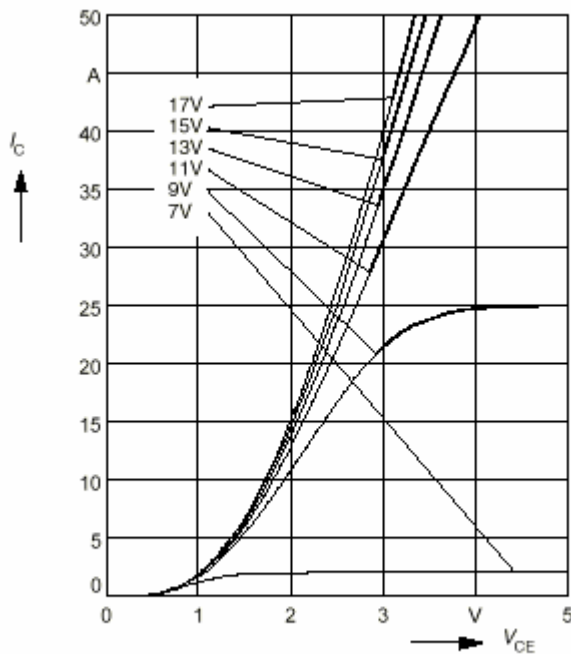


queda limitat en corrent, ja que el tiristor paràsit es pot cebar quan el corrent es faci superior al seu lllindar d'enclavament.

També és necessari limitar les variacions brusques de la tensió ( $dV/dT$ ) en borns de l'IGBT perquè, igual com amb els tiristors normals, l'estructura paràsit es pot enclavar per les corrents capacitives que es produeixen entre les diferents capes del dispositiu.

### A.1. Característica estàtica

L'IGBT suporta una tensió inversa d'uns pocs volts i no existeix en la seva estructura el díode paràsit en antiparal·lel del MOSFET. La seva característica estàtica ideal és doncs la d'un interruptor en dos semieixos: bloqueja únicament tensions directes i condueix corrent en sentit directe.



Com que en la majoria d'aplicacions on s'usen IGBTs és necessari el pas de corrent en sentit invers, els fabricants venen els IGBTs en mòduls que porten integrat un díode en antiparal·lel. Al ser aquest díode un afegit, el fabricant pot triar les característiques d'aquest per ser les més apropiades per l'aplicació.

La característica estàtica real de l'IGBT presenta una tensió lllindar d'uns 0.7V per mantenir-lo en conducció, semblant a la d'un díode



ja que correspon a la caiguda a la unió PN de la base de l'emissor del transistor bipolar intern. L'altra component té una característica resistiva corresponent a la caiguda al MOSFET de baixa tensió de control de la porta.

La caiguda de tensió en conducció és independent de la tensió màxima que pot bloquejar, i és, en canvi, fortament dependent dels temps de commutació. En els IGBTs d'alt rendiment aquesta caiguda de tensió és d'uns 3V, mentre que en els ràpids augmenta fins als 4 o 5V.

Com que l'IGBT és la combinació d'una unió amb un coeficient de temperatura negatiu i d'una zona resistiva amb un coeficient positiu, la relació entre la caiguda de tensió en conducció amb la temperatura depèn del corrent que circuli. El coeficient de temperatura passa d'un valor negatiu preponderant del transistor bipolar a un valor positiu preponderant del MOSFET si la densitat de corrent augmenta. Aquest coeficient positiu degut al MOSFET és el que permetrà en muntatge en paral·lel de varis IGBTs.

En aplicar una tensió positiva al terminal de porta l'IGBT es tanca i el corrent circula entre el col·lector i l'emissor. El corrent en sentit invers no és possible i es fa a través del díode en antiparal·lel que s'afegeix.

Amb un corrent constant al col·lector la tensió col·lector-emissor  $V_{CE}$  disminueix si s'augmenta la tensió de porta  $V_{GE}$  fins que  $V_{CE}$  arriba al seu valor de saturació mínim. Aquest valor multiplicat pel de la corrent al col·lector donarà les mínimes pèrdues possibles en conducció de l'IGBT.



## A.2. Característica dinàmica

Els temps de commutació d'un IGBT estan relacionats amb la tensió de porta  $V_{GE}$  juntament amb les capacitats internes i les inductàncies paràsites del propi dispositiu, així com de la resistència interna de la font de tensió de control. És desitjable una petita impedància interna d'aquesta font per carregar i descarregar les capacitats ràpidament i reduir els transitoris causats per la inductància del circuit de la porta.

Un temps de tancament molt petit provoca un pic molt alt al díode en antiparal·lel que apareix en l'IGBT com un pic addicional en el corrent del col·lector. Un temps de bloqueig molt ràpid provoca també un pic de tensió provocat per les inductàncies paràsites. Caldrà doncs un compromís de velocitat per escollir la resistència de la porta.

En qualsevol cas és importantíssim disminuir al màxim les inductàncies paràsites a la porta, ja que combinat amb les capacitats paràsites internes de l'IGBT pot provocar oscil·lacions en la tensió d'aquesta. Per la mateixa raó la connexió de l'emissor per establir la tensió de control ha d'estar separada de la de l'emissor principal, per on passarà el corrent.

Perquè l'IGBT es posi en conducció, s'aplica una tensió positiva a la porta  $V_{GE}$  que, a causa de la resistència interna de la font de tensió i la capacitat interna entre la porta i l'emissor, puja lentament. Quan aquesta tensió supera el valor llindar el corrent pel col·lector comença a pujar. El temps que passa entre que  $V_{GE}$  arriba al 10% del seu valor final fins que el corrent arriba també al 10% del seu valor final s'anomena temps de retràs ( $t_{d(on)}$ ).

El temps de pujada ( $t_r$ ) es defineix com el temps que triga el corrent en passar d'un 10% al 90% del seu valor final. En aquest interval és on es produeixen la major part de les pèrdues per tancament i cal minimitzar-lo ajustant la resistència de la porta.





El temps de tancament és la suma dels temps de retràs i el de pujada. El pic de corrent que és degut, com ja s'ha dit anteriorment, al pic de recuperació inversa del díode. També s'haurà de tenir en compte aquest pic al calcular les pèrdues de commutació.

Per obrir l'interruptor s'aplica una tensió negativa a la porta per evitar petits tancaments de l'IGBT provocats pels corrents capacitius a conseqüència de les capacitats paràsites internes durant l'obertura.

Apareix un temps de retràs ( $t_{d(off)}$ ) des de l'instant que la tensió de porta baixa per sota el 90% del valor inicial fins que el corrent de col·lector baixa en un 90% també del valor inicial. El temps de baixada ( $t_f$ ) és el que triga en baixar el corrent desde el 90% al 10% del valor inicial.

El temps d'obertura ( $t_{off}$ ) és la suma d'aquests dos temps.

El valor i el temps de la cua de corrent són propis de cada IGBT, però també depenen de les condicions de treball.

Per disminuir les pèrdues durant l'obertura és desitjable una pendent de baixada pronunciada, però aquesta ràpida disminució provocarà un pic de tensió entre col·lector i emissor provocat per les inductàncies paràsites del circuit principal.

Per minimitzar aquest pic s'han posat condensadors de polsos de molt baixa inductància interna entre col·lector i emissor, procurant una distribució totalment simètrica i el més propers a l'IGBT possible. A més s'han connectat els condensadors amb pletina plana de coure per evitar la inductància paràsita dels cables.

Finalment, els temps d'obertura i tancament de l'IGBT s'han de tenir en compte alhora de posar els temps morts del PWM ja que si s'actua alhora sobre dos IGBTs d'una mateixa branca, com que el temps de tancament és menor que el d'obertura es produiria un curtcircuit.



## B. El controlador digital del sistema

### B.1. Microcontroladors i DSP

DSP és l'acrònim de Digital Signal Processor, són processadors dissenyats específicament per fer càlculs en temps real de tractament digital de la senyal, desde implementació de filtres digitals, transformades de Fourier, tractament de imatge i so, etc... Els DSPs tenen aproximadament el mateix nivell d'integració i la mateixa freqüència de rellotge que un microprocessador genèric, fins i tot moltes vegades els microprocessadors avantatgen els DSPs, però els DSP efectuen les tasques de tractament digital de senyal dues o tres vegades més ràpid, ja que la seva arquitectura esta optimitzada per a realitzar aquest tipus de tasques.

- Unitat aritmètica ( CPU ): l'operació més comú en el processat digital de senyals és el càlcul d'una suma de productes (  $S = \sum a_i \cdot b_i$  ). L'operació aritmètica més complexa en la tècnica digital és precisament la multiplicació. Els microprocessadors genèrics no incorporen un element tant complex com un multiplicador ja que en les aplicacions usuals aquesta operació representa un tant per cent molt baix sobre el total d'operacions. Però en el tractament digital del senyal la multiplicació és una tasca fonamental, i el multiplicador és un element bàsic d'un DSP capaç de realitzar aquesta operació en un cycle. Per incrementar encara més la velocitat el processador incorpora diferents unitats aritmètiques de manera que puguin realitzar diferents operacions simultàniament: els DSPs típics tenen un multiplicador i un acumulador que permeten multiplicar i sumar en un sol cycle, a més de registres de desplaçament per preparar les dades sense penalitzar en el temps.
- Joc d'instruccions: freqüències de mostreig fixes requereixen tenir un cycle d'instrucció regular. En microprocessadors RISC ( joc d'instruccions reduït ) aquesta regularitat s'aconsegueix restringint les instruccions; en els DSPs



s'aconsegueix incrementant la velocitat del hardware en aquelles instruccions complexes bàsiques com les multiplicacions.

- **Arquitectura:** oposada a l'arquitectura de Von Neumann utilitzada per molts microprocessadors, tots els DSPs es basen en una arquitectura de Harvard amb busos de programa i dades independents. I alguns DSPs encara han millorat aquesta estructura amb tres busos: un de programa i dos de dades, que permet llegir la instrucció i dos operands simultàniament.
- **Adreçament:** moltes vegades la lògica de generació d'adreces és més lenta que la realització de la operació aritmètica en sí. Com a regla general, els DSPs tenen una unitat aritmètica especial per generar adreces gràcies a la qual aquest fet no suposa un temps addicional.
- **Memòria:** els programes de DSP, gràcies a instruccions especialitzades i l'arquitectura del mateix, acostumen a tenir una estructura senzilla i són, per tant, molt curts comparats amb un mateix programa per a un microprocessador genèric. Això permetrà guardar-los en una memòria no volàtil integrada en el mateix xip, a més de decrementar el temps de transferència del programa. També integren a més memòria RAM per les dades usades durant el programa.

Totes aquestes diferències tant de hardware com de software estan pensades per optimitzar al màxim el tractament de senyals, però també és aplicable per al control on hi ha una sèrie de necessitats comuns, com són el d'una freqüència de mostreig fixa, càlculs en temps real per respondre ràpidament a variacions del sistema a controlar, així com el filtrat, que enlloc de fer-lo analògicament, com és usual actualment, es pot fer digitalment sense perjudicar la rutina principal de control. També les multiplicacions són una operació normal en els programes de control: coeficients de realimentació, càlcul de PID...



## **B.2. DSP TMS320LF2403A**

### **B.2.1. Introducció**

El DSP emprat forma part de la família de processadors digitals de senyal de Texas Instruments. La gamma de DSPs que ofereix es divideix en tres plataformes: C6000, C5000 i C2000. Les dues primeres plataformes estan orientades al món del tractament digital d'imatges i audio, aplicacions de telefonia i comunicacions mentra que la plataforma C2000 està dissenyada per ser utilitzada en aplicacions de control de motors. Això fa que les diferències entre els DSPs de diferents plataformes sigui molt notable, tan a nivell d'arquitectura interna, cal recordar que es un DSPs de coma fixa, com a nivell de perifèrics que incorpora, com ara sortides PWM, conversors analògics digital d'altres prestacions, mòduls CAN, port sèrie sincron i asicron, i una gran quantitat d'interrupcions associades a aquests perifèrics.

EL TMS320LF2403A, pertany a la família de DSPs TMS320LF240xA, que és una evolució de la família TMS320C2xx, aquests DSP estan dissenyats per a aplicacions industrials de gamma alta: control d'accionaments de velocitat variable, sistemes d'alimentació ininterrompuda, automatització industrial, etc... Dins d'aquesta família el 2403A, és un dels DSPs més senzills però més que suficient per l'aplicació que es vol realitzar, per exemple no disposa de bus de memòria externa, però en contrapartida és un DSP amb moltes menys potes, la qual cosa facilitarà el disseny de la placa de control.



Table 1. Hardware Features of 240xA Devices

FEATURE		LF2407A	LF2406A	LF2403A	LF2402A	LC2406A	LC2404A	LC2402A
C2xx DSP Core		Yes	Yes	Yes	Yes	Yes	Yes	Yes
Instruction Cycle		25 ns	25 ns	25 ns	25 ns	25 ns	25 ns	25 ns
MIPS (40 MHz)		40 MIPS	40 MIPS	40 MIPS	40 MIPS	40 MIPS	40 MIPS	40 MIPS
RAM (16-bit word)	Dual-Access RAM (DARAM)	544	544	544	544	544	544	544
	Single-Access RAM (SARAM)	2K	2K	512	512	2K	1K	—
3.3-V On-chip Flash (16-bit word) (4 sectors: 4K, 12K, 12K, 4K)		32K	32K	16K	8K	—	—	—
On-chip ROM (16-bit word)		—	—	—	—	32K	16K	6K
Code Security for On-Chip Flash/ROM		Yes	Yes	Yes	Yes	Yes	Yes	Yes
Boot ROM		Yes	Yes	Yes	Yes	—	—	—
External Memory Interface		Yes	—	—	—	—	—	—
Event Managers A and B (EVA and EVB)		EVA, EVB	EVA, EVB	EVA	EVA	EVA, EVB	EVA, EVB	EVA
• General-Purpose (GP) Timers		4	4	2	2	4	4	2
• Compare (CMP), PWM		12/16	12/16	6/8	6/8	12/16	12/16	6/8
• Capture (CAP)/QEP		6/4	6/4	3/2	3/2	6/4	6/4	3/2
• Input qualifier circuitry on PDPINTx, CAPn, XINT1/2, and ADCSOC pins		Yes	Yes	Yes	Yes	Yes	Yes	Yes
• Status of PDPINTx pin reflected in COMCONx register		Yes	Yes	Yes	Yes	Yes	Yes	Yes
Watchdog Timer		Yes	Yes	Yes	Yes	Yes	Yes	Yes
10-Bit ADC		Yes	Yes	Yes	Yes	Yes	Yes	Yes
• Channels		16	16	8	8	16	16	8
• Conversion Time (minimum)		500 ns	500 ns	500 ns	500 ns	375 ns	375 ns	425 ns
SPI		Yes	Yes	Yes	—	Yes	Yes	—
SCI		Yes	Yes	Yes	Yes	Yes	Yes	Yes
CAN		Yes	Yes	Yes	—	Yes	—	—
Digital I/O Pins (Shared)		41	41	21	21	41	41	21
External Interrupts		5	5	3	3	5	5	3
Supply Voltage		3.3 V	3.3 V	3.3 V	3.3 V	3.3 V	3.3 V	3.3 V
Packaging		144-pin PGE	100-pin PZ	64-pin PAG	64-pin PG	100-pin PZ	100-pin PZ	64-pin PG, PAG
Product Status: Product Preview (PP) Advance Information (AI) Production Data (PD)		PD	PD	PD	PD	PD	PD	PD

### B.2.2. Arquitectura

L'arquitectura del DSP es basa en una arquitectura de Harvard on el bus de programa i el de dades són diferents. Això permetrà fer accessos simultànies a memòria i a programa en un mateix cicle. A més hi ha un tercer espai de memòria d'entrades/sortides accessible a través del bus extern. Els perifèrics també tenen el seu propi bus, tot i que aquest està mapejat en unes posicions concretes de la memòria: qualsevol accés a aquestes posicions accedirà directament al perifèric associat.



### B.2.3. La memòria

Aquest DSP disposa de dos tipus de memòria:

La Flash EEPROM que és una memòria no volàtil que ofereix la possibilitat de poder-la gravar tants cops com calgui en la tarjeta final. A més els algoritmes de programació els executa la pròpia CPU del DSP evitant així la necessitat d'una màquina d'estat dedicada. El 2403A incorpora 16K paraules de 16 bits de memòria de programa.

També es diposa de memòria de tipus RAM, que està formada per dos blocs, el Dual-acces RAM, que és una memòria RAM que permet dos accessos dos cops per cicle, està pensada especialment per guardar-hi dades, ja que es pot fer una lectura i una escriptura en el mateix cicle, però també es pot configurar com a memòria de programa, hi ha 544 paraules de 16 bits. L'altre bloc, el Single-acces RAM, és una memòria RAM que només s'hi pot accedir un cop per cicle ( o lectura o escriptura), i es disposa de 512 paraules de 16 bits.

### B.2.4. La CPU

La unitat central de procés es pot dividir en tres grans blocs:

La unitat aritmètico-lògica central de 32 bits: agafa dues paraules de la memòria i els hi pot fer operacions aritmètiques i booleanes. El resultat s'aboca en l'acumulador de 32 bits des del qual es pot guardar la part alta i la baixa per separat, en memòria. Disposa a més de registres de xifrat de les dades tant de l'entrada com de la sortida.

Multiplicador: realitza productes de 16x16 bits en complement a dos obtenint-se un resultat de 32 bits. Aquest multiplicador és capaç de fer el producte en un cicle i serà molt útil per fer els càlculs del control així com filtres digitals, correlacions...



Unitat aritmètica de registres auxiliars: aquesta unitat genera adreces de la memòria de dades quan s'utilitza adreçatge indirecte per accedir a aquesta. Està formada per 8 registres auxiliars que es poden carregar amb valors de 16 bits directament amb una instrucció.

## Control del programa

El DSP treballa amb una quàdruple pipeline que és gestionada per la lògica de control del programa que també descodifica les instruccions i guarda els estats de les operacions. D'altra banda hi ha instruccions de l'ensamblador que permetran controlar per software el flux del programa com són instruccions de salt, condicionals o no, resets, i interrupcions.

### B.2.5. Perifèrics

El TMS320LF2403A incorpora els següents perifèrics:

- Event Manager: genera els timers i els PWM
- Conversor A/D de 10 bits i 450ns de temps de conversió
- Port síncron sèrie SPI
- Port asíncron sèrie SCI (UART)
- Pins d'entrada/sortida
- Interface amb bus CAN
- Watch dog timer

De tots aquests perifèrics els que s'usaran en l'aplicació són l'Event Manager amb el que es controlarà el cicle d'execució del control, i generarà també les sortides que faran obrir i tancar els interruptors de potència amb un temps mort programable per software. El conversor analògic digital serà el que proporcionarà la realimentació de les variables necessàries per al control; de la seva rapidesa, així com de la optimització del codi del control dependrà la



màxima freqüència a la que es podrà arribar. S'utilitzaran també algunes entrades i sortides digitals per tal de rebre la senyal d'error de l'ondulador en cas de curtcircuit en alguna de les seves branques. Finalment es farà servir també el port SPI per enviar dades a un convertidor D/A extern degut a la manca d'aquest perifèric en el DSP, això és degut a que aquest perifèric només es sol usar durant el desenvolupament i la depuració de software, ja que permet visualitzar els valors de les variables internes del programa en temps real.

### **B.2.6. Joc d'instruccions**

El joc d'instruccions que ofereix l'ensamblador de Texas està format per 88 instruccions que es poden classificar en els següents grups:

- Instruccions de l'acumulador, aritmètiques i lògiques
- Instruccions del punter de pàgines de dades i del registre auxiliar
- Instruccions de producte
- Instruccions de salt
- Instruccions de control del programa
- Operacions de memòria i d'entrades/sortides

### **B.3. Representació en coma fixa**

Hi ha moltes maneres de representar digitalment les dades numèriques per posteriorment processar-les. Aquestes representacions tenen un efecte molt important en la precisió dels càlculs, així com en la facilitat d'implementar qualsevol algoritme de processament. Els formats de dades més senzills es beneficien de dissenys hardware també més senzills, a expenses de tenir un reduït rang de representació numèric i una alta susceptibilitat a errors aritmètics. En l'altre extrem, formats de dades més elaborats, són prou difícils d'implementar en hardware, però permeten manipular nombres molt grans o molt petits, proporcionant immunitat a molts problemes associats amb l'aritmètica digital.





### B.3.1. Format binari amb coma fixa

El microcontrolador utilitzat en el projecte fa servir en els seus càlculs el format binari amb punt fix per representar les dades. Dins aquesta categoria s'engloben els formats més coneguts usats en computació digital: representació binària, octal, hexadecimal, i d'altres que tenen en compte el signe, com la representació en complement a dos. Específicament, la unitat aritmètico-lògica del DSP fa els càlculs amb representació amb coma fixa i complement a dos.

D'altra banda, en el projecte dut a terme és de gran importància la representació en binari de nombres amb part decimal, doncs tant les senyals de referència, com alguns coeficients utilitzats, així com els resultats intermitjos d'algunes operacions no seran nombres enters purs. És necessari doncs poder representar en format binari aquest tipus de nombres.

Es pot representar aquest tipus de nombres de forma binària utilitzant una coma binària de forma idèntica a la funció que fa la coma decimal. Com que la posició de la coma binària és estàtica, aquest tipus de format pren el nom de coma fixa. Així el nombre binari 11,0101 és igual al decimal 3.3125:

$$\begin{aligned} (1 \cdot 2^1) + (1 \cdot 2^0) + (0 \cdot 2^{-1}) + (1 \cdot 2^{-2}) + (0 \cdot 2^{-3}) + (1 \cdot 2^{-4}) &= \\ = (1 \cdot 2) + (1 \cdot 1) + (0 \cdot 1/2) + (0 \cdot 1/4) + (0 \cdot 1/8) + (0 \cdot 1/16) &= \mathbf{3.3125}_{10} \end{aligned}$$

Definirem  $Q(x)$  essent  $x$  la posició de la coma; amb aquesta notació el nombre de l'exemple és en format  $Q(4)$ .

En aquest format, els màxims i mínims valors que pot prendre la part fraccional de  $b$  bits, és a dir un nombre  $Q(b)$ , és  $(1-2^{-b})$  i  $2^{-b}$  respectivament. Així, un nombre representat en format  $Q(6)$ , tindria la coma situada entre el sisè i setè bit, i per tant els valors límit que podria representar serien:

$$(1-2^{-b}) = 1-2^{-6} = 0.984375_{10} \quad ; \quad 2^{-b} = 2^{-6} = 0.015625_{10}$$



Com es veu, la coma s'haurà de col·locar en una posició que aporti una resolució adient a les dades. Tanmateix, s'haurà d'anar amb compte i tenir present en tot moment la posició de la coma per realitzar les operacions aritmètiques correctament, així com per saber en quin format ens ha quedat el resultat de les mateixes. De forma idèntica a l'aritmètica amb coma decimal, en el format binari amb coma fixa haurem de diferenciar:

### **Suma i resta**

Com que el DSP treballa amb dades en complement a dos no hi ha diferència entre la suma i la resta, ja que aquesta no és més que la suma d'un nombre positiu i un de negatiu. Per tant, quan fem qualsevol de les dues operacions haurem de tenir en compte:

- El format dels dos operands ha de ser el mateix, és a dir, ha d'estar en el mateix format  $Q(x)$
- Quan volem sumar dos nombres positius amb el bit més significatiu igual a 1, el resultat necessitarà un bit més de part entera per poder ser representat. Així perdrem un bit de resolució fraccional. El mateix passa si volem restar dos nombres negatius.

### **Producte**

Les operacions a fer són idèntiques a un producte en decimal: multiplicarem el bit menys significatiu pel multiplicant, al qual se li sumarà el resultat obtingut del producte del segon bit menys significatiu pel multiplicant, desplaçat una posició cap a l'esquerra, i així successivament fins al bit més significatiu. El resultat són els  $n$  bits més significatius obtinguts, essent  $n$  el nombre de bits de treball.



En aquest cas, els dos operands no han de tenir el mateix format Q, però s'ha de tenir present que el format del resultat és: si el multiplicand estava en format Q(x) i el multiplicador en Q(y) el resultat és en format Q(x+y).

### **Divisió:**

Aquesta operació es complica bastant al realitzar-la en coma fixa, encara que es poden utilitzar alguns algorismes per portar-la a terme. De totes com que en el projecte realitzat no era necessari dividir per cap variable, sinó que totes les divisions es feien amb constants conegudes, per fer totes les divisions s'ha fet el producte del dividend per la inversa del divisor, aplicant-se tot el comentat en el cas anterior.

### **B.3.2. Efectes de la longitud de paraula finita**

L'ús de paraules de longitud finita ens protegeix de la representació de nombres amb precisió infinita, mentre que augmenta el soroll "de fons" en les estimacions espectrals, provoca respostes no ideals dels filtres digitals, introdueix soroll en les sortides dels convertidors A/D i pot, si no es va amb compte, portar a resultats aritmètics totalment imprecisos. Com menor és la longitud de la paraula, majors seran aquests efectes negatius. Afortunadament aquests problemes són ben coneguts, i es poden preveure amb antelació les seves conseqüències i prendre mesures per minimitzar-les.

### **Errors de quantificació del convertidor A/D**

Els convertors A/D reals es classifiquen segons la longitud de la paraula de sortida, estant normalment entre 8 i 16 bits. Si tenim en compte que el rang de valors de tensió d'entrada del convertidor del DSP utilitzat és de 0 a 5 V, i que la longitud de la paraula que ens dóna és de 10 bits, el bit menys significatiu representarà:

$$lsb = \frac{\text{Rang de tensió}}{2^{\text{longitud paraula}}} = \frac{3,3V}{2^{10}} = 3,22 \text{ mV} \quad \text{Eq 1.1}$$



Això vol dir que és capaç de convertir perfectament qualsevol valor analògic múltiple de 3,22 mV, però que qualsevol valor continu intermig farà que el conversor generi la millor estimació digital a aquell valor. Les imprecisions en aquest procés són els anomenats errors de quantificació, degut a que el bit menys significatiu de la paraula de sortida és un valor indivisible.

L'error de quantificació és doncs una mena d'error d'arrodoniment. En un conversor ideal, l'error de quantificació no pot superar mai  $\pm \frac{1}{2}$  del valor en milivolts del bit menys significatiu ( 1,61mV en el projecte realitzat ).

### **Desbordament de les dades ( Overflow )**

Es produeix un desbordament quan el resultat aritmètic d'una operació té massa bits per ser representats en els registres físics destinats a guardar-lo. Els efectes del desbordament són més notoris quan treballem amb nombres grans. Com a regla general, la suma de  $m$  nombres individuals de  $b$  bits, necessitarà (  $b + \log_2(m)$  ) bits per poder representar els resultats. D'aquesta manera, am

b un acumulador de 32 bits ( com el del DSP ) podríem encadenar 65536 (  $2^{16}$  ) sumes de nombres de 16 bits fins a tenir error de desbordament (  $16 + \log_2(65536) = 32$  ).



## C. Plataforma modular de potència

### C.1. Descripció de la plataforma

S'ha dissenyat una plataforma modular que permeti crear diferents muntatges amb variacions molt simples de hardware i amb la reprogramació del microprocessador.

La plataforma modular de potència està formada per un inversor tipus SKiiP de la marca Semikron, el qual disposa de tres branques d' IGBTs i una quarta branca que correspon a la branca de frenat

A aquest inversor s'hi ha acoplat un bus de contínua format per condensadors electrolítics de 470uF i 400V, degut a que aquestes especificacions són insuficients s'ha optat per fer una combinació en serie i paral·lel per tal d'obtenir un bus que suporti 800V de tensió i una capacitat total de 940uF. També s'ha disposat en el bus uns condensadors ràpids per atenuar les pertorbacions que es produeixen durant les commutacions dels IGBTs, així com unes resistències per tal d'equilibrar el bus i que a més serviran per tal de descàrregar el bus. En el disseny del bus s'ha optat per deixar accessible el punt mig del bus, ja que pot ser necessari en algunes aplicacions.

L'alimentació del bus de contínua es podrà realitzar o bé amb tensió trifàsica o bé amb tensió contínua directament. S'ha instal·lat per un rectificador trifàsic per tal de poder alimentar el bus amb tensió trifàsica, però pot ser desconnectat i alimentat directament amb tensió contínua, o bé utilitzar una altra plataforma modular treballant com a rectificador actiu per alimentar aquesta.

S'ha decidit disposar del control a la part superior de l'inversor. El control està format per la placa del DSP TMS320LF2403A dissenyada específicament per funcionar amb l'inversor i per la font d'alimentació que subministrerà a partir dels 230V de la tensió de xarxa les tensions necessàries per alimentar el control i l'inversor. Aquest mòdul s'ha dimensionat amb les dimensions del mòdul de les inductàncies, de tal manera que puguin ser intercanviables de posició si fos necessari en alguna aplicació.



Hi ha també dos mòduls més un esta format per una etapa d'inductàncies i una etapa de condensadors. Aquestes etapes es poden treure i muntar depenent del muntatge escollit i també permet la possibilitat de tenir diferents mòduls de cadascuna d'elles amb valors diferents tant de inductàncies com de condensadors.

S'ha tingut en compte també la disposició en l'espai dels diferents elements que integren el prototip per minimitzar tant com sigui possible els efectes del soroll electromagnètic generat per alguns elements sobre els altres. D'aquesta manera s'ha separat físicament la part de control i la part de potència: els elements de la part de potència juntament amb el filtre de sortida s'han situat al nivell inferior de la carcassa, mentre que les plaques de control s'han col·locat al damunt d'una placa metàl·lica a sobre de la potència, aquesta placa metàl·lica està formada per dues làmines, una d'acer i una d'alumini, de manera que aquesta placa apantalli el soroll electromagnètic de potència que genera l'ondulador quan commuta a altes freqüències.

## **C.2. Muntatges de la plataforma modular**

En aquest capítol es fa una lleugera descripció dels diferents muntatges que es poden dur a terme amb la plataforma modular de potència.

### **C.2.1. Rectificador Actiu**

L'esquema d'un rectificador actiu és el següent:



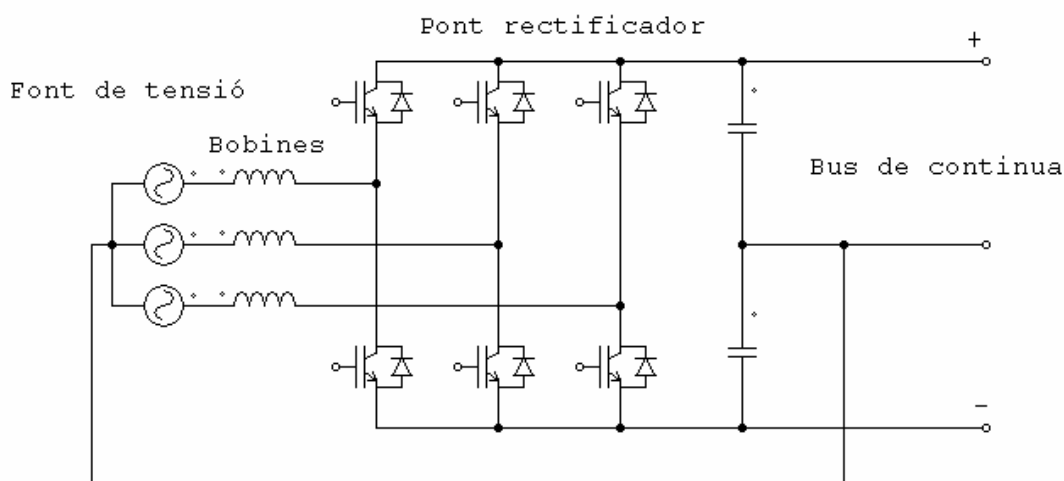


Figura C.1: Esquema d'un rectificador actiu

Per tal de poder fer aquest muntatge a la plataforma modular de potència, caldrà treure el mòdul dels condensadors i alimentar l'ondulador amb tensió trifàsica per les inductàncies. Si fos necessari es podria connectar el punt mig del bus al neutre de l'alimentació trifàsica.

L'inversor de Semikron SKiiP farà la funció de pont rectificador i s'utilitzarà el bus de contínua dels que es disposa per alimentar la càrrega.

L'esquema del muntatge queda tal i com es pot veure a la figura següent:



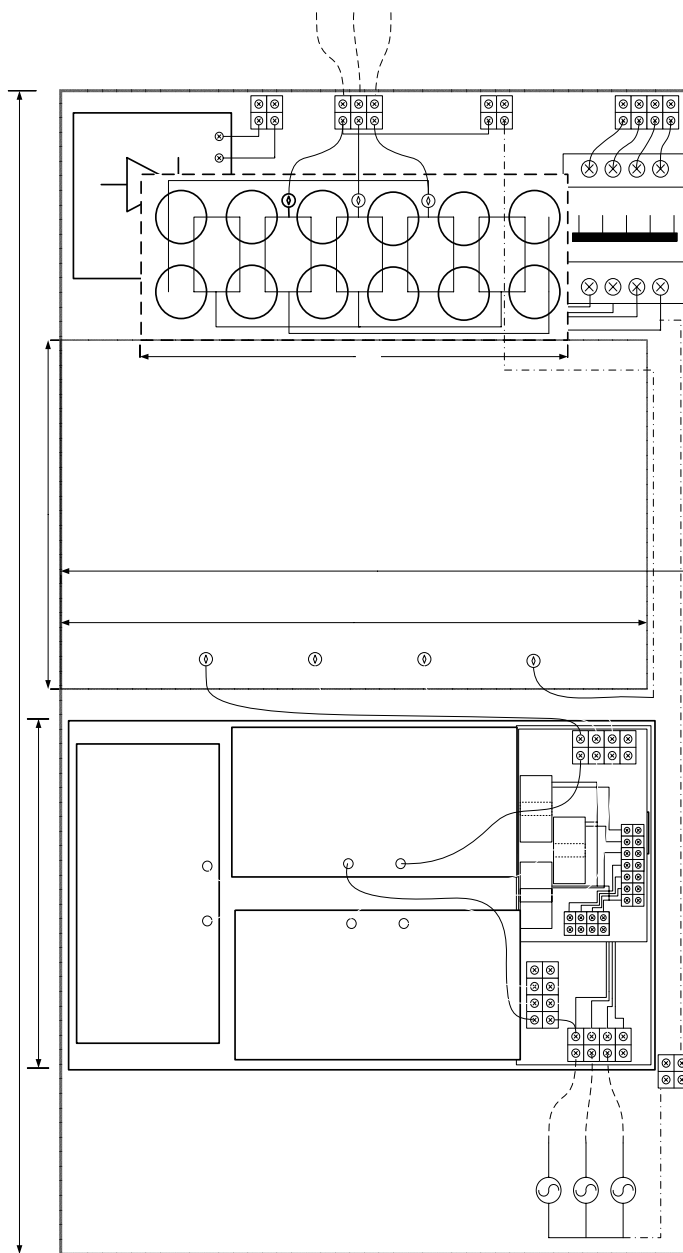


Figura C.2: Plataforma modular, muntatge d'un rectificador actiu





### C.2.2. Filtre actiu

El filtre actiu s'encarrega de consumir o subministrar energia reactiva a la xarxa, es connecta en paral·lel a ella i té l'esquema elèctric següent:

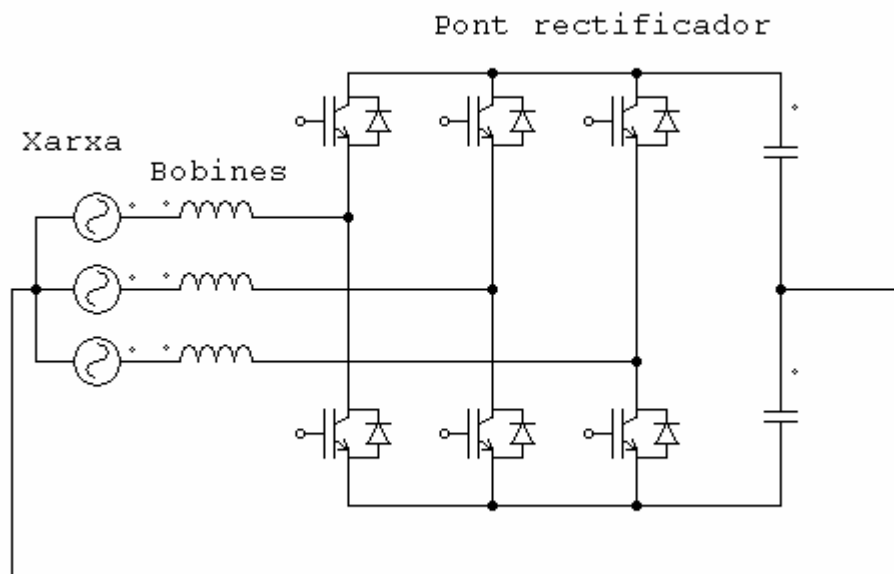


Figura C.3: Filtre actiu

Es fa el mateix muntatge que el cas del rectificador actiu, però ara no es connecta cap càrrega al bus de contínua sinó que queda en buit emmagatzemant energia per si n'ha de subministrar a la xarxa.



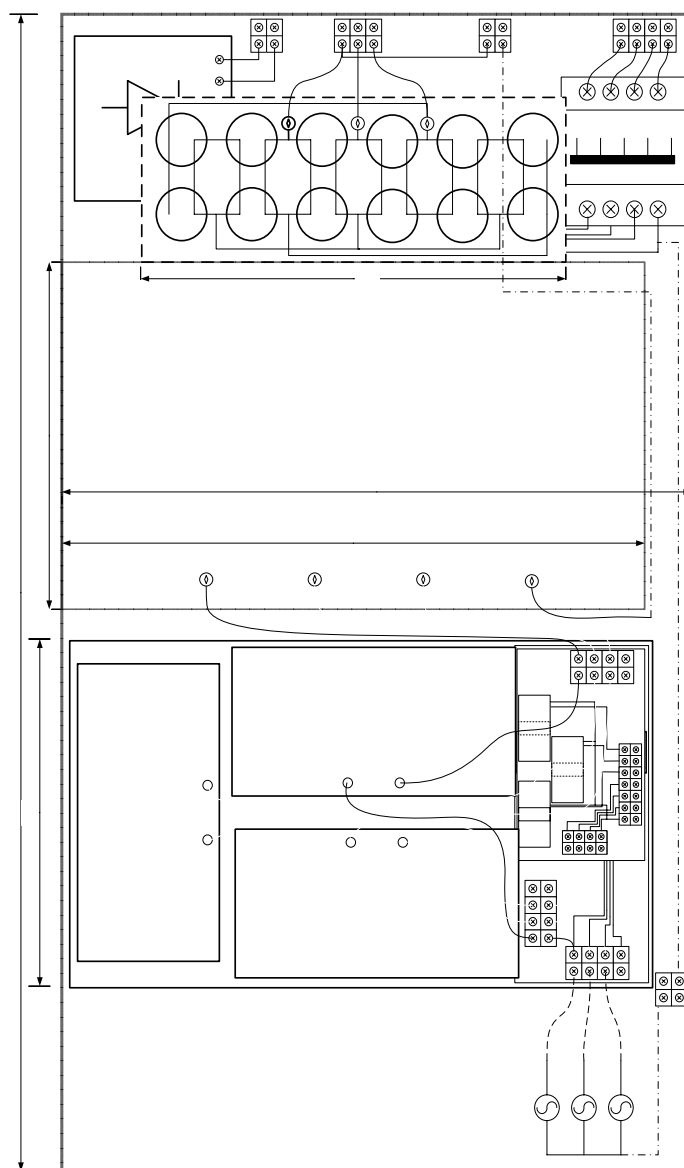


Figura C.4: Plataforma modular muntatge d'un filtre actiu



### C.2.3. Ondulador trifàsic

Un altre possible muntatge és el de un ondulador trifàsic controlable, aquest muntatge és el que s'ha emprat per a la realització d'aquest projecte.

L'ondulador necessita estar alimentat amb corrent contínua. Aquest corrent pot estar subministrat o bé per la xarxa trifàsica a través del rectificador de pont de diodes, o bé pot estar subministrat per una font de corrent contínua, habilitant en cada cas l'entrada necessària.

Aquesta tensió contínua també podria ser subministrada per una altra plataforma modular treballant com a rectificador actiu.

L'esquema elèctric és el que es pot veure a la figura següent:

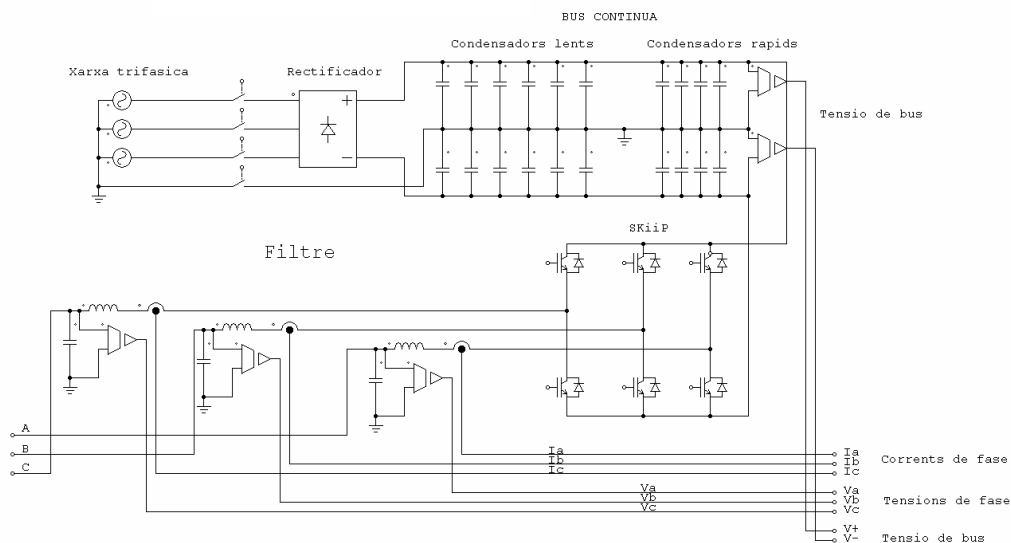


Figura C.5: Esquema de l'ondulador trifàsic

Per fer aquest muntatge cal posar el mòdul de condensadors. L'esquema de muntatge es pot veure en l'esquema següent.



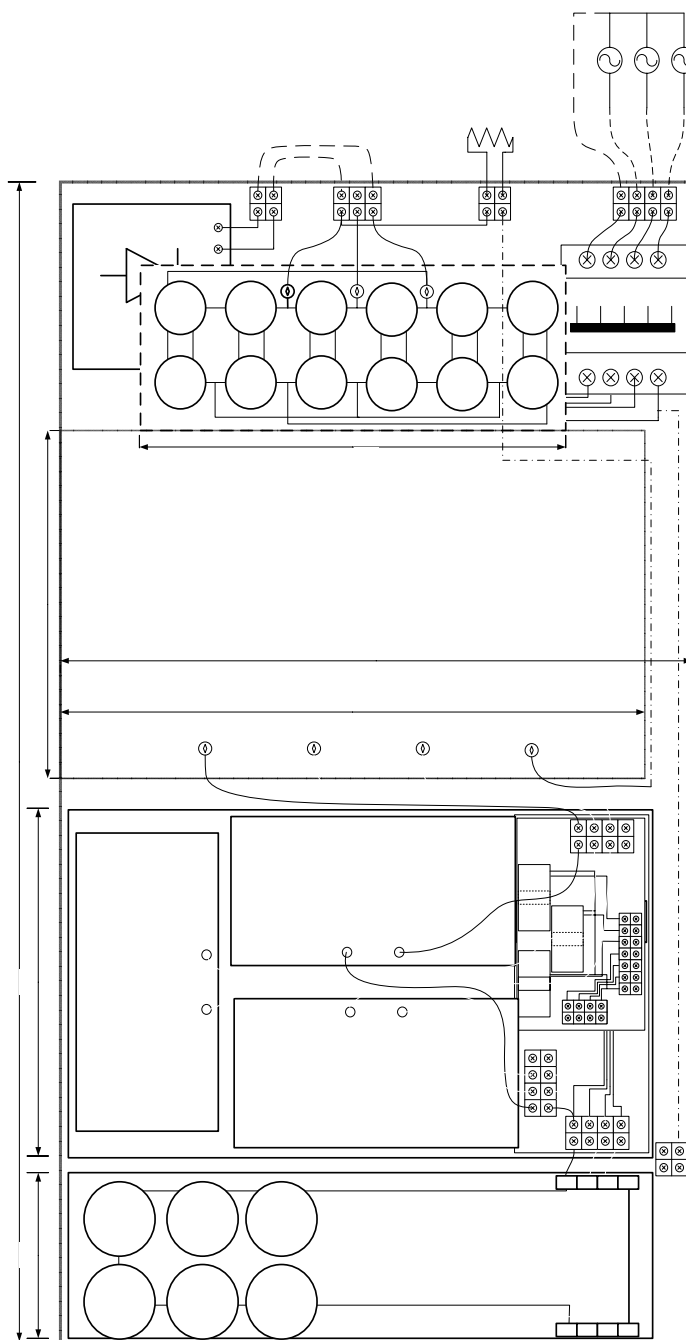


Figura C.6: Plataforma modular muntatge d'ondulador trifàsic



### C.2.4. Convertidor de freqüència

Un dels muntatges que també es pot realitzar amb la plataforma de potencia modular és un convertidor de freqüència, per tal de controlar la velocitat de un motor d'inducció, l'esquema del muntatge el podem veure a continuació.

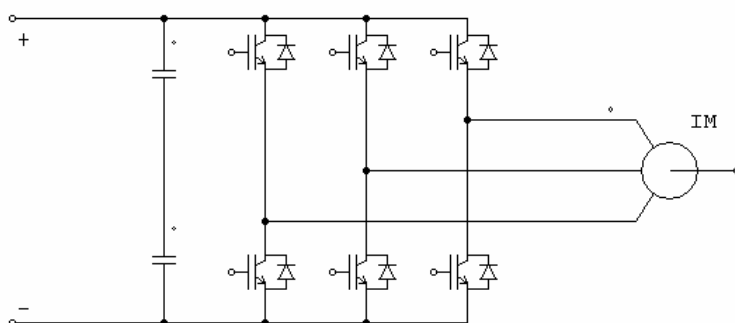


Figura C.7: Esquema d'un convertidor de freqüència

Per tal de realitzar aquest muntatge cal desmuntar els moduls de les inductancies i els dels condensadors. És un dels muntatges més senzills que es pot fer amb la plataforma, l'esquema del muntatge és el següent:



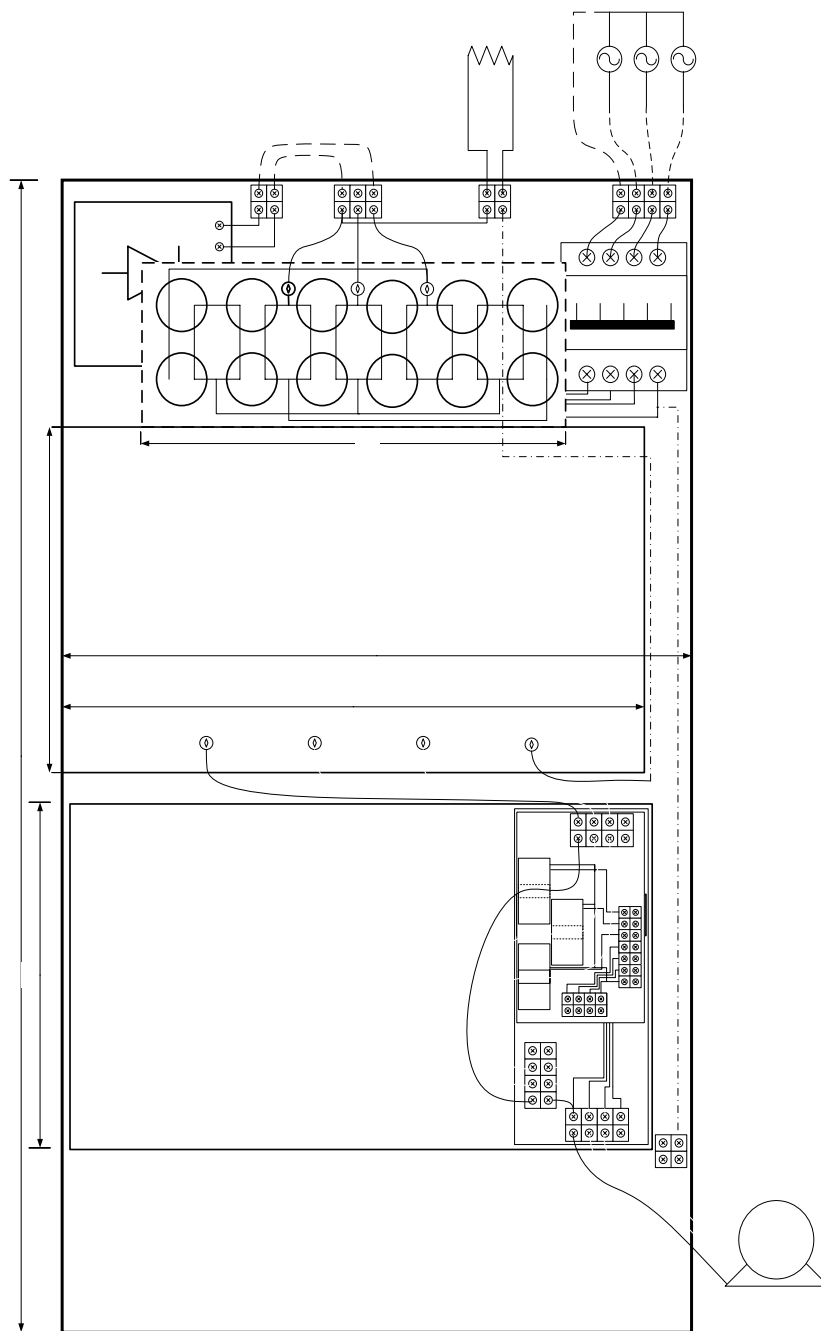


Figura C.8 Plataforma modular muntatge convertidor de freqüència



### C.2.5. Muntatges de dos plataformes

Una altra possibilitat d'aquesta plataforma és el fet de poder treballar una enfront de l'altre, tal i com es pot veure en alguns del següents exemples.

*Recuperació d'energia de frenat*, ens cal una plataforma treballant com a convertidor de freqüència i una altra treballant com a rectificador actiu

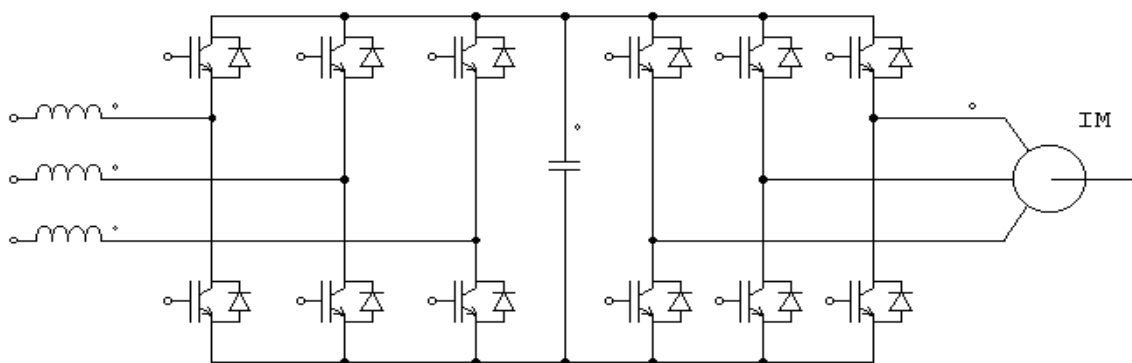


Figura C.9: Recuperació d'energia de frenat

*SAI Trifàsic*, en el que ens cal una plataforma q treballi coma rectificador actiu i una que treballi com a ondulator trifàsic

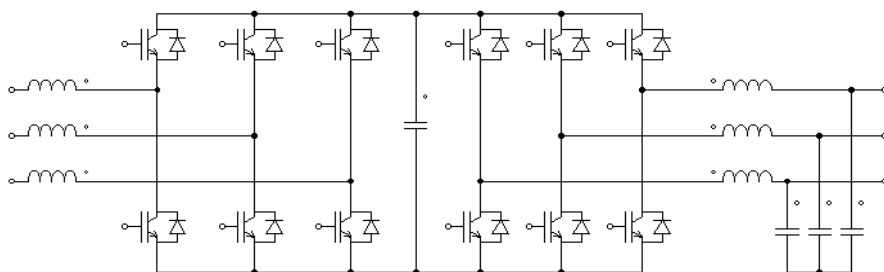


Figura C.10: SAI trifàsic







## D. Valoració econòmica

La valoració econòmica s'ha dividit en dos apartats principals, el cost del prototipus i el cost d'investigació i desenvolupament.

### D.1. Cost del prototip

En aquest apartat es considerarà el cost total de la construcció del prototip, incloent-hi també el cost de mà d'obra.

#### D.1.1. Etapa de rectificat i bus de contínua

DESCRIPCIÓ	QUANTITAT	COST UNI.	COST TOT.
Components electrònics i plaques			125€
Rectificador trifàsic	1	30€	30€
Proteccions	2	5€	10€
Mà d'obra de muntatge	12 h	24€	288€
<b>Total</b>			<b>453€</b>

#### D.1.2. Etapa de potència

DESCRIPCIÓ	QUANTITAT	COST UNI.	COST TOT.
Ondulador Semikron SKIIPACK342	1	900€	900€
Condensador Filtre	3	60€	180€
Inductancia Filtre	3	45€	135€
Mà d'obra de muntatge	10h	24€	240€
<b>Total</b>			<b>1455€</b>



### D.1.3. Sondes de mesura

DESCRIPCIÓ	QUANTITAT	COST UNI.	COST TOT.
Sondes Hall Tensió LV-25P	2	53€	106€
Sondes Hall Corrent LA-55/SP1	2	25€	50€
Resistències per sondes			5€
Placa fibra per sondes			10€
Mà d'obra de muntatge	10h	24€	240€
<b>Total</b>			<b>411€</b>

### D.1.4. Placa de control

En aquest capítol del pressupost es té en compte només el cost de material, fabricació i muntatge de la placa de control. Deixant de banda el cost de disseny que es tindrà en compte en l'apartat de costos de disseny i desenvolupament.

S'ha dividit el cost en diferents tipus de components.

#### RESISTÈNCIES

DESCRIPCIÓ	QUANTITAT	COST UNI.	COST TOT.
120	1	0,05€	0,05€
270	1	0,05€	0,05€
330	1	0,05€	0,05€
470	5	0,05€	0,25€
1,2K	1	0,05€	0,05€
1,5K	10	0,04€	0,4€
1,8K	16	0,04€	0,64€
2,2K	3	0,05€	0,15€
2,7K	16	0,04€	0,64€
8K2	1	0,05€	0,05€
10K	16	0,04€	0,64€
15K	16	0,04€	0,64€
27K	35	0,04€	1,4€
1M	16	0,04€	0,64€
120	1	0,05€	0,05€
270	1	0,05€	0,05€
<b>Total</b>			<b>5,65€</b>



## CONDENSADORS

DESCRIPCIÓ	QUANTITAT	COST UNI.	COST TOT.
2,2uF	2	0,31€	0,62€
100nF	27	0,05€	1,35€
1nF	8	0,04€	0,32€
33nF	1	0,06€	0,06€
22pF	2	0,05€	0,10€
100uF	4	0,75€	3,00€
1,5uF	1	0,04€	0,04€
<b>Total</b>			<b>5,49€</b>

## INTEGRATS

DESCRIPCIÓ	QUANTITAT	COST UNI.	COST TOT.
TL074ID	8	0,92€	7,36€
TL072ID	1	1,05€	1,05€
MC14504BD	1	1,13€	1,13€
QS3245	1	0,8€	0,8€
MAX6315US31D3-T	1	2,57€	2,57€
PCA82C250	1	3,36€	3,36€
TMS320LF2403A	1	25€	25€
TLV5637CD	1	3,5€	3,5€
<b>Total</b>			<b>44,77€</b>

## ALTRES

DESCRIPCIÓ	QUANTITAT	COST UNI.	COST TOT.
LF33CV			1,51€
BAT54SW	8	0,25€	2€
BAS32L	1	0,05€	0,05€
LED VERMELL	4	0,19€	0,76€
LED VERD	5	0,19€	0,96€
CRISTALL	1	0,89€	0,89€
L 1uH	4	0,43€	1,72€
Pulsador	1	0,55€	0,55€
Connectors			10€
BC849	2	0,07€	0,14€
<b>Total</b>			<b>24,1€</b>



***COST TOTAL PLACA CONTROL***

<b>DESCRIPCIÓ</b>	<b>QUANTITAT</b>	<b>COST UNI.</b>	<b>COST TOT.</b>
Resistències			5,65€
Condensadors			5,49€
Íntegrats			44,77€
Altres			24,1€
Cost de fabricació			35€
Cost de muntatge	10h	24€	240€
<b>Total</b>			<b>354€</b>

**D.1.5. Cost total del prototip**

<b>DESCRIPCIÓ</b>	<b>COST TOT.</b>
Rectificat i bus de contínua	453€
Etapa de potència	1455€
Sondes de mesura	411€
Placa de control	354€
<b>Total</b>	<b>2673€</b>

**D.2. Cost d'investigació i desenvolupament**

Als costos de construcció del prototip s'han d'afegir els els costos del temps dedicat a la investigació, al disseny i a la programació del control. També s'han de tenir en compte els costos associats a les eines necessàries per portar a terme aquestes tasques, com seria l'ordinador o el software de programació. Als costos d'aquestes eines es contempla una amortització contant una vida útil de 3 anys i una durada del projecte de 9 mesos.

Costos de suport informàtic

<b>DESCRIPCIÓ</b>	<b>PREU UNIT.</b>	<b>Preu amortitzat</b>
Ordinador	1200€	300€
Matlab	1800€	450€
<b>Total</b>		<b>750€</b>



A aquests subtotals se'ls ha d'afegir el cost d'investigació i desenvolupament que ha representat el projecte, tot i que és molt difícil fer una estimació de les hores dedicades a la realització del projecte, així com a la divisió entre ells.

#### Costos de personal

Hores	DESCRIPCIÓ	Preu hora	Total
200	Disseny	48€	9600€
200	Investigació	48€	9600€
150	Programació	30€	4500€
100	Redacció	20€	2000€
	<b>Total</b>		<b>30500€</b>

#### Costos totals de desenvolupament i disseny

DESCRIPCIÓ	Total
Costos suport informàtic	750€
Cost investigació i desenvolupament	31250€
<b>Total</b>	<b>31250€</b>



### D.3. Cost total del projecte

Aquest és el pressupost total del projecte realitzat, sumant les diferents partides conretades en els punts anteriors:

<b>DESCRIPCIÓ</b>	<b>Total</b>
Cost prototip	2673€
Costos investigació i desenvolupament	31250€
<b>Subtotal</b>	<b>33923€</b>

Imprevistos (3%)	1018€
<b>Total</b>	<b>34940€</b>

IVA (16%)	5590€
<b>Total (IVA inclòs)</b>	<b>40531€</b>

El cost total de la realització del projecte del generador de sots trifàsics és de 40.531€, del qual la major part del cost és degut als costos d'investigació i desenvolupament.

L'amortització de l'investigació i el desenvolupament d'aquest projecte s'amortitza al 100% en aquest prototipus, ja que només s'en fabricarà un. Si es fabriquessin més unitats del generador de sots aquests costos s'haurien de repartir entre totes les unitats fabricades.





## **E. Assaig de sots**

### **E.1. Corbes de susceptibilitat**

Les corbes de susceptibilitat o corbes de tolerància de tensió divideixen, en el pla magnitud de sot-temps de sot, la zona a on l'equip supera el sot i la zona a on el convertidor no supera el sot. Aquesta forma de representar és molt similar a altres corbes estandaritzades, com ara la CBEMA o la ITIC, i és utilitzada en algunes propostes d'assaig de sots publicades [3] [4] [5] [6] [7]. El mètode d'assaig proposat i les corbes que s'obtenen son compatibles amb els estàndars IEC-61000-4-11 [1] i IEC 61800-3 [2].

Amb l'objectiu d'adequar aquestes corbes als diferents processos industrials en els que es poden trobar instalats els convertidors de freqüència es proposa la construcció de dos corbes de susceptibilitat que es relacionen amb dos grans categories de processos industrials. Aquestes corbes es diferencien en el criteri utilitzat per decidir quan el convertidor supera (ride-through) o no supera (trip) el sot, i és un criteri en funció de les necessitats de cada tipus de proces. D'aquesta manera les corbes permeten valorar la idoneïtat de cada convertidor en funció del proces en el qual s'ha d'integrar

#### **E.1.1. Corba de susceptibilitat energètica**

El criteri emprat per decidir si el convertidor supera un sot de tensió és si l'equip deixa d'alimentar el motor com a conseqüència de la pertorbació. Per tal de poder construir aquesta corba les funcions de ride-through disponibles en el software del convertidor han d'estar deshabilitades.

Aquesta corba indica la tolerancia a sots de tensió que presenta un convertidor tenint en compte únicament aspectos energètics. Es relaciona amb aquells processos que no admeten ni la més mínima variació de parell o de velocitat del motor alimentat pel convertidor i per tan la inhibició d'aquest és inacceptable. Com a exemple hi ha aquells processos continus en els que una perdua de les carecterístiques dinàmiques del motor porta a reiniciar tot el proces amb els costos que implica tan de materials com de temps.





### **E.1.2. Corba de susceptibilitat del control**

El criteri emprat per decidir si el convertidor no supera un sot és si l'equip no es capaç de mantenir les variables dinàmiques del motor controlades dintra d'uns marges preestablerts durant el sot, i rearrancar-lo de manera automàtica i controlada quan la pertorbació ha finalitzat. Són acceptables variacions elevades de la velocitat, fins i tot arribar a velocitat zero, sempre i quan el convertidor pugui portar el motor a la situació anterior al sot de manera controlada quan haches desapareixi.

Per mantenir el control del motor mentres dura el sot el control del convertidor ha de seguir calculant els algorismes de control de velocitat i parell, realitzant les adquisicions de corrent i tensions necessàries, mantenint les comunicacions amb els elements de comanament i diagnòstic, disparant els interruptors de potència, etc. La capacitat de superar el sot dependrà doncs de què el control del convertidor es mantingui en funcionament, de les característiques del software implementat i de la programació realitzada per l'usuari. La corba de susceptibilitat del control és indicativa doncs d'aquesta capacitat.

Aquesta corba està relacionada amb aquells processos en els que es permet una alteració temporal de les característiques dinàmiques o fins i tot la aturada controlada del motor alimentat pel convertidor. Esta format per la majoria dels processos industrials, com ara els controls de temperatura amb inèrcies tèrmiques molt grans, estacions remotes de bombeig, escales automàtiques, etc. Pero també hi ha alguns processos contínuos com ara en indústries tèxtils i papereses a on una aturada breu es acceptable sempre que es controlin bé els motors perquè no es produeixin trencaments en el material en proces.

## **E.2. Variables d'assaig**

A continuació es llisten els principals paràmetres que afecten a la resposta d'un convertidor de freqüència quan apareix un sot de tensió. Aquests paràmetres es variaran durant l'assaig per contruir les corbes de susceptibilitat de l'equip.

### **E.2.1. Tipus de sot**

Per a la realització dels assaigs es consideraran les següents característiques del sot:



- Duració
- Profunditat de cada una de les fases
- Desfasament entre fases (phase angle jump)
- Punt d'inici del sot

Es farà servir la classificació ja comentada en el capítol... proposada per Math H.J. Bollen [refer], que s'obté tenint en compte els diferents tipus de fallada que es poden produir en els transformadors aigües avall. D'aquesta manera apareixen set tipus de sot, tot i que els més comuns són del tipus A, sot equilibrat i dels tipus C i D, sots desequilibrats i amb salt de fase.

### **E.2.2. Càrrega**

En els assaigs s'especificarà la càrrega del motor, aquest pot estar en buit, amb càrrega nominal o càrregat amb valors intermitjos (50%, 25%, ..)

Per altra banda és important el tipus de càrrega arrossegada pel motor, caracteritzada per la relació parell resistent-velocitat. Generalment es pot classificar en tres grans grups:

- Parell constant
- Parell variable
- Potència constant

### **E.2.3. Velocitat en l'instant del sot**

Conjuntament amb el parell defineix la potència necessària per el motor en l'instant del sot. La variació doncs d'aquest valor influirà en el comportament del convertidor, encara que generalment es programarà la velocitat nominal del motor.

### **E.2.4. Inèrcia de la càrrega**

Algunes tècniques de ride-through implementades en els convertidors fan servir la energia emmagatzemada en el procés per alimentar el bus de contínua quan apareix un sot. Així doncs s'assajaràn amb diferents inèrcies per comprovar el comportament d'aquesta prestació.



Per altra banda l'inèrcia té efecte sobre les variacions de velocitat del motor i es per tant d'interès si es vol saber la perdua de les característiques dinàmiques del motor associades a un sot.

### **E.2.5. Programació de les funcions ride-through del convertidor**

La programació d'aquestes funcions és vital per construir la corba de susceptibilitat del control. La majoria de convertidors disposen en l'actualitat de funcions com ara el rearranc automàtic, rearranc en vol, recuperació d'energia procedent del procés, tensió límit d'alarma de subtensió, etc...

Abans de la realització dels assaigs s'haurà d'estudiar les funcions disponibles en cada convertidor i programar-les adequadament.

## **E.3. Variables de mesura**

Sempre que sigui possible es proposa registrar els valors de les següents variables:

- Intensitats de fase de l'equip:  $I_a$ ,  $I_b$ ,  $I_c$ .
- Tensions de fase de l'equip:  $V_{ab}$ ,  $V_{bc}$ ,  $V_{ca}$ .
- Intensitats de sortida de l'equip (alimentació del motor):  $I_u$ ,  $I_v$ ,  $I_w$
- Velocitat de gir del motor:  $\omega_{mec}$
- Parell en l'eix del motor:  $T_{mec}$
- Tensió de bus de contínua del convertidor:  $V_{bus}$
- Estat del relé d'alarma de subtensió del convertidor
- Tensió d'alimentació del control del convertidor

En l'anterior llistat de paràmetres hi ha els més importants de cara a l'anàlisi del comportament del convertidor durant els assaigs. No obstant és possible que existeixin altres



paràmetres d'interés com per exemple quan s'alimenti el motor a través d'un contactor, pel que es recomana tenir disponibles entrades lliures en l'equip d'adquisició de dades.

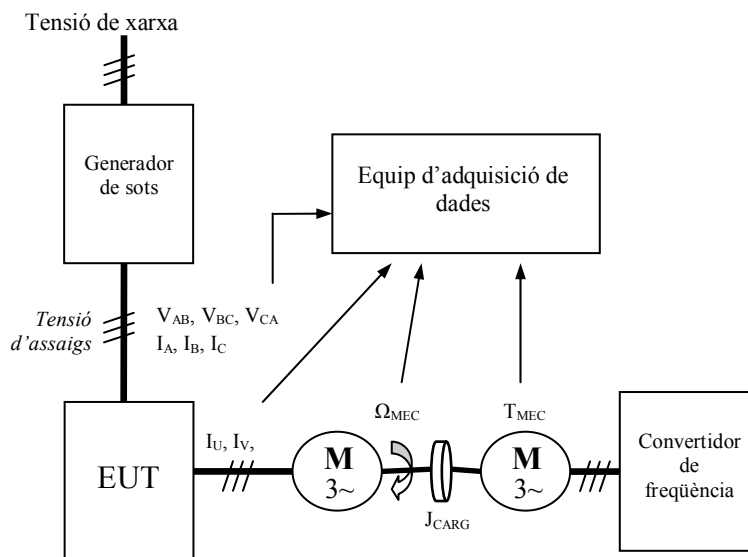
### E.4. Equip generador de sots de tensió

El generador de sots de tensió és l'equip utilitzar per crear les pertorbacions durant els assaigs. Ha de ser capaç de generar sots de tensió amb una magnitud i una duració controlades. El rang de tensions de sortida ha de ser programable de 0 a 110 % per a cada una de les fases així com la possibilitat de crear un desfassament entre elles. Ha de ser compatible amb la norma IEC 61000-4-11.

Com a característiques més importants d'aquesta normativa diu que el sobrepic màxim de la tensió de sortida amb una càrrega resistiva de  $100\Omega$  ha de ser del 5%, mentre que el temps de creixement de la tensió de sortida durant un canvi abrupte de tensió en la càrrega esmentada anteriorment ha de ser de entre 1 i 5  $\mu$ s. També comenta que no s'ha de limitar el corrent del generador de sots.

### E.5. Banc d'assaigs

A més del generador de sots, per a la realització de l'assaig és necessari modificar les variables d'assaig abans esmentades i poder registrar les variables de mesura. Es proposa un banc d'assaigs com el de la figura:



El banc està compost pels següents equips principals:

- **Generador de sots:** Aquest equip amb les especificacions abans anomenades és l'encarregat de generar sots del tipus, magnitud i duració desitjats.
- **Equip d'adquisició de dades:** És l'equip a on es registraran les variables d'interés llistades en l'apartat de variables de mesura.
- **Convertidor sota assaig (EUT):** L'equip a assajar.
- **Controlador de càrrega:** El comportament de la càrrega ha de ser programable, bàsicament com a càrrega de parell constant, parell variable o potència constant, encara que es poden assajar altres tipus de càrrega programant un perfil parell velocitat. Es recomana usar un convertidor de freqüència amb control vectorial per la seva elevada precisió i règim dinàmic. Per modificar l'inèrcia del motor es recomana acoplar diferents volants d'inèrcia en l'eix del motor, variant d'aquesta manera l'inèrcia del motor quan és accionat pel convertidor.

## E.6. Procediment d'assaig

L'assaig de cada convertidor consta de les següents fases.

### E.6.1. Estudi previ del convertidor

És necessari estudiar en profunditat el convertidor abans d'iniciar els assajos per a poder obtenir resultats comparables, per qüestions de seguretat i finalment per a detectar la necessitat de realitzar assajos addicionals als proposats amb la finalitat de determinar amb la major exactitud possible les corbes de tolerància de tensió. L'estudi previ deu concentrar-se en les següents parts:



- Estudi del maquinari: l'enginyer d'assaig analitzarà els elements que conformen al convertidor per a detectar, d'aquesta manera, aquells més susceptibles a un sot i decidir si és necessari realitzar algun assaig addicional.
- Estudi de les proteccions del convertidor: aquest estudi és necessari per a operar amb seguretat el convertidor de freqüència. Deuen complir-se les indicacions de seguretat establertes pel fabricant. Per altre costat les proteccions del convertidor defineixen en gran manera el comportament del convertidor quan apareix un sot en l'alimentació. L'enginyer d'assaig pot definir doncs assaigs addicionals segons les proteccions incorporades en el convertidor.
- Estudi del muntatge i cablejat del convertidor: es deuen estudiar i complir-se els consells de muntatge i cablejat especificats pel fabricant del convertidor. Si es requereix, s'instal·laran elements externs com contactors, interruptors diferencials, filtres, cables apantallats, etc.
- Estudi de les funcions del convertidor: l'enginyer d'assaig ha de programar el convertidor perquè funcioni correctament utilitzant el software proporcionat pel fabricant o directament a través de paràmetres. S'han d'estudiar amb especial atenció les funcions de ride-through software integrades en el convertidor per a poder determinar la corba de susceptibilitat del control.

### **E.6.2. Connexió del convertidor a la bancada d'assaigs**

Abans de realitzar qualsevol connexió l'enginyer d'assaig ha de verificar que la tensió de xarxa que alimenta al generador de tensions, segons l'esquema descrit, està desconnectada, amb l'interruptor de tall en la posició corresponent. Verificar també que el generador de sots està apagat, que el convertidor que acciona el motor de càrrega està també apagat, i que els motors estan en repòs. Una vegada realitzades aquestes verificacions, es procedirà al conexió del convertidor d'assaig (EUT) tenint en compte les indicacions de cablejat proporcionades pel fabricant: tipus de cable (longitud, secció, pantalla), connexió del cable de terra, traçat del cable de potència i del de senyal, tipus de connectors, etc



### E.6.3. Programació del convertidor

Una vegada connectat el convertidor al generador de sots i el motor de càrrega s'han de programar aquells paràmetres necessaris del mateix. Per a la realització dels assajos s'ha de tenir en compte:

- Freqüència màxima de sortida: establir aquest paràmetre com a mínim un 10% superior a la freqüència nominal per si el convertidor és capaç de controlar la velocitat o compensar el lliscament.
- Màxima tensió de sortida: la tensió nominal del motor
- Temps d'acceleració/desacceleració: són importants només quan s'assagen algunes funcions ride-through. En els altres casos es pot posar el temps que es desitgi.
- “Boost” de parell: s'ajustarà segons el tipus de càrrega a assajar.
- Parell de sobrecàrrega: es programarà aquest paràmetre al màxim permès pel convertidor, sempre que sigui acceptable pel motor. Es deuen introduir també les dades de placa del motor i, en els convertidors que tinguin aquesta funció, s'activarà l'auto-tuning del convertidor que obtindrà les característiques del motor. Una vegada introduïts aquests paràmetres es programarà al convertidor per a dur al motor a les condicions nominals de velocitat quan rebí una comanda, ja sigui digital, analògica o través del port de comunicacions.

### E.6.4. Verificar el banc d'assajos

Una vegada finalitzats els passos previs s'està en condicions d'iniciar els assajos al convertidor (EU/). Verificar abans de continuar el correcte funcionament del generador de sots, del convertidor de control del parell de càrrega, l'acoblament correcte dels elements mecànics i el sistema d'adquisició de dades.

### E.6.5. Determinació de la corba de susceptibilitat energètica

Propòsit: definir l'àrea del pla magnitud-tensió de buit en la qual el convertidor inhibeix el seu funcionament a causa de un sot de tensió. Es considerarà que el convertidor no supera el sot



aplicat quan deixi d'alimentar al motor. Per a decidir quan això succeeix es poden visualitzar els corrents de sortida del convertidor o els senyals d'error del propi convertidor. Es seguirà el següent procés:

1. Verificar en primer lloc que totes les funcions de ride-through estan desactivades i que el llindar de la protecció de subtensió del bus de contínua està en el valor per defecte.
2. Apagar el convertidor que controla el parell de càrrega per a realitzar un assaig en buit i donar la ordre al EUT de dur al motor fins la velocitat la nominal.
3. Quan el motor arribi a la velocitat nominal aplicar un sot tipus A amb tensió residual 0% fins que el convertidor s'inhibeixi o desconnecti. Anotar el temps des de l'inici del sot fins que els corrents de sortida del convertidor s'anul·lin o el convertidor activi la sortida d'error ( $t_1$ -punt 1).
4. Connectar el convertidor que controla el parell de càrrega perquè realitzi el parell nominal del motor i donar l'ordre al EUT de dur al motor fins a la velocitat nominal.
5. Quan el motor arribi a la velocitat nominal aplicar un sot tipus A amb tensió residual 0% fins que el convertidor s'inhibeixi o desconnecti. Anotar el temps des de l'inici del buit fins que els corrents de sortida del convertidor s'anul·lin o el convertidor activi la sortida d'error ( $t_2$ -punt 2).
6. Amb l'objectiu de determinar la càrrega més desfavorable es poden repetir els passos 4 i 5 variant el tipus de càrrega (càrrega de parell constant, parell variable o potència constant). El temps  $t_2$  final serà el més petit dels obtinguts.
7. Connectar el convertidor que controla el parell de càrrega perquè realitzi el parell nominal del motor i donar l'ordre al EUT de dur al motor fins a la velocitat nominal.
8. Per a determinar la sensibilitat a l'arissat del convertidor se l'hi aplicarà un sot de tipus D, que produeix un arissat major que els sots de tipus A. Així doncs, quan el motor arribi a la velocitat nominal aplicar un sot tipus D amb tensions fase-neutre 0, 0.86, 0.86 (p.u.)<sup>(1)</sup> i un salt de fase igual a zero durant un temps de 1 minut.
  - 8.1. Si el convertidor es desconnecta, augmentar la tensió residual de les dues fases, fins trobar la tensió més elevada a partir de la qual el convertidor es desconnecta. Anotar la tensió residual ( $V_3$ ) i el temps des de l'inici del sot fins que els corrents de sortida del convertidor s'anul·lin o el convertidor activi la sortida d'error ( $t_3$ -punt 3).





8.2. Si el convertidor no es desconnecta, aplicar sots de tipus A i disminuir la tensió residual per sota del 0.86 fins trobar la tensió a partir de la qual el convertidor es desconnecta. Això es fa perquè les tensions més petites en buits de tipus D són les anomenades anteriorment<sup>(1)</sup>. Anotar la tensió residual ( $V_3$ ) i el temps des de l'inici del sot fins que els corrents de sortida del convertidor s'anul·lin o el convertidor activi la sortida d'error ( $t_3$ ).

A partir d'aquestes dades és possible la construcció de la corba de susceptibilitat energètica del convertidor sota assaig (EUT).

<sup>(1)</sup> Aquest valor s'escull com el buit tipus D més desfavorable que es pot trobar en la xarxa segons es determina en [4] i [6].

#### **E.6.6. Determinació de la corba de susceptibilitat del control**

Propòsit: definir l'àrea del pla magnitud-durada del sot la qual el convertidor no és capaç de rearrancar automàticament, controlant les variables dinàmiques, quan desapareix el sot de tensió que ha causat la inhibició de l'equip. Es considerarà que el convertidor no supera el buit aplicat quan la tensió d'alimentació dels circuits de control baixi de la tensió nominal de funcionament. Per a decidir quan això succeeix es pot visualitzar la tensió d'alimentació dels circuits de control o algun senyal de sortida del mateix que indiqui el seu estat.

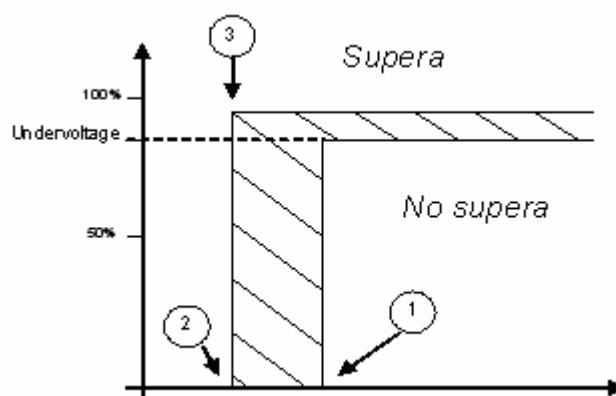
Es seguiran els següents passos:

1. Activar, mitjançant el paràmetre corresponent, la funció ride-through que es desitja assajar.
2. Connectar el convertidor que controla el parell de càrrega perquè realitzi el parell nominal del motor i donar l'ordre al EUT de dur al motor fins a la velocitat nominal.
3. Quan el motor arribi a la velocitat nominal aplicar un sot tipus A amb tensió residual 0% fins que la tensió d'alimentació dels circuits de control caigui per sota del seu valor nominal. Anotar el temps des de l'inici del buit fins el control queda sense alimentació ( $t_1$ ).
4. Repetir els passos 2 i 3 augmentant esglaonadament el valor de tensió residual, amb increments no superiors al 5%, fins trobar la tensió residual mínima a partir de la qual l'alimentació del control no descendeix per sota del seu valor nominal.
5. Repetir els passos 1 a 4 fins finalitzar els assaigs de les funcions ride-through.



## E.7. Informe de l'assaig

Els resultats obtinguts en els assajos es representaran en el pla tensió residual-durada de sot mitjançant dues corbes de tolerància de tensió, una representant la susceptibilitat energètica i altra la susceptibilitat del control. Els punts d'aquestes corbes separen les zones del pla en les quals el convertidor supera o no supera el sot, seguint els criteris definits per a cadascuna de les corbes. La corba de susceptibilitat energètica estarà formada en realitat per dues corbes que separen una zona on el convertidor supera sempre el sot, una altra on el convertidor no supera mai el sot, i una zona intermèdia on, d'acord amb estat del convertidor abans del sot, superarà en alguns casos el sot. Aquesta corba es pot construir a partir dels tres punts trobats en l'assaig tal com es mostra en la figura següent, a on es representa a l'eix horitzontal el temps i en el vertical la magnitud del sot.



La corba de susceptibilitat del control es formarà a partir dels punts obtinguts segons el procediment d'assaig. Addicionalment en l'informe del convertidor sota assaig es pot afegir el qüestionari sobre la\$ la maquinari de l'equip, així com els resultats dels assaig en forma tabular, a on s'indiqui el tipus de sot realitzat, les tensions de fase aplicades durant el sot, la durada i el resultat, indicant si el convertidor supera el sot o no. En l'últim cas s'anotarà el temps transcorregut des de l'inici del sot fins la fallada del convertidor i s'indicarà quina ha estat aquesta fallada (subtensió, sobrecorrent, pèrdua de tensió en el control, etc.). S'anotaran també les condicions de l'assaig: tipus de càrrega, parell i velocitat en l'instant del sot, inèrcia de la càrrega i funció ride-through activada.

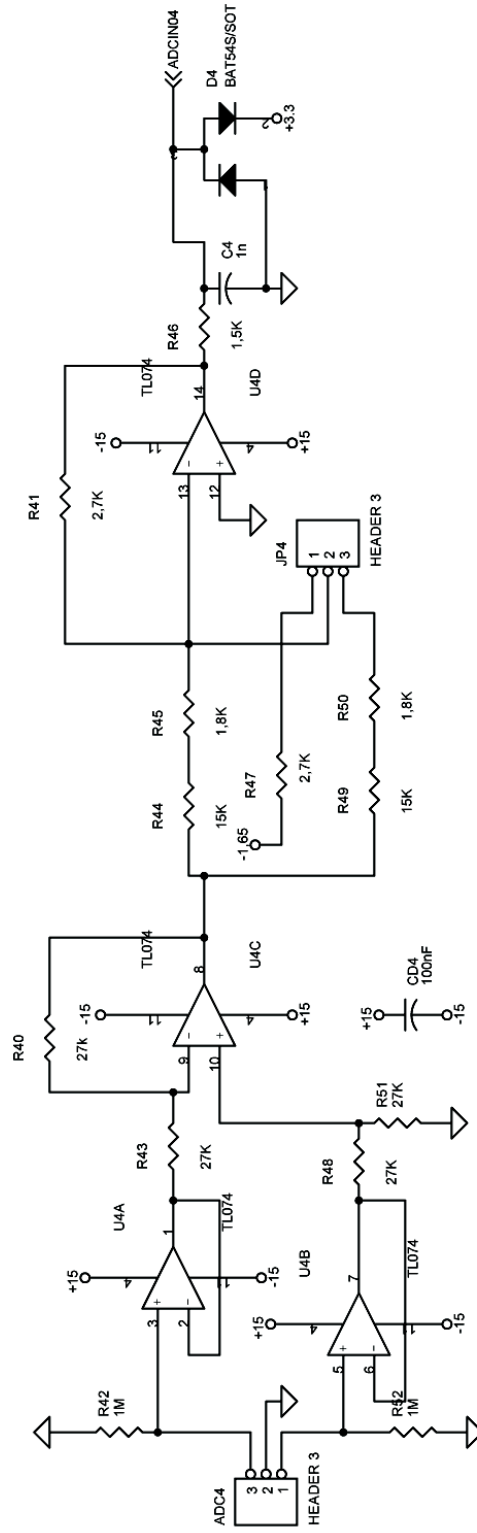
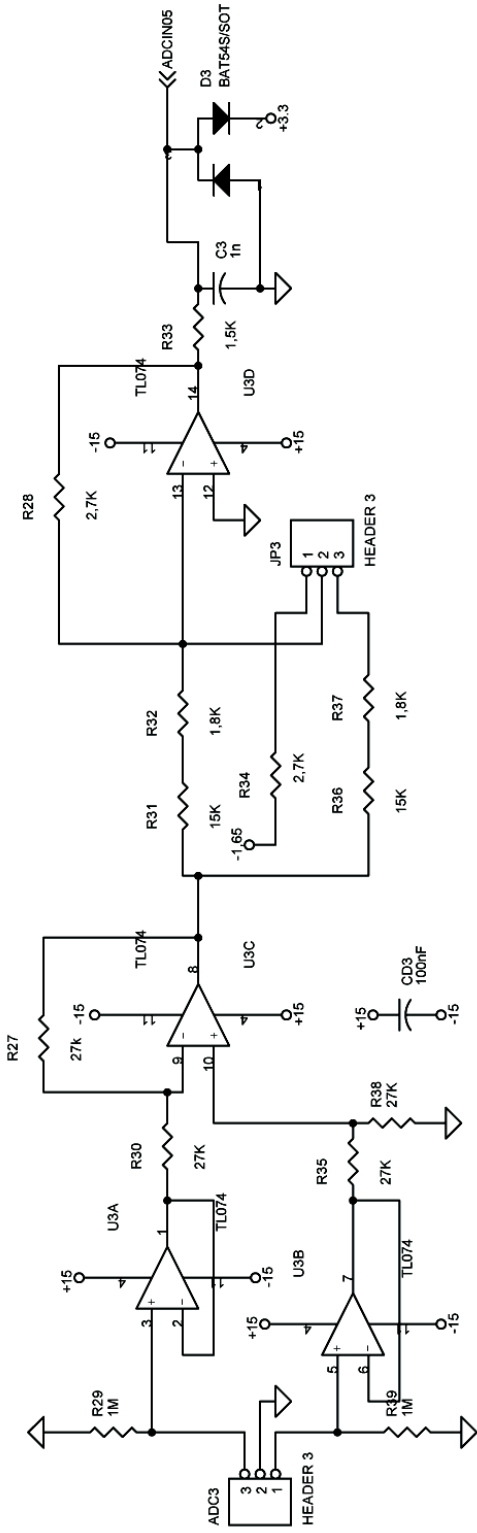


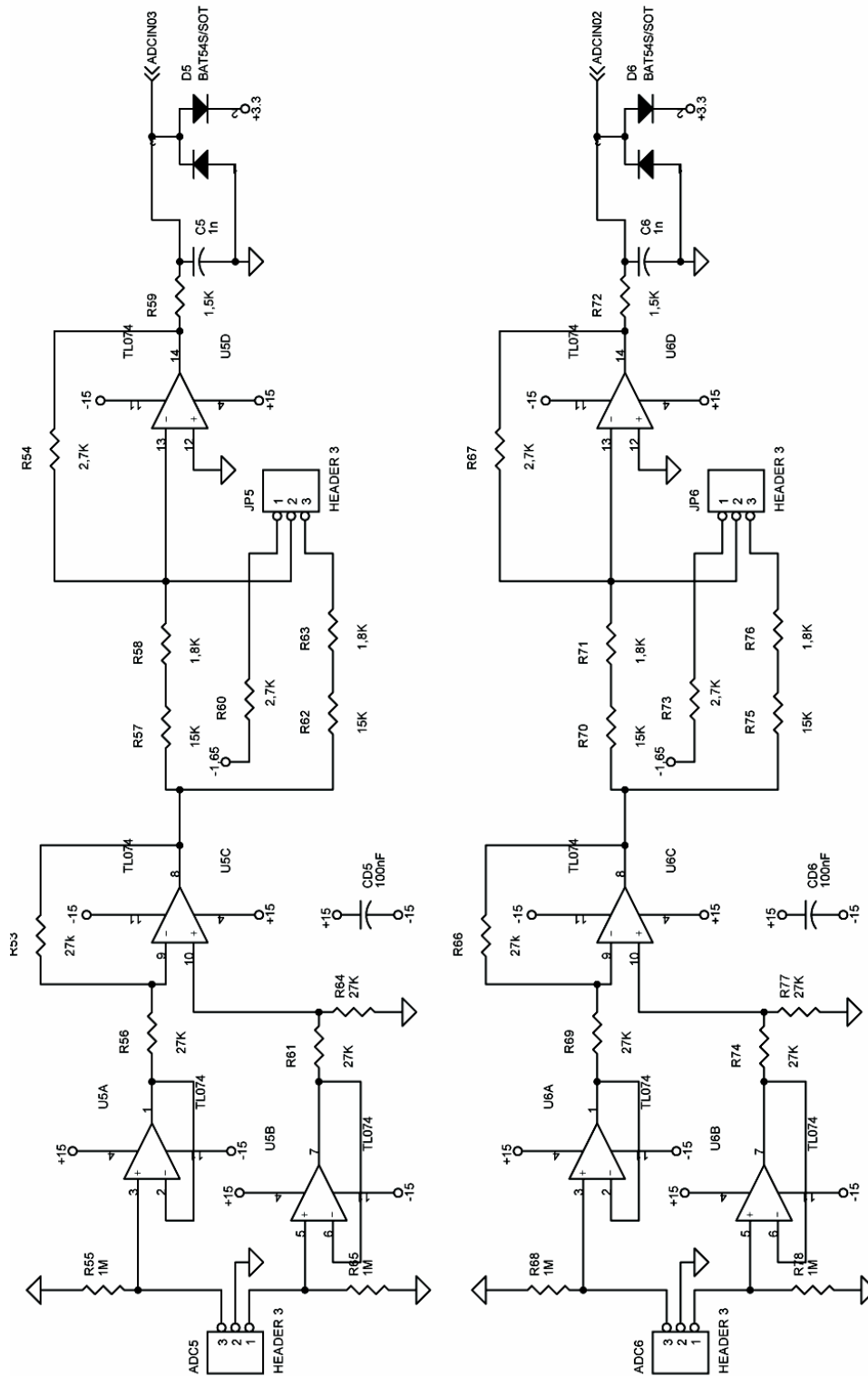
## E.8. Referències

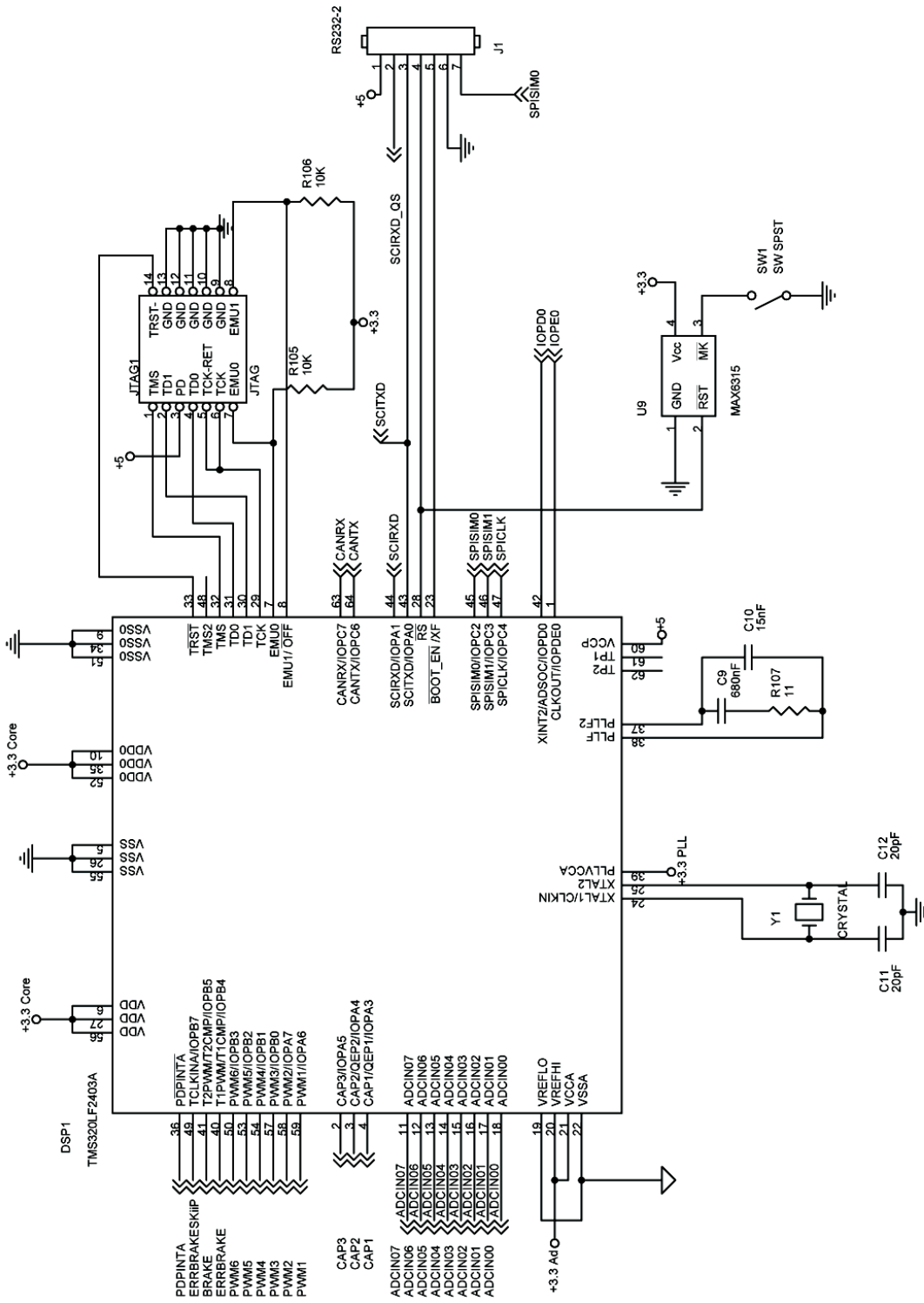
- [1] IEC 61000-4-11: *Electromagnetic compatibility (EMC) Part 4-11: Testing and measurement techniques – Voltage dips, short interruptions and voltage variations immunity tests.*
- [2] IEC 61800-3: *Accionamientos eléctricos de potencia de velocidad variable. Parte 3: norma de producto relativa a CEM incluyendo métodos de ensayo específicos .*
- [3] SEMI F42: *Test method for semiconductor processing equipment voltage sag immunity*
- [4] Math H. J. Bollen, L.D. Zhang, “Analysis of voltage tolerance of AC adjustable-speed drives for three phase balanced and unbalanced sags” *IEEE Transactions on Industry Applications, Vol.36, no.3, May/June 2000, pp.904-910.*
- [5] Kurt Stockman, Frederik D’hulster, Kevin Verhaege, Jan Desmet, Ronnie Belmans, “Voltage dip immunity test set-up for induction motor drives” *11th International symposium on power electronics, Novi Sad, Yugoslavia, 2001*
- [6] Kurt Stockman, Frederik D’hulster, Kevin Verhaege, Marcel Didden, Ronnie Belmans, “Ride-through of adjustable speed drives during voltage dips” *Electronic Power Systems Research, n° 66, 2003, pp. 49-58*
- [7] A.K. Keus, R. Abrahams, J.M. van Coller, R.G. Koch, “Analysis of voltage dip (sag) testing results of a 15kW PWM adjustable speed drive (ASD)” *IEMDC’99*
- [8] Math H. J. Bollen, 1999, “Understanding power quality problems. Voltage sags and interruptions” *Wiley-IEEE Press*

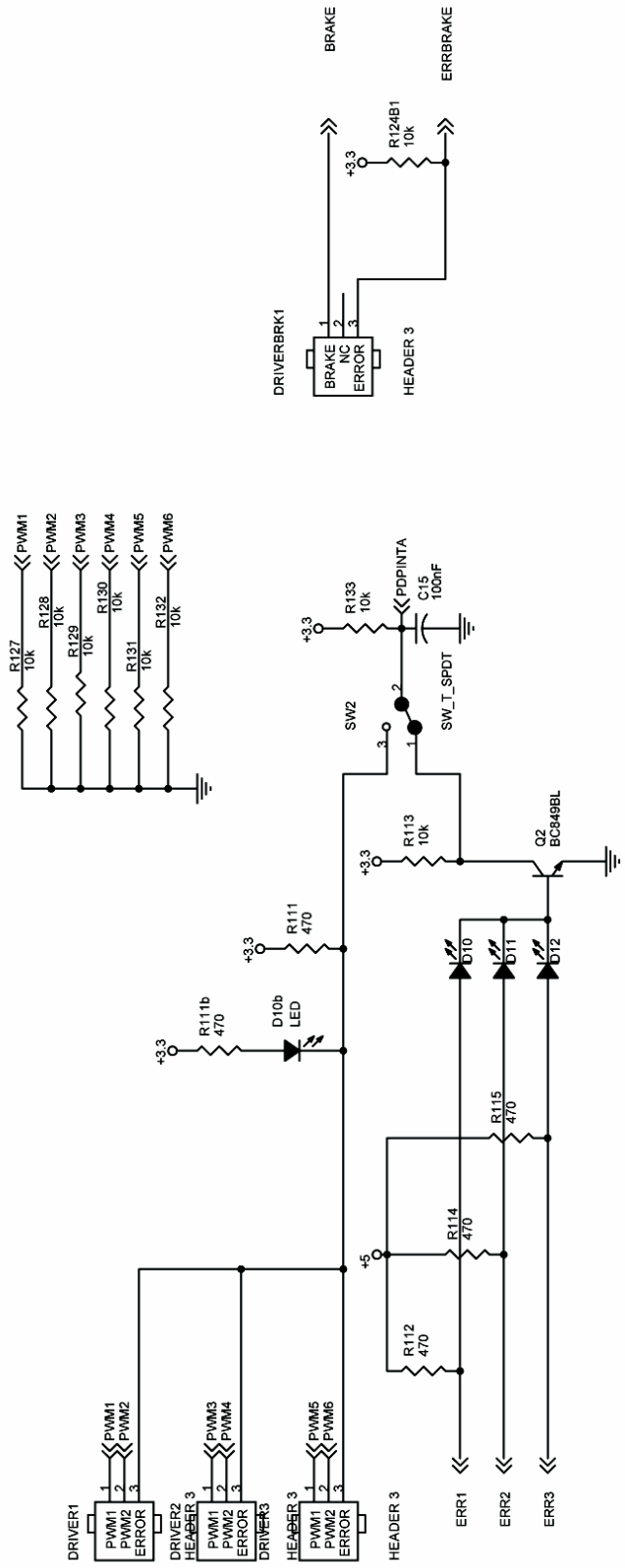
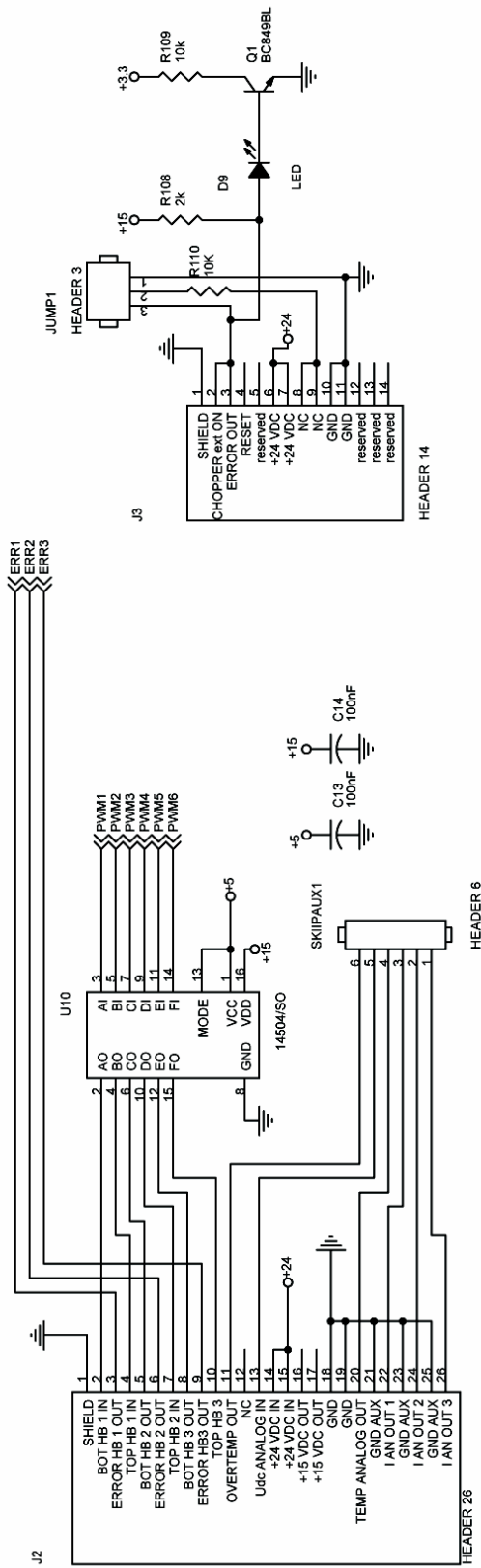






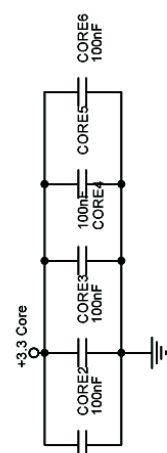
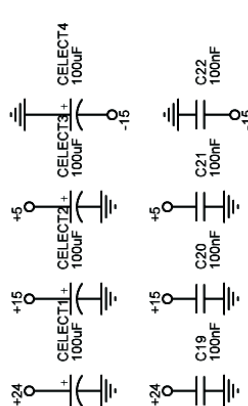
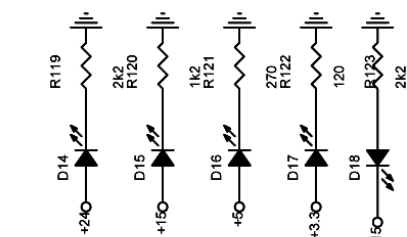
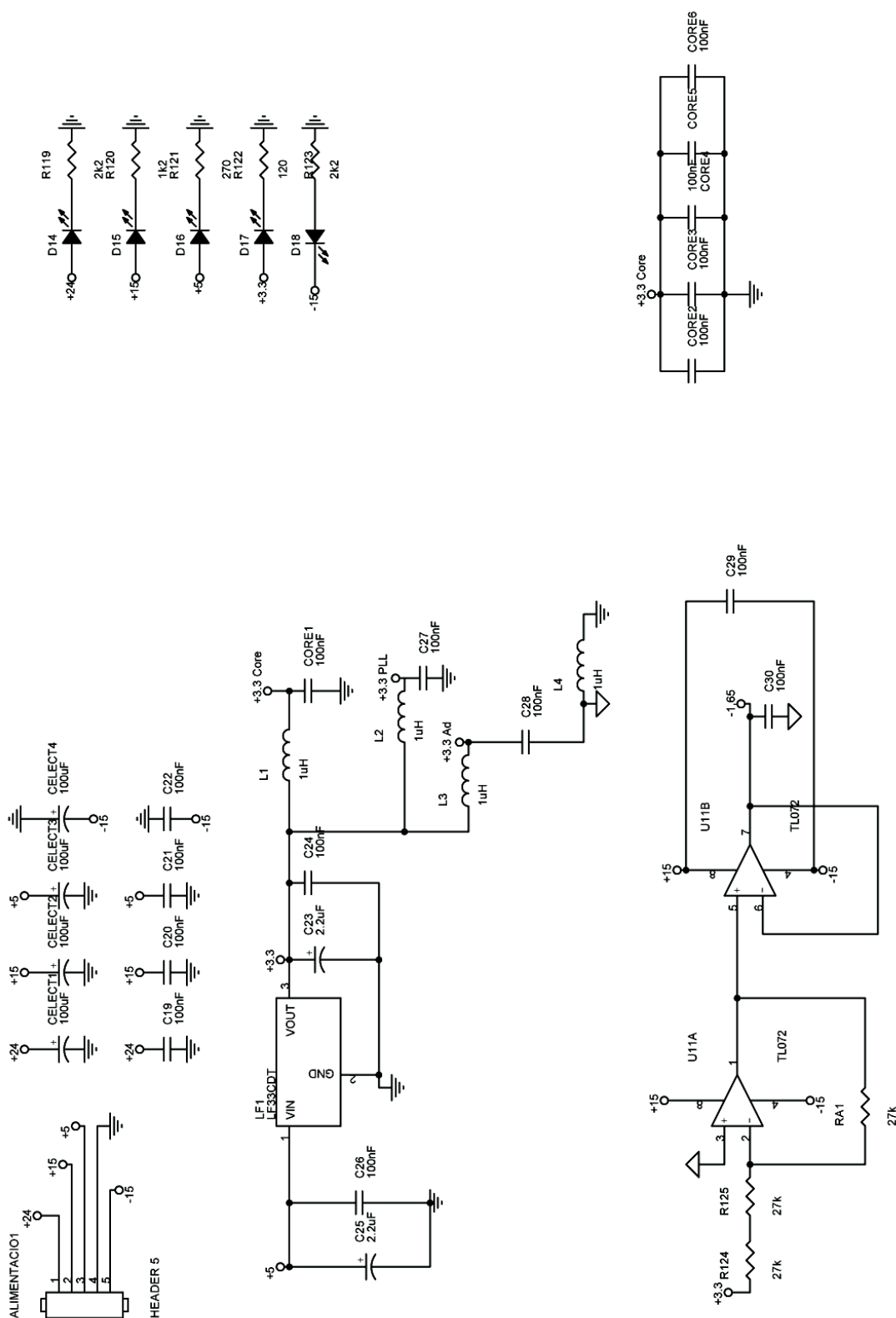














## **G. Documentació digital**

En aquest annex s'ha inclòs un cd amb documentació digital utilitzada al llarg del projecte.

El contingut principal d'aquest són els datasheets usats pel disseny de la placa, així com altres referències bibliogràfiques obtingudes de la xarxa. També hi ha inclòs els llistats codi de programa implementats.

Finalment s'hi ha disposat d'una còpia d'aquest annex i de la memòria del projecte.

